

Module: Architecture des ordinateurs
1ère MI S2

Les circuits séquentiels

Taha Zerrouki

Taha.zerrouki@gmail.com

Les circuits séquentiels

Les circuits séquentiels

- Introduction
-)Notion d'horloge (système synchrone et système asynchrone
- Les bascules
 - T
 - RS
 - RST
 - D et D latch
 - JK
- Les registres
- Les compteurs/decompteurs

Introduction.1

Un circuit combinatoire est un circuit numérique dont •
: les sorties dépendent uniquement des entrées

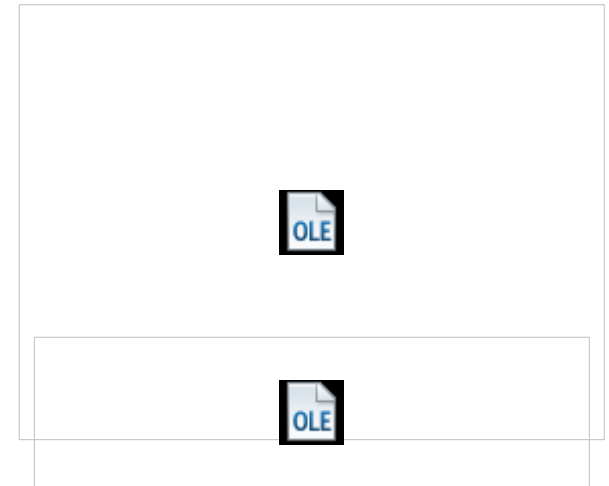
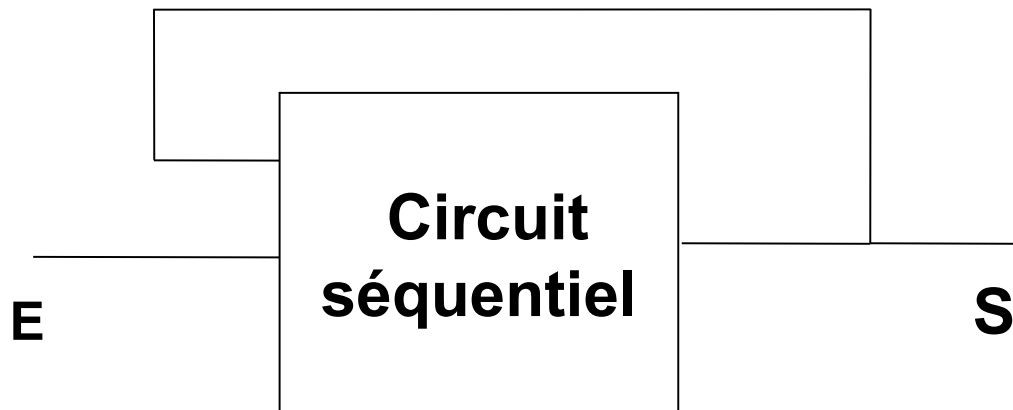


L'état du système ne dépend pas de l'état interne du •
.système

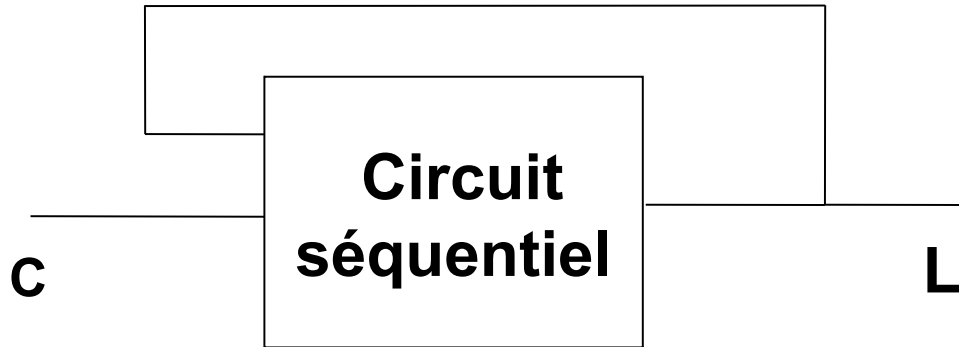
.Pas de mémoration de l'état du système •

Les circuits séquentiels.2

Un circuit séquentiel est un circuit numérique (logique) dont **l'état** à l'instant **$t+1$** est une fonction **des entrées** en même instant **$t+1$** et de **l'état précédente du système** (l'instant t)



Exemple d'un circuit séquentiel

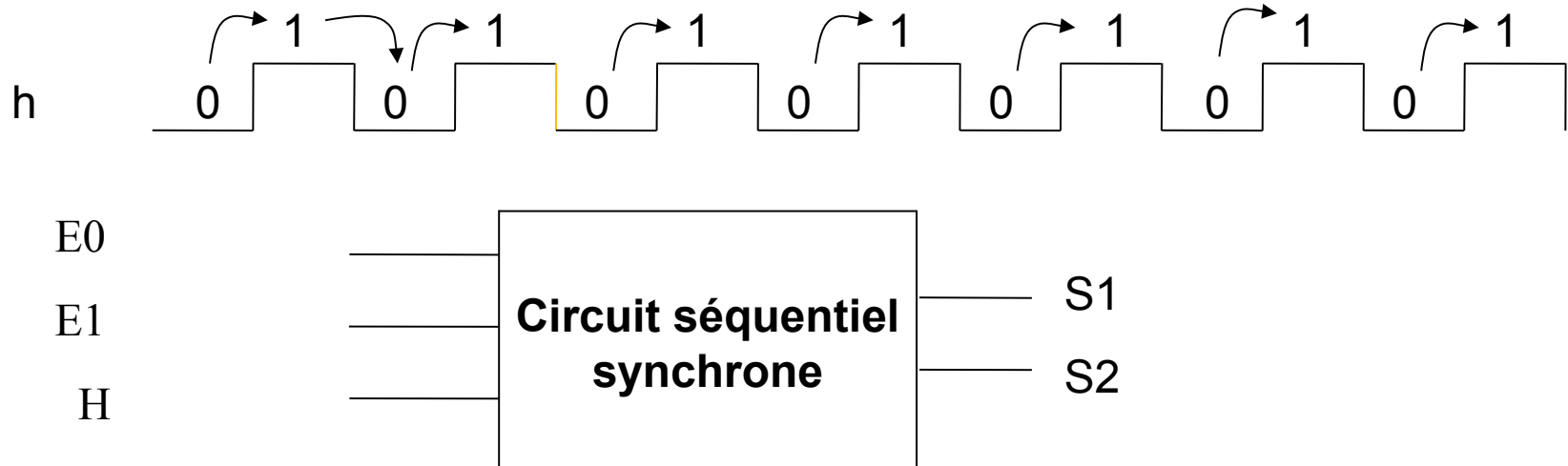


C	L		+L	
0	X		L	Mémoire
1	0		1	bascullement
1	1		0	bascullement

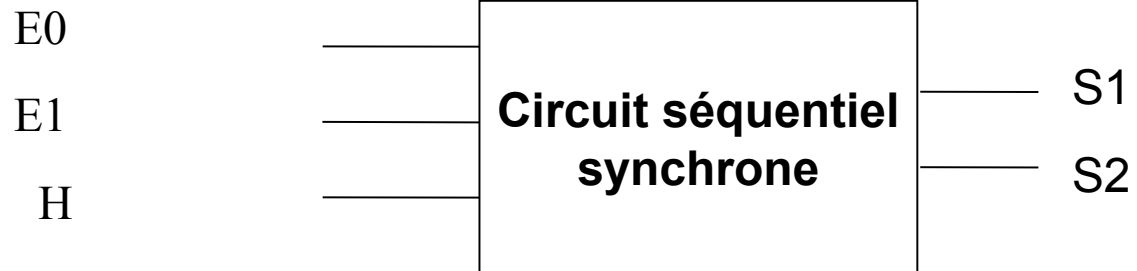
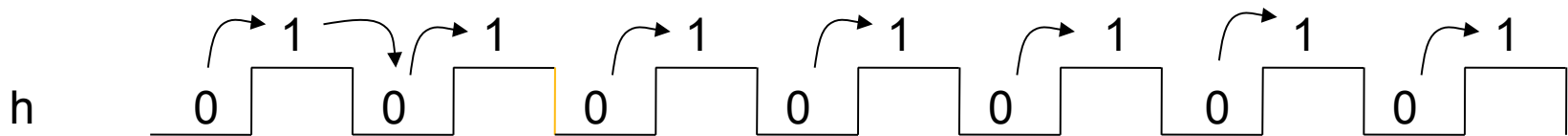
)Système synchrone(Notion de l'horloge.3

Une horloge est une **variable logique** qui passe successivement de 0 à 1 et de 1 à 0 d'une façon .périodique

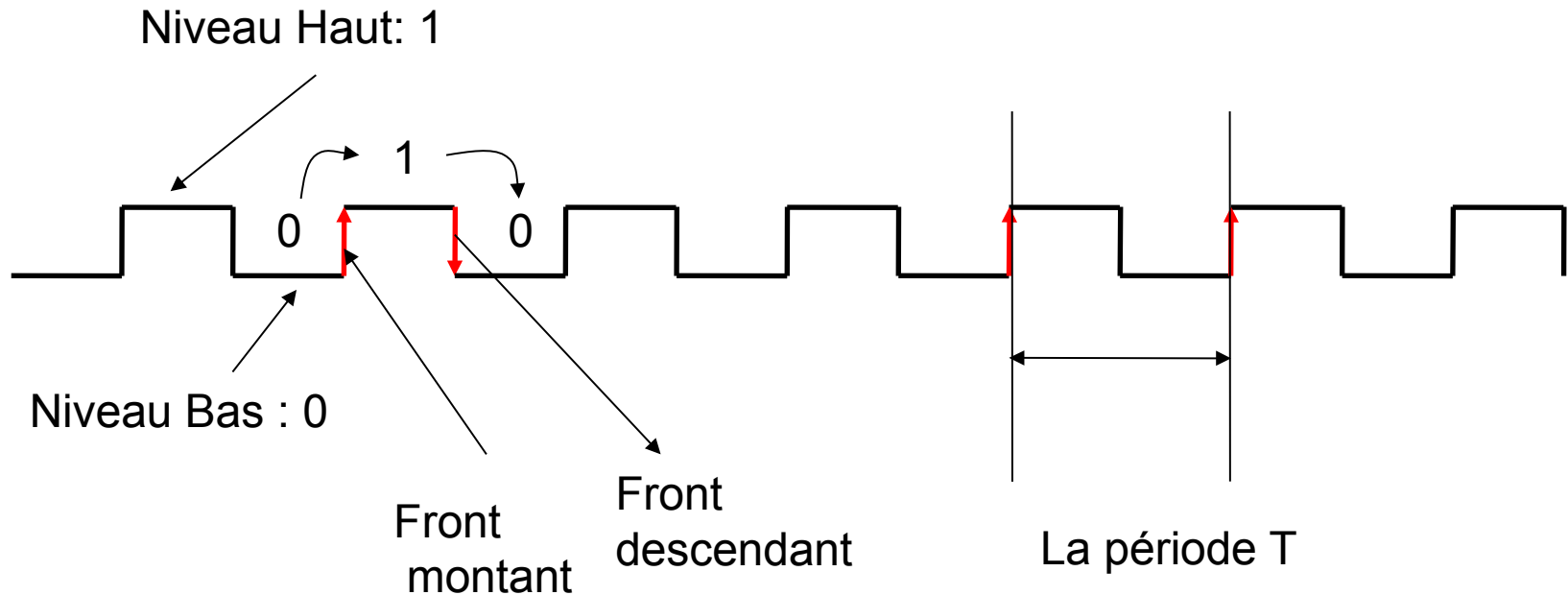
Cette variable est utilisée souvent comme une entrée .des circuits séquentiels → le circuit est dit synchrone).L'horloge est notée par **h** ou **ck** (clock



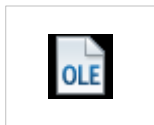
)Système synchrone(Notion de l'horloge.3



L'horloge



Fréquence F

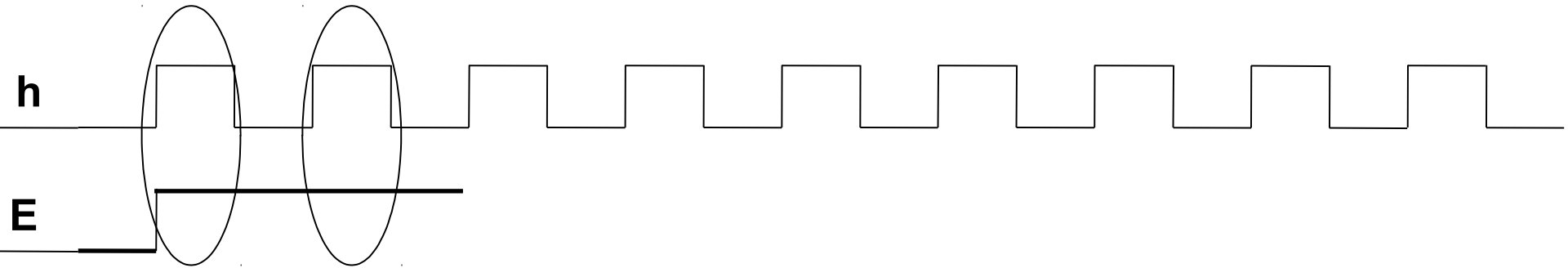


La fréquence est en hertz

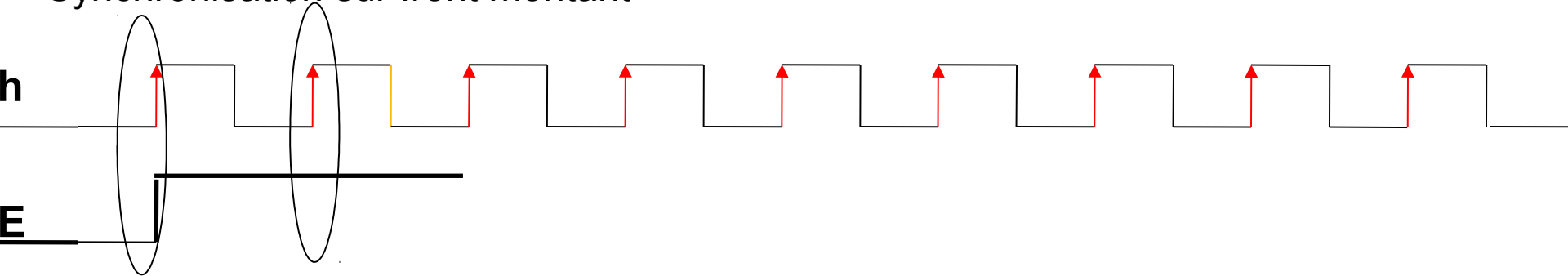
La période T

La période T est en
seconde

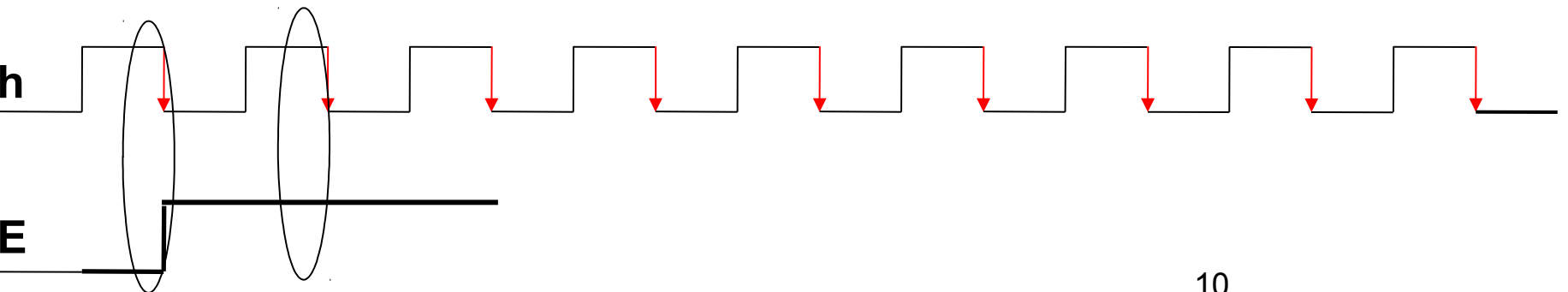
Synchronisation sur niveau Haut



Synchronisation sur front montant

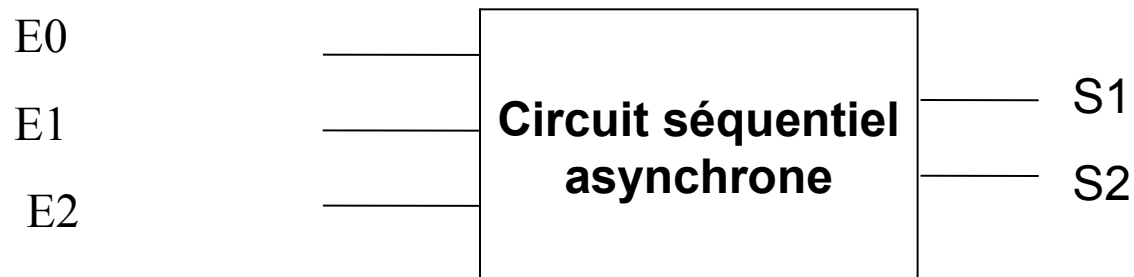


Synchronisation sur front descendant



Les systèmes Asynchrones. 4

Lorsque un circuit séquentiel **n'a pas d'horloge** comme variable d'entrée ou si le circuit fonctionne **indépendamment** de cette horloge alors ce circuit est asynchrone •



Bascule

Bascule

قلاب Flip Flop •


Une bascule est un circuit logique •
capable, dans certaines circonstances, de
maintenir les valeurs de ses sorties malgré
.les changements de valeurs d'entrées

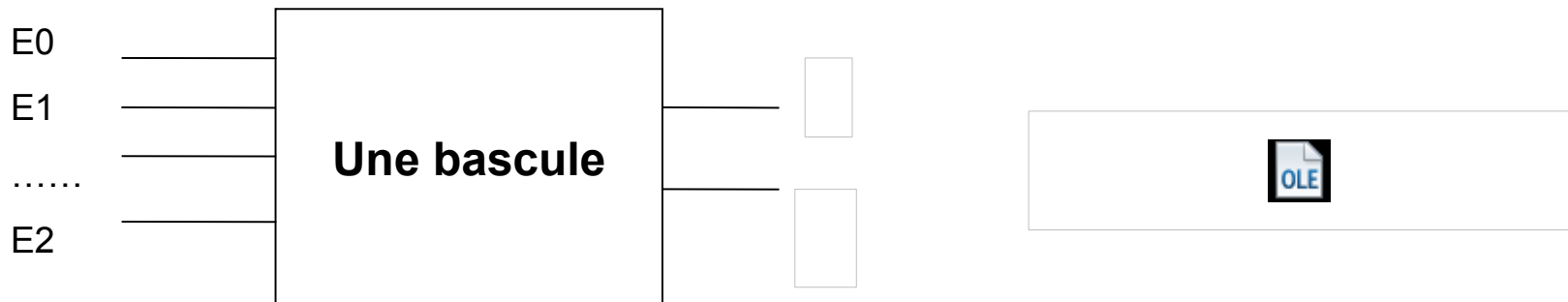
La bascule est l'élément de base de la •
• logique séquentielle

En effet, en assemblant des bascules, on peut réaliser des

- , compteurs 1.
- , registres des 2.
- , registres à décalage des 3.
- . mémoires des 4.

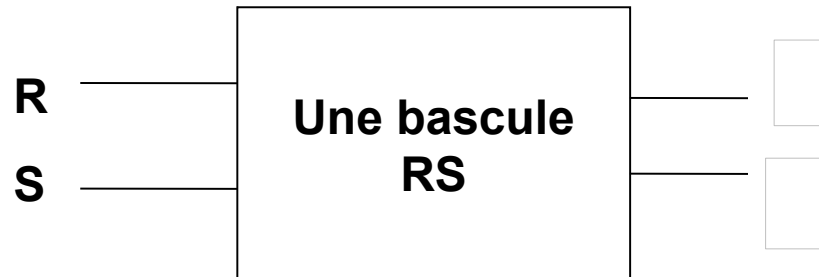
)Les bascules (flip-flops.5

- Les bascules sont les circuits **de bases** de la logique séquentiel
- Une bascule peut posséder une horloge (synchrone) ou non (asynchrone)
- Chaque bascule possède des entrées et **deux sorties** et 
- Une bascule possède la fonction de **mémoration et de basculement**



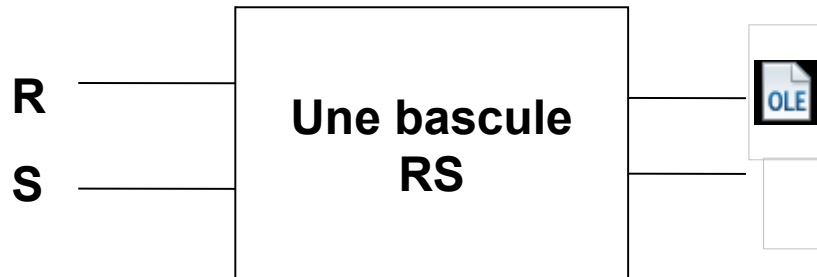
Il existe plusieurs types de bascules :T ,RS, RST ,D ,JK

)Les bascules RS (Reset,Set 5.1



R	S		+Q	
0	0		-Q	Etat mémoire
0	1		1	Remise à 1
1	0		0	Remise à 0
1	1		X	État interdite

)Les bascules RS (Reset,Set 5.1

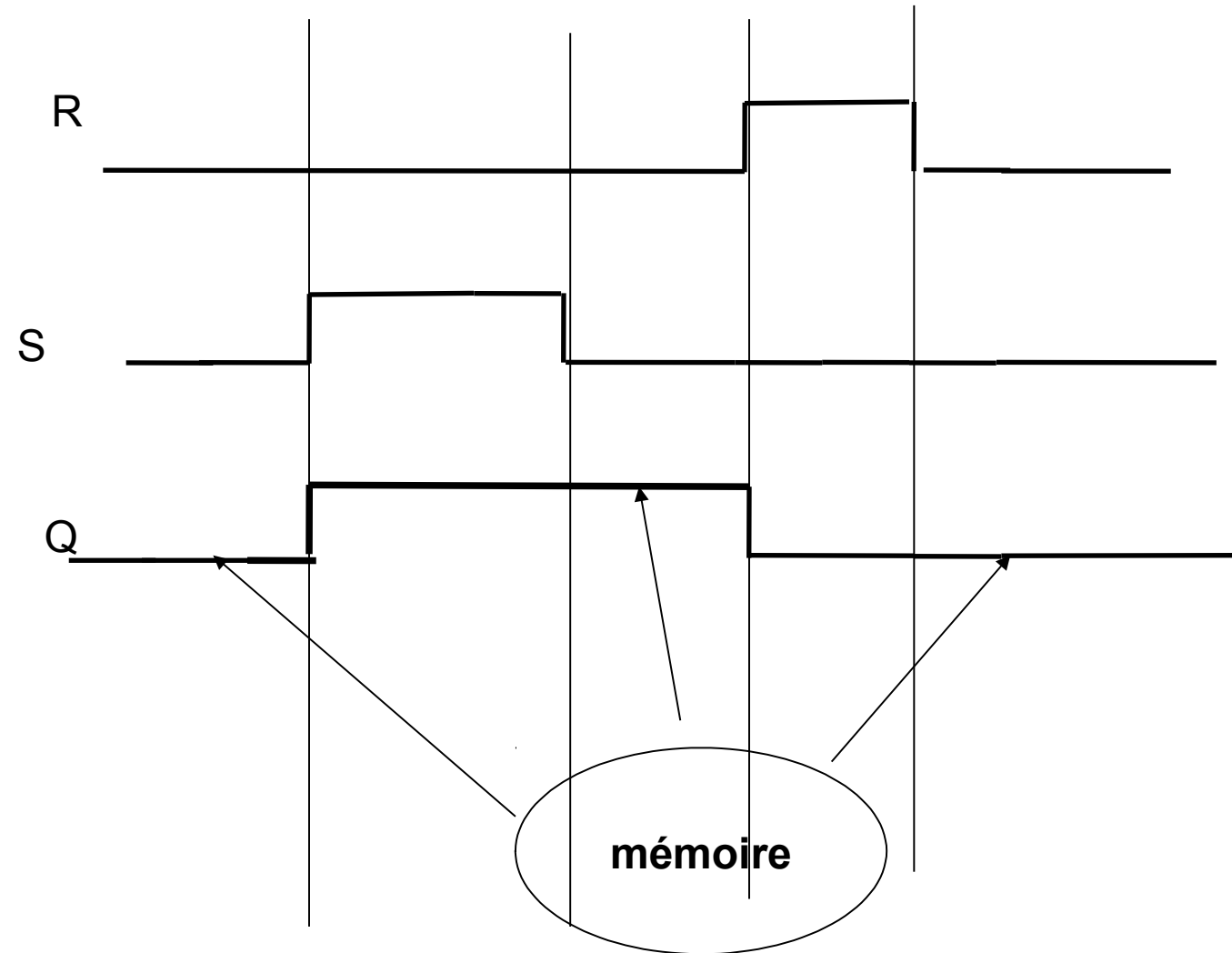


R	S		+Q
0	0		-Q
0	1		1
1	0		0
1	1		X

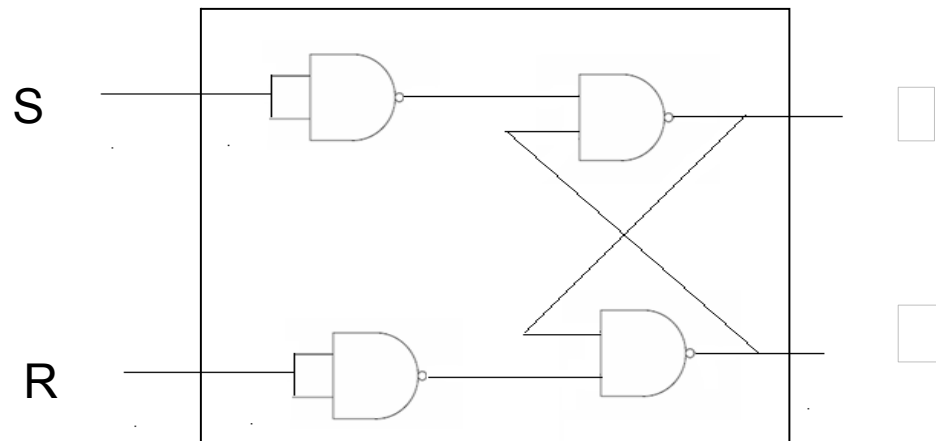


R	S	-Q		+Q	
0	0	0		0	Etat mémoire
0	0	1		1	
0	1	0		1	Remise à 1
0	1	1		1	
1	0	0		0	Remise à 0
1	0	1		0	
1	1	0		X	État interdite
1	1	1		1	

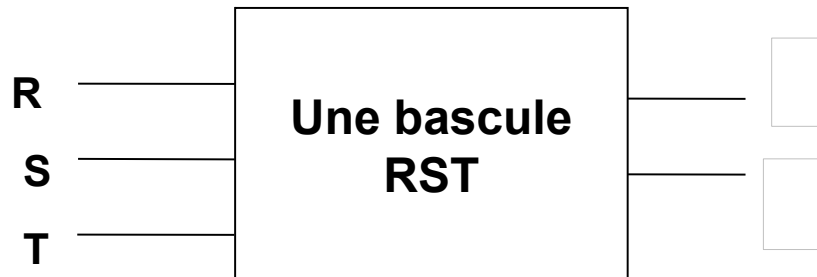
Chronogramme d'une bascule RS



Structure interne d'une bascule RS

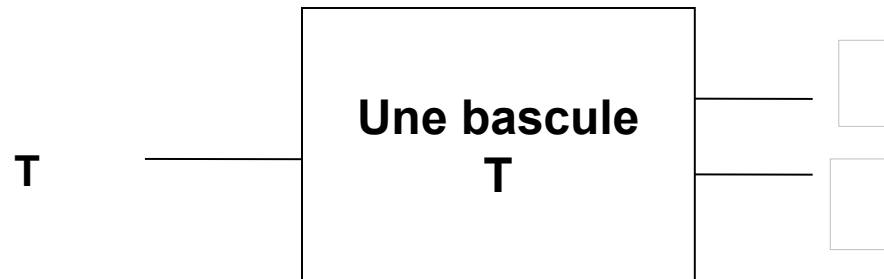



Les bascules RST 5.3



T	R	S		+Q
0	X	X		Q
1	0	0		Q
1	0	1		1
1	1	0		0
1	1	1		X

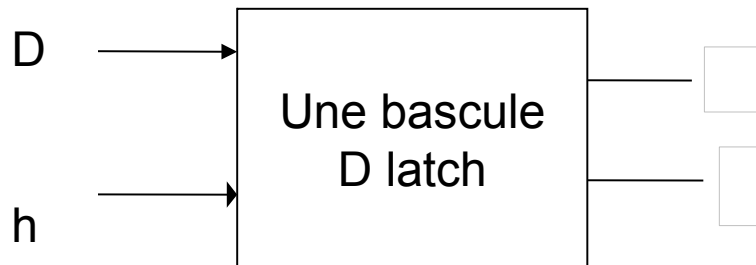
Les bascules T 5.3



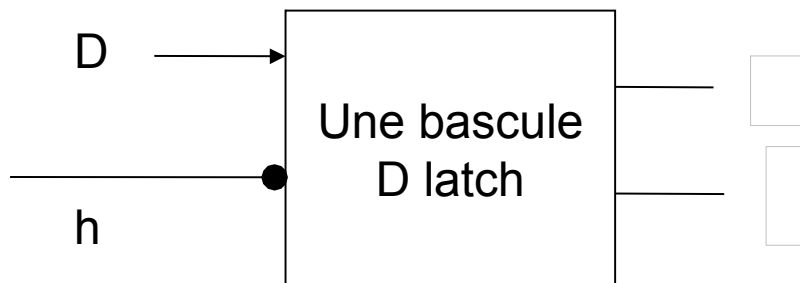
T		+Q
0		Q
1		

Les bascules D latch 5.4

C'est une bascule synchrone (utilise une horloge) sur niveau Haut ou niveau Bas



Sur niveau Haut

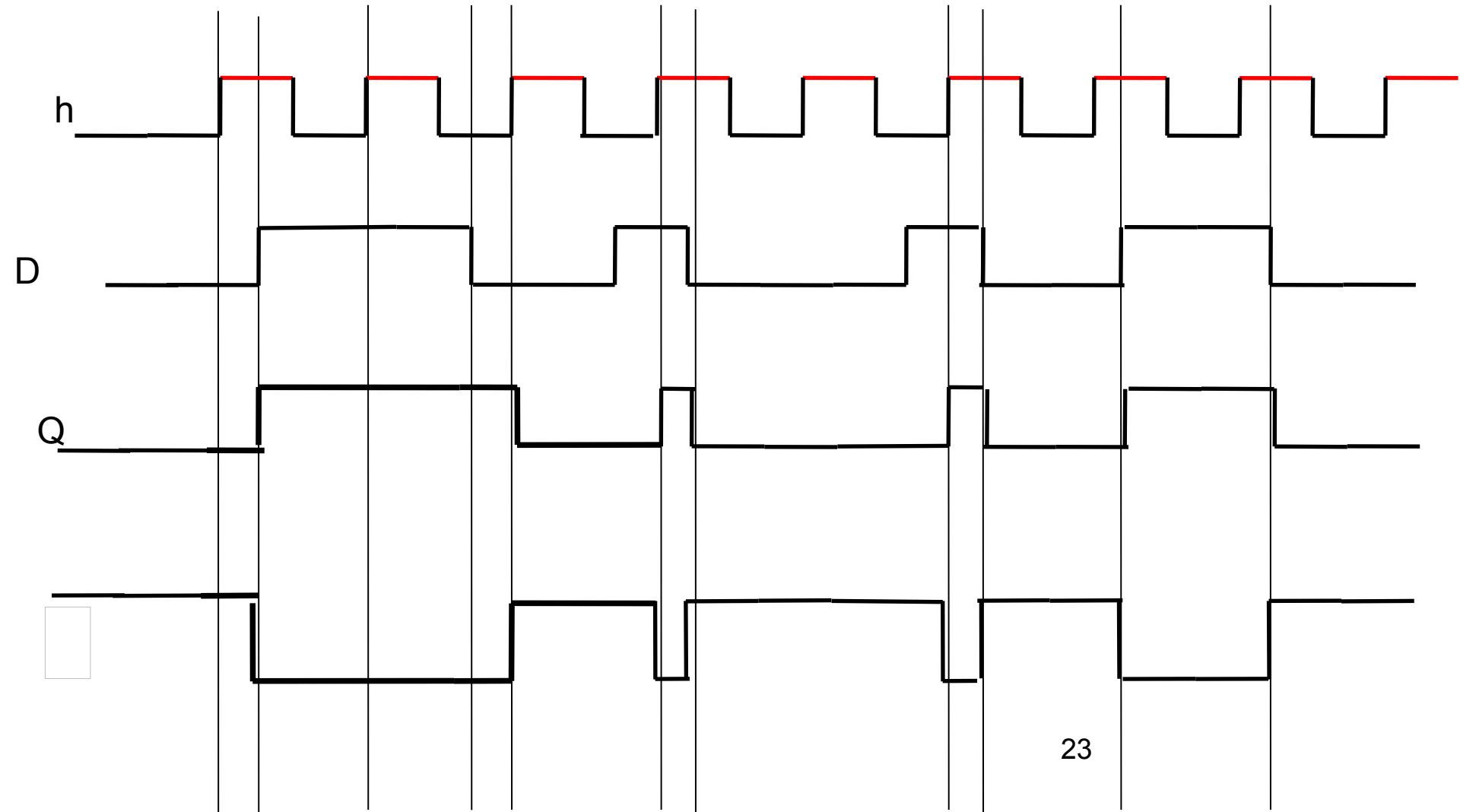


Sur niveau bas

h	D		+Q
0	0		-Q
0	1		-Q
1	0		0
1	1		1

Si $h=1$ $Q+=D$

)Chronogramme d'une bascule D latch (niveau haut



Exercice

Transformer une bascule RST pour qu'elle agisse comme une
?bascule D-latch

T	R	S		+Q
0	X	X		Q
1	0	0		Q
1	0	1		1
1	1	0		0
1	1	1		X

T = h

S = D

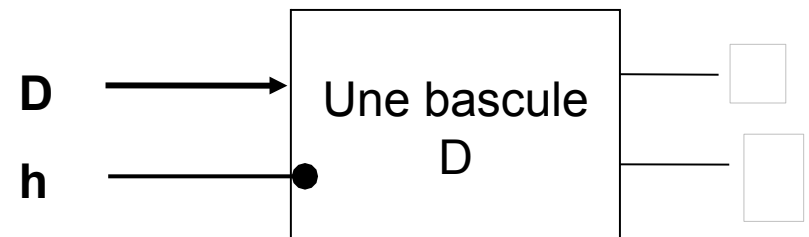
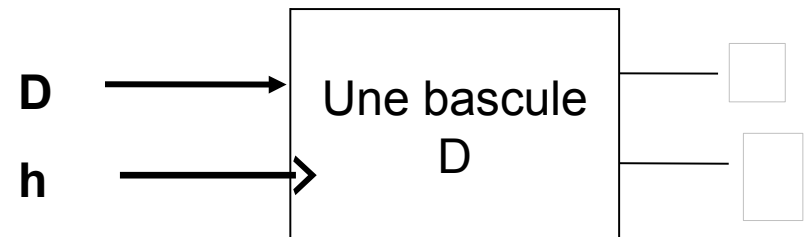
=R

Les bascules D 5.6

C'est une bascule synchronisée sur front montant ou descendant •

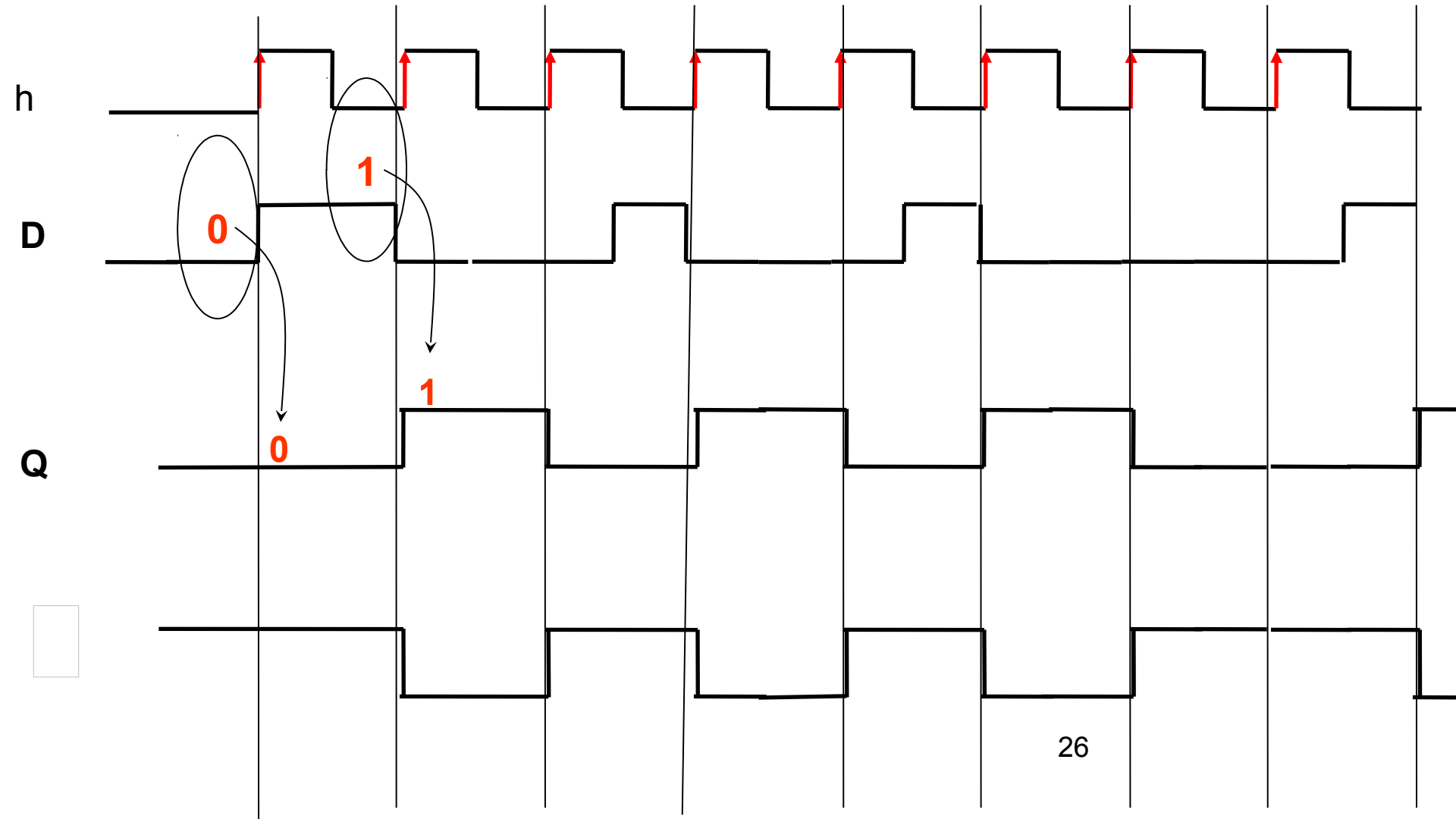
h	D		+Q
0/1	0		-Q
0/1	1		-Q
↑	0		0
↑	1		1

Sur front montant



Sur front descendant²⁵

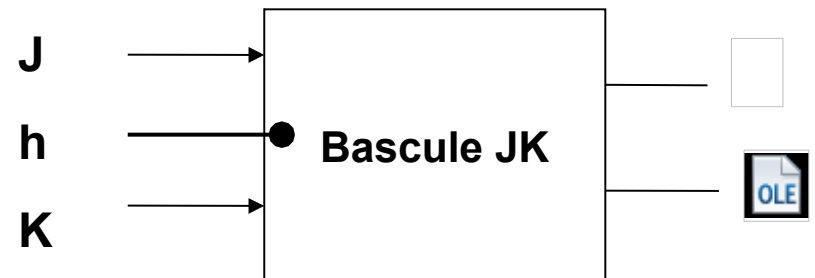
Chronogramme d'une bascule D



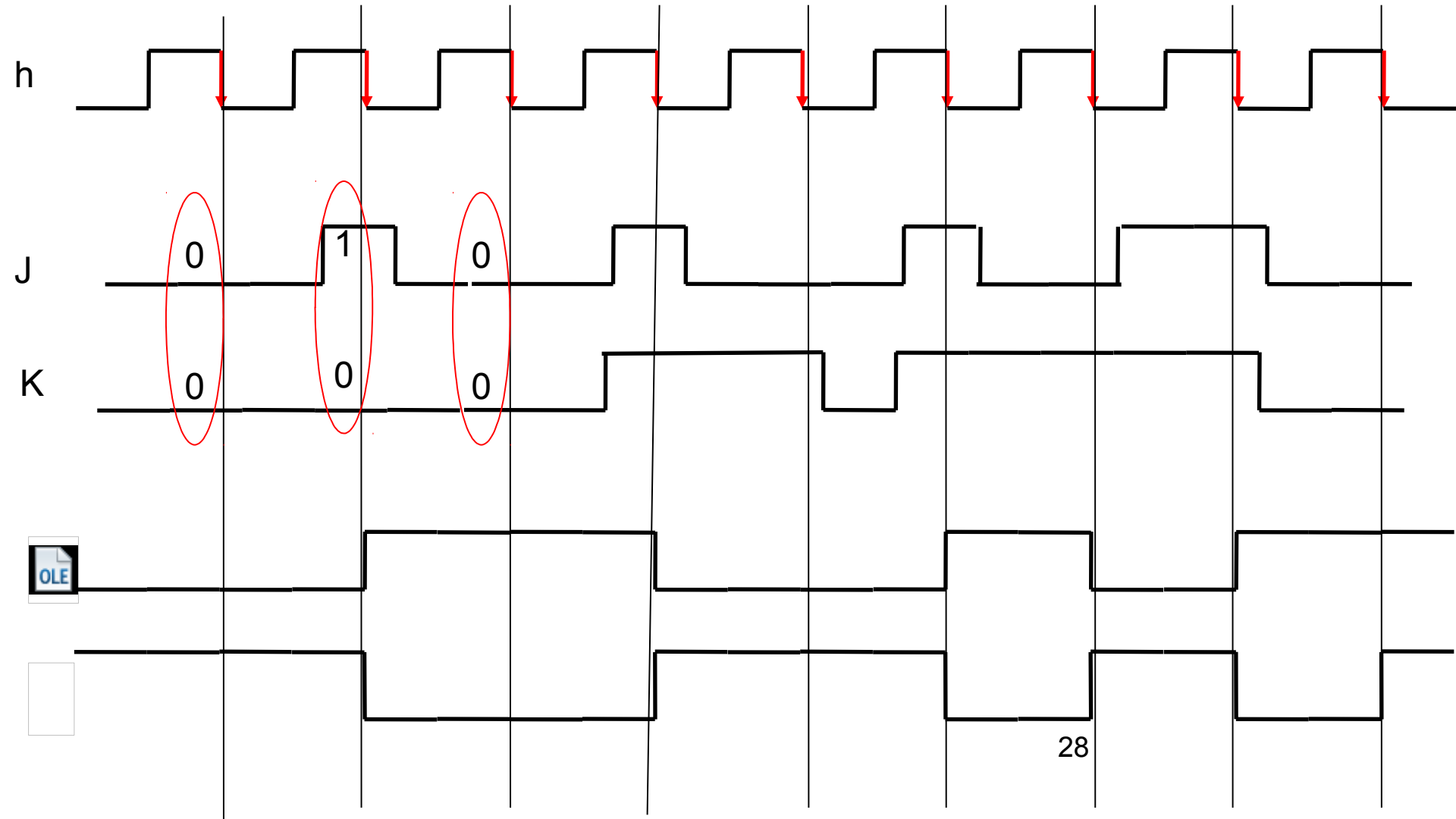
Les bascules J.K en mode synchrone 5.7

Une bascule avec deux entrée J , K et une horloge •
(front montant ou descendant

h	J	K		+Q
0/1	x	x		-Q
↓	0	0		-Q
↓	0	1		0
↓	1	0		1
↓	1	1		



Chronogramme d'une bascule J.K



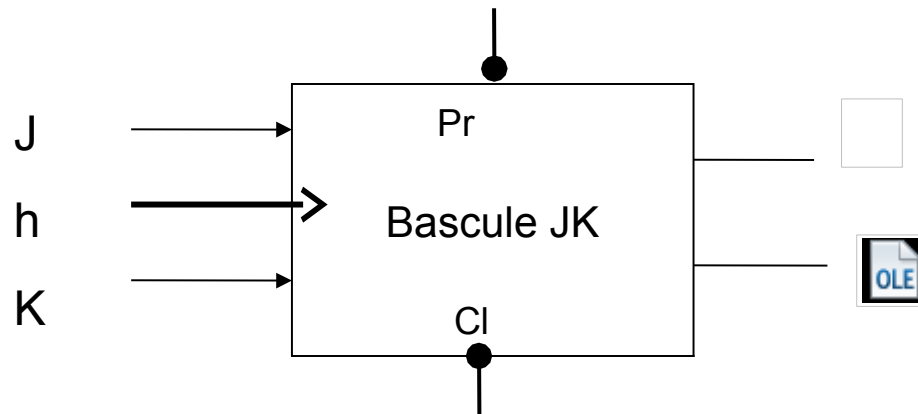
Les bascules J.K en mode asynchrone

Deux entrées Pr (preset) et cl (clear) asynchrone •

Plus prioritaire que l'horloge •

.Pr et Cl fonctionne avec la logique negative •

Sur front montant



Sur front descendant

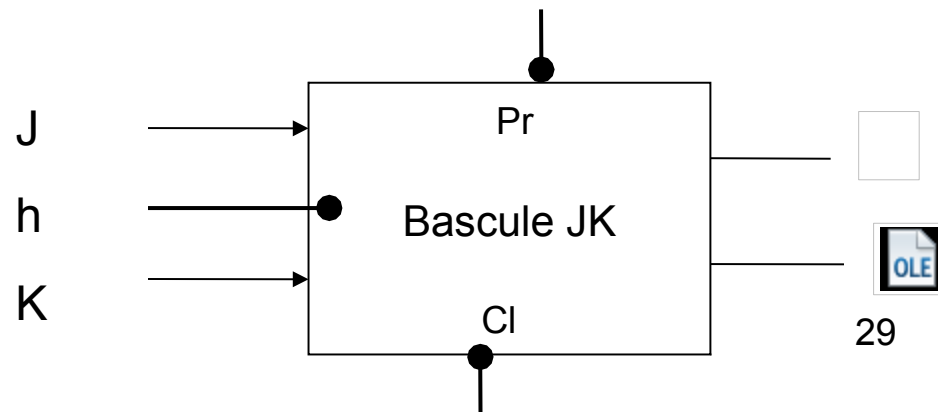



Table de vérité d'une bascule J.K

	Pr	Cl	h	J	K		+Q	
Mode Asynchrone	0	0	X	X	X		X	État interdit
	0	1	X	X	X		1	Remise à 1
	1	0	X	X	X		0	Remise à 0
Mode Synchrone	1	1	0/1	x	x		-Q	Etat mémoire
	1	1	↓	0	0		-Q	Etat mémoire
	1	1	↓	0	1		0	Remise à 0
	1	1	↓	1	0		1	Remise à 1
	1	1	↓	1	1			Basculement

Exercice

?Transformer une bascule JK en une bascule D •

h	J	K		+Q
0/1	x	x		-Q
↓	0	0		-Q
↓	0	1		0
↓	1	0		1
↓	1	1		<input type="text"/>

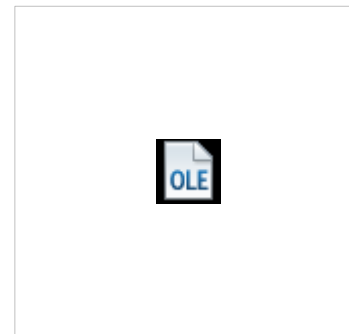


Table de transition d'une bascule JK

On connaît les valeurs **des sorties** , comment déterminer les
?valeurs **des entrées** JK

Q	+Q		J	K
0	0		0	X
0	1		1	X
1	0		X	1
1	1		X	0

Remise à 0 ou état mémoire

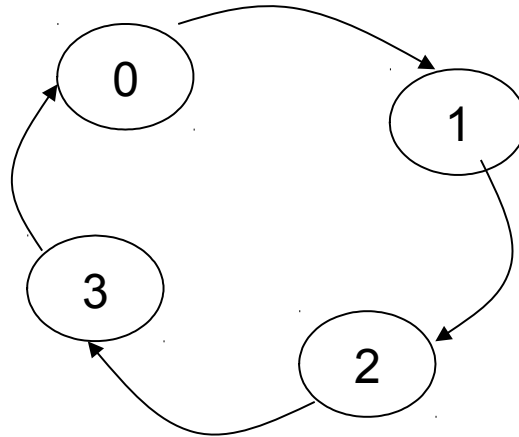
Remise à 1 ou basculement

Remise à 0 ou basculement

Remise à 1 ou état mémoire

Exercice

Réaliser le circuit qui permet de réaliser le cycle suivant 0,1,2,3
?à l'aide de bascules JK



Solution

Q1	Q0		J1	K1	J0	K0	+Q1	+Q0
0	0		0	X	1	X	0	1
0	1		1	X	X	1	1	0
1	0		X	0	1	X	1	1
1	1		X	1	X	1	0	0

J0=K0=1
J1=K1=Q0