

Corrigé série de TD n° 3

Exercice 1 :

- | | |
|---------------|--------------------------------|
| 1) Écran | 5) Carte d'extension |
| 2) Carte mère | 6) Boîtier de l'unité centrale |
| 3) Processeur | 7) Clavier |
| 4) RAM | 8) Souris |

Exercice 2 :

- 1) La carte mère est le socle qui fait fonctionner les composants et les technologies de nos ordinateurs. Au montage d'un ordinateur on fixe la carte mère en premier dans le boîtier de l'unité centrale puis on connecte sur elle tous les éléments électroniques : processeur, mémoire, carte graphique, carte d'extension PCI, mais aussi les disques durs, lecteur de CD/DVD, clavier, souris, enceinte...
- 2) Les principaux composants de la carte mère :
 - Le chipset
 - L'horloge
 - Le CMOS
 - La pile ou batterie d'accumulateurs
 - Le bus système ou *Front Side Bus* (FSB)
 - Le bus mémoire
 - Le bus d'extension (bus d'entrées/sorties)
 - Le panneau d'entrées/sorties
 - Les connecteurs de la carte mère
- 3) Le facteur d'encombrement d'une carte mère signifie la géométrie, les dimensions, l'agencement et les caractéristiques électriques de la carte mère.
- 4) Le chipset établit et gère les dialogues entre les différents composants de l'ordinateur (processeur, mémoire, périphériques...).
- 5) La puce qui gère les dialogues entre le processeur et la RAM est le pont Nord (*NorthBridg*).

Exercice 3 :

1. Un processeur est un composant électronique dont tous les composants ont été suffisamment miniaturisés pour être regroupés dans un unique boîtier (c'est un circuit intégré à très grande échelle). Fabriqué souvent en silicium, qui regroupe plusieurs millions de transistors élémentaires interconnectés. Son rôle est d'interpréter et d'exécuter les instructions du programme.
2. Les deux principaux fabricants de processeurs sont **Intel** et **AMD**.

Modèle pour Intel : **Celeron, Pentium, Core**

Modèle pour AMD : **Sempron, Athlon, Turion, Phenom**

3. Un processeur est surmonté d'un dissipateur thermique pour dissiper la chaleur pour éviter que ses circuits ne fondent.
4. Les différentes composantes du processeur sont :
 - L'**unité arithmétique et logique** (UAL) où les opérations arithmétiques et logiques sont réalisées.
 - L'**unité de commande** ou **de contrôle** qui dirige le fonctionnement de toutes les autres unités (UAL, mémoire, entrées/sorties) en leur fournissant les signaux de commande ; ses circuits génèrent les signaux nécessaires à l'exécution de chaque instruction d'un programme.
 - Des **registres** chargés de stocker temporairement les différentes informations à traiter.
 - Des **bus internes** permettant les échanges d'informations entre les trois éléments précédents.
5. Les éléments qui constituent une unité de commande et de contrôle dans le processeur sont :
 - Le **compteur ordinal** (CO) ou **compteur de programme** (PC : *Program counter*)
 - Le **registre instruction** (RI)
 - Le **décodeur**
 - Le **séquenceur**
 - L'**horloge**
6. Le rôle du séquenceur dans une unité de commande et de contrôle est de générer les signaux de commande pour actionner et contrôler les unités participant à l'exécution d'une instruction donnée.

Le rôle du décodeur dans une unité de commande et de contrôle est de déterminer quelle opération doit être effectuée, parmi toutes les opérations possibles ;
7. La taille du registre d'instruction est égale à la taille du mot mémoire.
8. Différences entre l'architecture CISC et RISC :

Architecture RISC	Architecture CISC
Instructions simples ne prenant qu'un seul cycle	Instructions complexes prenant plusieurs cycles
Instructions au format fixe	Instructions au format variable
Décodeur simple	Décodeur complexe
Beaucoup de registres	Peu de registres
Seules les instructions LOAD et STORE ont accès à la mémoire	Toutes les instructions sont susceptibles d'accéder à la mémoire
Compilateur complexe	Compilateur simple

Exercice 4 :

- 1) **B.** Faux
- 2) **C.** La carte mère
- 3) **B.** D'exécuter les instructions
C. De commander toutes les unités
E. De contrôler le déroulement de toutes les opérations

- 4) **D.** Produit des ordres
- 5) **B.** Faux
- 6) **A.** Permet de stocker des indicateurs sur l'état du système (retenue, dépassement, etc.).
- 7) **B.** Stocke l'adresse de l'instruction en cours exécution
- 8) **D.** L'UAL exécute les opérations logiques et les opérations arithmétiques.
- 9) **C.** Unité Arithmétique et Logique, Registre d'états, Accumulateurs
- 10) **C.** De puissance : Millions of Instructions Per Second

Exercice 5 :

Table des conversions

1 octet = 8 bits (à ne pas confondre avec byte (Anglais)= octet (Français).)

1 kilooctet (ko) = 1 024 octets = 2^{10} octet

1 mégaoctet (Mo) = 1 024 ko = 1 048 576 octets = 2^{20} koctet

1 gigaoctet (Go) = 1 024 Mo = 1 073 741 824 octets = 2^{30} Moctet

1 téraoctet (To) = 1 024 Go = 1 099 511 627 776 octets = 2^{40} Goctet

1 pétaoctet (Po) = 1 024 To = 1 125 899 906 842 624 octets = 2^{50} Toctet

1) Conversion vers l'octet

13 Mo = 13 x (1024)² = 13631488 octet

2.3 Go = 2.3 x (1024)³ = 2469606195 octet

1.435 To = 1.435 x (1024)⁴ = 1577799185858.56 octet

123 = 123 x 1024 = 125952 octet

2) Conversion vers le Mo

13 Go = 13 x 1024 = 13312 Mo

9 To = 9 x (1024)² = 9437184 Mo

1400 Ko = 1,36 Mo

23 Ko = 0.022 Mo

1 435 897 o = 1.36 Mo

Exercice 6:

1) Les parties de l'architecture de Von Neumann :

- ① Mémoire
- ② Unité de commande
- ③ Unité arithmétique et logique
- ④ Entrée
- ⑤ Sortie

a. On peut exprimer la capacité de la mémoire soit en nombre de mots mémoires (la même signification que emplacements mémoires, cases mémoires, zones mémoires) ou en bits (octets, kilo-octets,...)

– La capacité = 2^k Mots mémoires, tels que k est la taille du bus d'adresse.

– La capacité = $2^k \times n$ Bits, tels que n est la taille du bus de données.

La capacité maximum de la mémoire en octets, Ko, Mo et Go :

2^{24} = 16 777 216 mots mémoires = 16 777 216 x 8 bits = 16 777 216 octets = 16 384 Ko
= 16 Mo = 0.016 Go

b. Le temps d'un cycle du processeur :

$$T_{\text{cycle}} = 1/f_{\text{processeur}} = 1/2\,400\,000\,000 = 4.16 \cdot 10^{-10} \text{ s} = 0.4 \text{ ns}$$

2)

a. Le bloc de 3 Octets représente le mot mémoire ou le mot adressable.

b. Quantité de blocs à traiter : $16\,777\,216 \text{ o} / 3 = 5\,592\,405$ blocs (mots mémoires)

Nombre de cycles : $5\,592\,405 * 4 + 5\,592\,405 * 9 = 72\,701\,269$ cycles

Temps d'exécution : $72\,701\,269 * 0.4 \text{ ns} = 29\,080\,507 \text{ ns} = 29 \text{ ms} = 0.029 \text{ s}$

c. $T_{\text{cycle}} = 1/f_{\text{processeur}} = 1/1\,300\,000\,000 = 7.69 \cdot 10^{-10} \text{ s} = 0.769 \text{ ns}$

Quantité de blocs à traiter : $16\,777\,216 \text{ o} / 4 = 4\,194\,304$ blocs

Nbre de cycles : $4\,194\,304 * 2 + 4\,194\,304 * 5 = 29\,360\,128$ cycles

Temps d'exécution : $29\,360\,128 * 0.769 \text{ ns} = 22\,577\,938 \text{ ns} = 22 \text{ ms} = 0.022 \text{ s}$

Exercice 7 :

Rappels :

- **Le temps d'accès :** c'est le temps qui s'écoule entre le lancement d'une opération d'accès (lecture ou écriture) et son accomplissement.
- **Le temps de cycle mémoire :** il représente l'intervalle minimum qui doit séparer deux demandes successives de lecture ou d'écriture.
- **Le débit :** c'est le nombre maximum d'informations lues ou écrites par seconde.

Puisque le format de données est de 32 bits et que le processeur doit traiter 8 octets = 64 bits, il lui faudra effectuer deux accès à la mémoire centrale. Donc pour lire 8 octets :

1) $T_{\text{lecture}} = \text{Temps d'accès} + \text{temps de cycle} + \text{temps d'accès} + 6 \text{ cycles d'horloge}$

• Un cycle d'horloge : $T_{\text{cycle}} = 1/f_{\text{horloge}} = 0.5 \text{ ns}$.

• Donc $T_{\text{lecture}} = 20 + 25 + 20 + 6*0.5 = 68 \text{ ns}$ (de 8 octets)

• Pour traiter ces données (8 octets) il faut : $T_{\text{traitement}} = 10 * 0.5 = 5 \text{ ns}$

• Donc pour exécuter le programme sur 8 octets (lecture + traitement) il faut :

$T_{\text{total}} = 68 + 5 = 73 \text{ ns}$.

• Pour le traitement de 1 Go de données : $T_{\text{Go}} = ((1*1024*1024*1024)/8)*73 \text{ ns}$

2) Sur chaque 73 ns de traitement, le processeur ne travaille réellement que $6*0.5 + 10*0.5 = 8 \text{ ns}$, le reste (45 ns) est le temps d'attente des données

3) Le temps d'attente par rapport au temps total : $(65/73)*100 = 89.04 \%$ du temps total.

4) Pour améliorer le temps de traitement, il faut soit accélérer la mémoire centrale soit augmenter la capacité de stockage des mémoires caches.

Exercice 8 :

1) **Par taille :** Registres < cache L1 < cache L2 < RAM < CD < DD.

Par vitesse : Registres > cache L1 > cache L2 > RAM > DD > CD.

Plus la taille de la mémoire est petite plus elle est rapide.

2) La mémoire vive, appelée RAM de l'anglais Random Access Memory (mémoire à accès aléatoire) est la mémoire informatique dans laquelle un ordinateur place les données lors de leur traitement, dans laquelle on charge le système d'exploitation, les polices de caractères, etc. Ses deux caractéristiques principales sont :

- **Rapidité d'accès (Temps d'accès)** : essentiel pour fournir rapidement les données au processeur.
- **Volatilité** : elle caractérise la permanence des informations dans une mémoire. Une mémoire volatile perd son contenu quand on coupe le courant.

3) Mémoire vive statique (SRAM)

Mémoire vive dynamique (DRAM)

La DRAM (Dynamic RAM) est basée sur des condensateurs qu'il faut rafraichir alors que la SRAM (Static RAM) est basée sur des transistors qui ne nécessitent pas un rafraichissement. Ce temps de rafraichissement fait que la DRAM est plus lente que la SRAM mais est moins couteuse car utilise moins de transistors. Ce sont toutes les deux des mémoires volatiles.

La SRAM plus cher mais plus rapide est utilisé dans les **mémoires caches** alors que la DRAM est utilisée dans la **mémoire centrale**.

La DRAM ne conserve les informations écrites que pendant quelques millisecondes : le contrôleur mémoire est donc obligé de relire régulièrement chaque cellule puis y réécrire l'information stockée afin d'en garantir la fiabilité, on appelle cette opération récurrente « rafraîchissement ».

Malgré ces contraintes de rafraîchissement, ce type de mémoire est très utilisée car elle est bien meilleur marché que la mémoire statique. En effet, la cellule mémoire élémentaire de la DRAM est très simple et ne nécessite que peu de silicium.

4) On distingue les formes suivantes :

- **ROM** : ses données sont introduites directement pendant sa fabrication. Il est impossible de la modifier.
- **PROM** : ROM vierge programmable. Elle ne peut, cependant, être programmée qu'une seule fois.
- **EPROM** : ROM programmable et effaçable. Elle peut être effaçable par ultraviolet et programmable à volonté.
- **EEPROM** : ROM programmable et effaçable électriquement.
- **Mémoire FLASH** : dérivée de l'EEPROM mais de capacité plus réduite. Cependant cette capacité évolue de jour en jour. On la trouve notamment comme mémoire de stockage dans les appareils photo numériques (Compact Flash, Smart Média,...).