

Durée : 1h30Mn

**Solution : EXAMEN**

**Questions de cours : (9pts)**

1. Quels sont les composants de l'unité de commande et de contrôle ?

**Séquenceur (0,5pt), Décodeur (0,25pt), Horloge (0,25pt), Compteur Ordinal (0,25pt), Registre d'Instruction (0,25pt).**

2. Que ce qu'un séquenceur ?

**Le séquenceur est un automate générant des signaux de commandes nécessaire pour actionner et contrôler les unités participant à l'exécution d'une instruction. (1pt)**

3. Quelle est la différence entre un séquenceur câblé et un séquenceur micro programmé ?

**Séquenceur câblé est un circuit séquentiel réalisé avec des portes logiques. (0,5pt)**

**Séquenceur micro programmé est constitué de mémoire qui contient des microprogrammes qui sont composés de micro instructions. (0,5pt)**

4. A quoi sert une instruction de décalage à gauche ? **Multiplication (0,5pt)** Et de décalage à droite ? **Division (0,5pt)**

5. Un ordinateur dispose d'une mémoire centrale de 2 Giga Octets, cette mémoire est organisé en mots où cellules, donner la taille de chacun des registres RA en octets, RM dans chaque cas :

	RA	RM
Mot mémoire de 64 bits	<b>28 bits (0,25pt)</b>	<b>64 bits (0,25pt)</b>
Mot mémoire de 32 octets	<b>29 bits (0,25pt)</b>	<b>32 bits (0,25pt)</b>
Mot mémoire de 16 bits	<b>30 bits (0,25pt)</b>	<b>16 bits (0,25pt)</b>

6. Ecrire un programme assembleur pour MIPS R3000 qui permet de calculer le factoriel du nombre 6.

```
li S1, 7
li S2, 1
li S3, 1
label: slt S4, S2, S1
      blez S4, loop
      mul S3, S3, S2
      addi S2, S2, 1
      j label
loop:
```

(1pt)

7. Comment elle est organisée la mémoire centrale dans l'architecture MIPS R3000 ?

**La mémoire centrale est organisée en tableau d'octets. (0,25pt)**

8. Quelle est la taille des données échangées entre le CPU et la mémoire centrale dans l'architecture MIPS R3000 ?

**Un mot de 4 octets. Un demi-mot de 2 octets. Un octet. (0,75pt)**

9. Dans le processeur mips r3000, 4 registres sont utilisés pour la gestion des interruptions et exceptions. Citez-les avec une brève définition de chaque registre.

**SR (registre d'état : Status Register) : contient le bit qui définit le mode superviseur ou utilisateur (N° 12). (0,25pt)**

**CR (registre de cause « Cause Register) : en cas d'interruption ou d'exception son contenu définit la cause (N° 13) (0,25pt)**

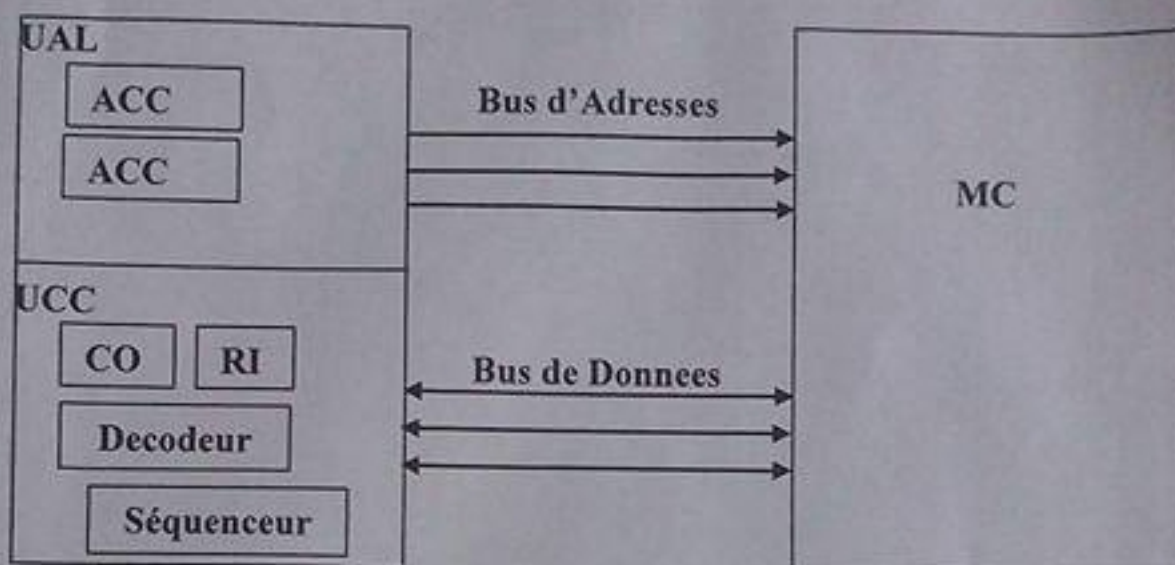
**EPC (registre d'exception « Exception Program Counter ») : contient l'adresse en retour en cas d'interruption (N° 14) (0,25pt)**

**BAR (registre d'adresse illégale « Bad Address Register ») : en cas d'exception de type adresse illégale (N° 8) (0,25pt)**



**Exercice 01 : (6pts)**

- Le nombre d'emplacement mémoires différent :  $2^{22}$  (0,5pt)  
Case la plus haute =  $(3F\ FFFF)_{16}$  (0,5pt)  
= 4 194 303 (0,5pt)
- La taille des emplacements mémoires = 1 octet (0,5pt)  
L'intervalle des nombre entiers positifs :  $[0, 255]$  (0,5pt)
- Bus de Données : 8 lignes : Mot mémoire = 1 octet = 8 bits (0,5pt)  
Bus d'adresse : 22 lignes : Taille de la mémoire = 2 MO  $\Rightarrow 2^{22}$  emplacements mémoires (0,5pt)
- Schéma Machine de Von Neumann (avec deux accumulateurs A et B) (1pt)



- La taille de la mémoire des programmes :  $(3FF-000) = 1\text{ KO}$  (0,5pt)  
La taille de la mémoire des données :  $(7FF-400) = 1\text{ KO}$  (0,5pt)
- Oui elles sont compatibles car :  $1\text{ ko} + 1\text{ ko} = 2\text{ ko} = \text{Taille de la mémoire}$  (0,5pt)

**Exercice n°2 : (5pts)**

La mémoire présente les octets suivants :

A1 00 00 48 2B 06 01 00 3B 06 02 00 0F 85 F3 FE

Les différentes instructions sont séparées par des espaces. Leur sens est donné ci-dessous.

- Calculez la taille du programme ci-dessus.

**16 octets (0,5pt)**

- Complétez le tableau ci-dessous après l'exécution du programme précédent.

0000, 0001, 0002 et 0003 étant des adresses mémoires, leurs contenus est défini dans le tableau. Les registres RA, RUAL, AX, IP sont des registres de 16 bits.

Instruction	RA	RUAL	AX	IP
Etat initial	?	?	?	0000
MOV AX, [0000]	0000 (0,25pt)	?	0001 (0,25pt)	0003 (0,25pt)
DEC AX	0003 (0,25pt)	?	0000 (0,25pt)	0004 (0,25pt)
SUB AX, [0001]	0001 (0,25pt)	0000 (0,25pt)	0000 (0,25pt)	0008 (0,25pt)
CMP AX, [0002]	0002 (0,25pt)	0002 (0,25pt)	0000 (0,25pt)	000C (0,25pt)
JNE 0003	000C (0,25pt)	0002 (0,25pt)	0000 (0,25pt)	0003 (0,25pt)

0000, 0001, 0002 et 0003 étant des adresses mémoires, leurs contenus est défini dans le tableau suivant :

[0000]	[0001]	[0002]	[0003]
01	00	02	00

Les registres RA, RUAL, AX, IP sont des registres de 16 bits.