

Examen Final

- Répondez sur la feuille.
- Cette partie est réservée au correcteur.
- Les exercices 1 et 2 seront comptabilisés comme Micro-interrogation n°2.
- L'exercice 3 sera comptabilisé comme une évaluation TP n°3.

Q :
Exo 1 :
Exo 2 :
Exo 3 :

Note :

Questions de compréhension (8 pts):

[Partie A] Que signifie les acronymes suivants (2 pts):

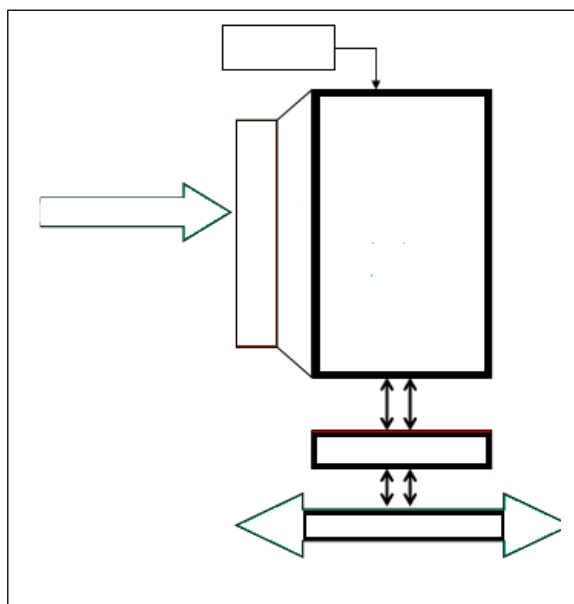
ACC :
CPU :
EPC :
RIM :

[Partie B] Répondre par Vrai ou Faux (2 pts):

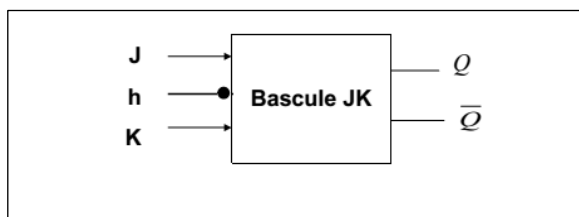
- L'architecture à pile est une architecture à une adresse
- Le mode d'adressage définit la manière dont le microprocesseur va exécuter l'opération.....
- Lors d'un aléa structurel, des parties du chemin de données doivent être utilisés simultanément par plusieurs étages du pipeline.....
- Si on veut mémoriser une information de taille importante, il faut utiliser un registre.....

[Partie C] Répondre brièvement (4 pts):

- 1. Quels sont les formats d'instructions dans MIPS ?
.....
.....
.....
.....
.....
.....
.....
.....
.....
- 2. Quels sont les critères liés à la mémoire qui influencent la performance de la machine ?
.....
.....
.....
.....
.....
.....
.....
.....
.....
- 3. Remplissez les espaces vides (07) dans le schéma de la structure physique de la mémoire centrale (à côté) :
- 4. Remplissez la table de vérité associée à la bascule JK suivante :



h	J	K	Q+



Convertissez les nombres réels suivants en virgule flottante (**N=± M*be**) suivant le format de la machine suivante (32 bits = 1bit signe +8 bits exposant +23 bits Mantisse). Pour rappel, Exposant Biaisé = Exposant réel + Biais.

[illegible]

Exercice n°2 (3 pts):

Soit la séquence d'instruction suivante :

DIV R_2, R_5, R_8

SUB R₉, R₂, R₇

AND R_5, R_{14}, R_6

MUL R11, R9, R5

```
BEQ  R10, 0, label
```

OR R_8, R_{15}, R_2

Question : Identifiez tous les aléas possibles dans la séquence d'instruction ci dessus?

Aléas de type :.....	Aléas de type :.....	Aléas de type :.....	Aléas de type :.....
.....
.....
.....
.....
.....

Exercice n°3 (6 pts):

On considère deux tableaux **Tp** et **Tn** contenant respectivement **n** entiers positifs et **n** entiers négatifs (**n** étant un entier naturel compris entre 2 et 20).

On désire afficher les éléments positifs et pairs du tableau **TSOMME** résultant de la somme de **Tn** et **Tp** tel que **TSOMME[i] = Tp[i] + Tn[i]**.

Ecrire un programme MIPS intitulé **SOMME_PAIR** qui permet de :

- saisir l'entier n ,
- saisir les tableaux T_n et T_p ,
- remplir le tableau TSOMME,
- afficher les éléments pairs et positifs du tableau TSOMME.

N.B. La solution doit comporter au moins deux fonctions. N'oubliez pas de commenter le programme.

Solution :

This image shows a full page of white paper with horizontal dotted lines. The lines are evenly spaced and run across the width of the page, providing a guide for handwriting practice. There are no margins, text, or other markings on the page.

This image shows a full page of white paper with horizontal dotted lines. The lines are evenly spaced and run across the width of the page, providing a guide for handwriting practice. There are no margins, text, or other markings on the page.

Questions de compréhension

[Partie A]

ACC : **Registre accumulateur** ; c'est un registre de travail qui sert à stocker un opérande (données) au début d'une opération et le résultat à la fin.

CPU : Central Processing Unit

EPC : Exception Program Counter

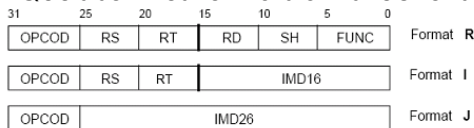
RIM : register Instruction Mémoire

[Partie B]

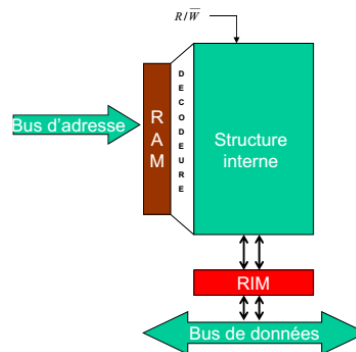
- L'architecture à pile est une architecture à une adresse **FAUX**
L'architecture à pile est une architecture **à zéro adresse**
- Le mode d'adressage définit la manière dont le microprocesseur va exécuter l'opération..... **FAUX**
Le mode d'adressage définit la manière dont le microprocesseur va **accéder à l'opérande**.
- Lors d'un aléa structurel, des parties du chemin de données doivent être utilisés simultanément par plusieurs étages du pipeline.....**VRAI**
- Si on veut mémoriser une information de taille importante, il faut utiliser un registre..... **FAUX**
Si on veut mémoriser une information de taille importante, il faut utiliser **une mémoire**

[Partie C]

- Quels sont les formats d'instructions dans MIPS ?

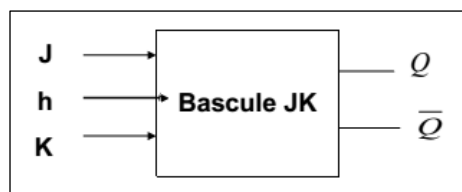


- Quels sont les critères liés à la mémoire qui influencent la performance de la machine ?
Le **temps d'accès** à la mémoire centrale et **sa capacité** sont deux éléments **qui influent** sur le **temps d'exécution** d'un programme (performance d'une machine)
- Remplissez les espaces vides (07) dans **le schéma de la structure physique de la mémoire centrale**



- 4. Remplissez la table de vérité associée à la bascule **JK** suivante :

h	J	K		Q+
0/1	x	x		Q-
↑	0	0		Q-
↑	0	1		0
↑	1	0		1
↑	1	1		\bar{Q}



Exercice n°1 :

Convertissez les nombres décimaux suivants en virgule flottante simple Précision (32 bits) Suivant le format de la machine suivante :

$$18,125 = 10010,001_2 \text{ ou } 1,0010001_2 \times 2^4 : \mathbf{0 \ 100 \ 0001 \ 1001 \ 0001 \ 0000000000000000}$$

$$-32,75 = -100000,11_2 \text{ ou } -1,0000011_2 \times 2^4 : \mathbf{1 \ 100 \ 0010 \ 0000 \ 0011 \ 0000000000000000}$$

Exercice n°2 :

- Aléas **LAE** entre DIV et SUB (R2), AND et MUL (R5), SUB et MUL (R9) et DIV et OR (R2).
- Aléas **EAL** entre DIV et AND (R5) et DIV et OR (R8).
- Pas d'aléa **EAE**.
- Il n'y a qu'un aléa de **contrôle** entre BEQ et OR.

Exercice n°3 :

On considère deux tableaux **Tp** et **Tn** contenant respectivement **n** entiers positifs et **n** entiers négatifs (**n** étant un entier naturel compris entre 2 et 20).

On désire afficher les éléments positifs et pairs du tableau **TSOMME** résultant de la somme de **Tn** et **Tp** tel que **TSOMME[i] = Tp[i] + Tn[i]**.

Ecrire un programme **MIPS** intitulé **SOMME_PAIR** qui permet de :

- saisir l'entier **n**,
- saisir les tableaux **Tn** et **Tp**,
- remplir le tableau **TSOMME**,
- afficher les éléments pairs et positifs du tableau **TSOMME**.