

ARCHITECTURE DES ORDINATEURS

(8)- INTRODUCTION à l' **ASSEMBLEUR 'x86' (III)**

' TRAITEMENT CONDITIONNEL '

**Ou quels sont les 'outils architecturaux du CPU:x86'
pour implémenter des ' TRAITEMENTS
CONDITIONNELS ' ?**

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

RAPPEL:

Tout TRAITEMENT (ou 'ensemble d'instructions') assujetti / asservi à l'état VRAI (ou FAUX) d'une PROPOSITION dite 'CONDITION'

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

Corollaire:

Toute CONDITION peut toujours être ramenée à l'expression d'une **égalité** / inégalité.

<u>ALGO:</u>	<u>'C':</u>	<u>'ASM x86':</u>
IF (op1=op2) THEN <Inst1> <Inst2> ... ELSE ENDIF	IF (op1==op2) { <Inst1> <Inst2> ... } ELSE {...}	CMP op1,op2 JE Egal JMP Autre Egal: Inst1 Inst2 ... Autre : <Suite>

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

L'expression de l'EGALITE est assimilée à une COMPARAISON

<u>ALGO:</u>	<u>'C':</u>	<u>'ASM x86':</u>
<u>IF</u> (op1=op2) <u>THEN</u> <Inst1> <Inst2> ... <u>ELSE</u> <u>ENDIF</u>	<u>IF</u> (op1==op2) { <Inst1> <Inst2> ... } <u>ELSE</u> {...}	<u>CMP</u> op1,op2 <u>JE</u> Egal <u>JMP</u> Autre Egal: Inst1 Inst2 ... Autre: <Suite>

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

JE: **Jump if Equal**
(choix d'un traitement
[conditionné par le résultat
de CMP] débutant à
l'étiquette 'EGAL')

ALGO:

```
IF (op1=op2) THEN  
    <Inst1>  
    <Inst2>  
    ...  
ELSE  
ENDIF
```

'C':

```
IF (op1==op2)  
    {  
        <Inst1>  
        <Inst2>  
        ...  
    }  
ELSE { . . . }
```

'ASM x86':

```
CMP op1,op2  
JE Egal  
JMP Autre  
Egal:  Inst1  
       Inst2  
       ...  
Autre: <Suite>
```

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

JE: Jump if **E**qual
(choix d'un traitement
[conditionné par le résultat
de CMP] débutant à
l'étiquette 'EGAL')



L'état 'EQUAL' est décisif pour l'exécution
de la séquence <Inst1, ...>: il dépend lui
même de l'état généré par 'CMP', état
inscrit dans le **registre (IF)** (à venir)

ALGO:

'C':

'ASM x86':

```
IF (op1=op2) THEN  
  <Inst1>  
  <Inst2>  
  ...  
ELSE  
ENDIF
```

```
IF (op1==op2)  
  {  
    <Inst1>  
    <Inst2>  
    ...  
  }  
ELSE { . . . }
```

```
CMP op1,op2  
JE Egal  
JMP Autre  
Egal:  Inst1  
       Inst2  
       ...  
Autre: <Suite>
```

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

Corollaire:

Toute INSTRUCTION génère un 'résultat principal' (AIM), indexé par d'éventuels informations (Etats/ States) secondaires.

Exemple 1:

Si AX= 00FFh

ADD AX, 1

=>

AX = 0100h

& déb (LSB -> MSB)

Exemple 2:

Si AX= FFFFh

ADD AX, 1

=>

AX = 0100h

& déb (LSB -> MSB)

& déb (MSB -> 'retenue')

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

Corollaire:

Toute INSTRUCTION génère un 'résultat principal' (AIM), indexé par d'éventuels informations (Etats/ States) secondaires.

Exemple 1:

Si AX= 00FFh

ADD AX, 1

=>

AX = 0100h

& déb (LSB -> MSB)

Exemple 2:

Si AX= FFFFh

ADD AX, 1

=>

AX = 0100h

& déb (LSB -> MSB)

& déb (MSB -> 'retenue')

Ces (Etats/ States) secondaires sont **'immédiatement'** induits

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL :

Registre Indicateur d'ETATS

Registre Indicateur d'ETATS
(**I**ndicator **F**lags) ::

Inutilisés

ETATS



Concepts
avancés

CONTROLE

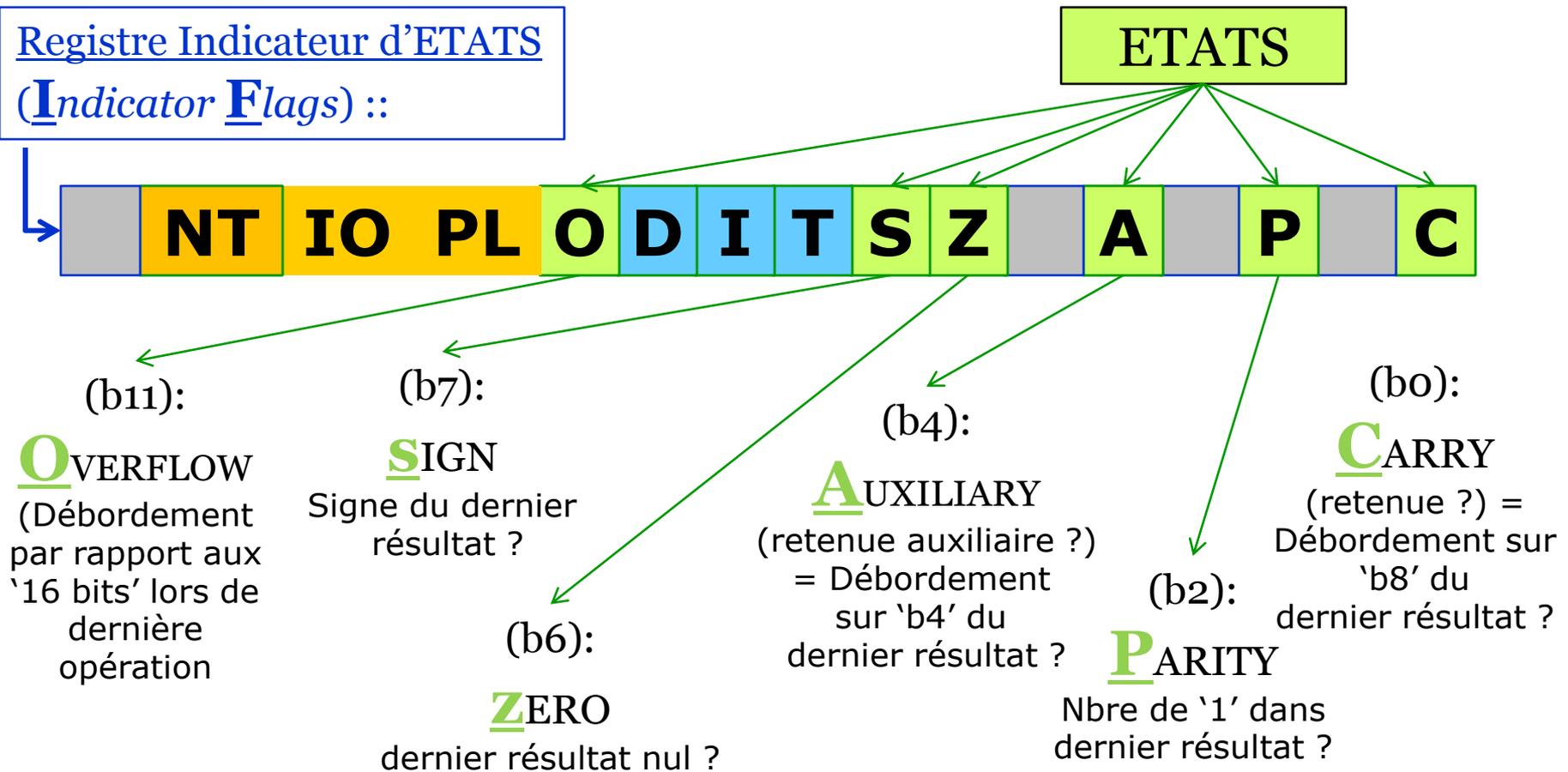
Registre '16 bits', tous bits accessibles **séparément**

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL :

Registre Indicateur d'ETATS

Registre Indicateur d'ETATS
(Indicator Flags) ::



(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL :

Registre Indicateur d'ETATS

Registre Indicateur d'ETATS
(**I**ndicator **F**lags) ::

CONTROLE



(b10):

DIRECTION (Up / Down) :
Choix du Sens de comptage
croissant (0)/ décroissant (1)

(b9):

INTERRUPT
Choix de l'autorisation (1) ou
interdiction (0) des
interruptions masquables

(b8):

TRAP
Choix de l'autorisation (1)
ou interdiction (0)
des interruptions générant
le mode 'PAS à PAS'

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL :

Registre Indicateur d'ETATS

Registre Indicateur d'ETATS
(Indicator Flags) ::

Concepts
avancés



(b14):

NESTED TASK

Indique (NT=1) qu'une
tache système a
invoqué une autre
via l'instruction 'CALL'

(b13-b12):

I/O PRIVILEGE LLEVEL

Niveau de PL requis
pour une procédure
faisant appel aux
instruction E / S :: IN, OUT, INS ...

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

Registre Indicateur d'ETATS :: (Indicator Flags)

Exemple d'application

; Analyse (Paire/Impaire) de la donnée logée à l'@ '1000h'

MOV AX, [1000H]

MOV DX, AX

AND DX, 1 ; (3)

SUB DX, 1 ; (4)

[JZ TRAITE_IMPAIR]

JMP TRAITE_PAIR

<Seq_Instr1>

< Seq_Instr2>

TRAITE_IMPAIR:

TRAITE_PAIR:

Traitement Nbres. IMPAIRS

Traitement Nbres. PAIRS_NUL

Branchement à 'TRAITE_IMPAIR' si (dernière/précédente) instruction 'SUB DX,1' a généré un résultat nul (équivalent à b0(DX)=1)



Les instructions 3 & 4 engendrent une équivalence entre la valeur du bit b0(DX) (désignant la parité de DX) et le bit 'Z' du registre (IF): on tire profit de cette équivalence pour notre traitement conditionnel

NB: avec 'JZ', la condition est **EXPLICITEMENT** rapportée au bit 'Z' du registre 'IF'

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

Instructions de 'SAUT CONDITIONNEL' :: Classement par TYPE

GENERAL

Z → Jump if **Z**ero / Jump if **N**ot **Z**ero (JZ / JNZ)

C → Jump if **C**arry / Jump if **N**ot **C**arry (JC / JNC)

P → Jump if **P**arity / Jump if **N**ot **P**arity (JP / JNP)

→ Jump if **E**qual / Jump if **N**ot **E**qual (JE / JNE)

→ Jump if **CX=Z**ero (JCXZ)

Nbres SIGNÉS

→ Jump if **G**reater / Jump if **N**ot **G**reater (JG / JNG)

→ Jump if **G**reater or **E**qual / Jump if **N**ot **G**reater or **E**qual (JGE / JNGE)

S → Jump if **S**ign / Jump if **N**ot **S**ign (JS / JNS)

O → Jump if **O**verflow / Jump if **N**ot **O**verflow (JO / JNO)

Usage **EXPLICITE** du registre 'IF'

Usage **IMPLICITE** du registre 'IF'

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

Instructions de 'SAUT CONDITIONNEL' :: Classement par TYPE (SUITE)

Nbres NON-SIGNÉS

→ **J**ump if **A**bove / **J**ump if **N**ot **A**bove (JA / JNA)

→ **J**ump if **A**bove or **E**qual/ **J**ump if **N**ot **A**bove or **E**qual (JAE / JNAE)

→ **J**ump if **B**elow / **J**ump if **N**ot **B**elow (JB / JNB)

Usage
IMPLICITE
du registre
'**IF**'

Attention: liste des 'jump' conditionnels non complète

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

Instructions de 'SAUT CONDITIONNEL' :: Exemples d'application

Exemple 1:

*; Recherche du plus petit des nombres **NON-SIGNÉS***

; small est un identifiant qcq

	MOV small, AL	<i>; on suppose AL : le + petit</i>
	CMP small, BL	<i>; .. On compare avec BL</i>
	<u>JBE</u> L1	<i>; saut à 'L1' si AL = small '<u>antérieur</u>' BL</i>
	MOV small, BL	<i>; sinon, BL devient small</i>
L1 :	CMP small, CL	<i>; . . . puis compare avec CL</i>
	<u>JBE</u> L2	<i>; . . . etc</i>
	MOV small, CL	
L2 :	<suite>	<i>; suite avec CL plus petit des 3 nbres</i>
		<i>; . . . <u>non-signés</u></i>

(8)- INTRODUCTION à l' ASSEMBLEUR 'x86' (**III**)

TRAITEMENT CONDITIONNEL

Instructions de 'SAUT CONDITIONNEL' :: Exemples d'application

Exemple 2:

*; Recherche du plus petit des nombres **SIGNÉS**
; small est un identifiant qcq*

```
L1 : MOV small, AL      ; on suppose AL : le + petit
      CMP small, BL   ; .. On compare avec BL
      JNG L1          ; saut à 'L1' si AL = small '+ petit' que BL
      MOV small, BL   ; sinon, BL devient small
L2 :  CMP small, CL   ; . . . puis compare avec CL
      JNG L2          ; . . . etc
      MOV small, CL
      <suite>        ; suite avec CL plus petit des 3 nbres
                       ; . . . signés
```

(8)- INTRODUCTION à l'ASSEMBLEUR 'x86' (III)

TRAITEMENT CONDITIONNEL

Instructions de manipulation des bits de CONTROLE

BITS de CONTRÔLE

D → **SeT D**irection Flag / **CL**ear **D**irection Flag (**STD** / **CLD**)

I → **SeT I**nterrupt Flag / **CL**ear **I**nterrupt Flag (**STI** / **CLI**)

BITS d'ETATS

C → { **SeT C**arry Flag / **CL**ear **C**arry Flag (**STC** / **CLC**)
CoMplement **C**arry Flag (**CMC**)

REGISTRE d'ETATS

- **Load AH** with **Flag** / **Store AH** to **Flag** (**LAHF** / **SAHF**)
- **PUSH Flag** / **POP Flag** (**PUSHF** / **POPF**)