

Troisième partie

Exercices et problèmes

1 – Sources et circuits

1.1 – Novembre 2006

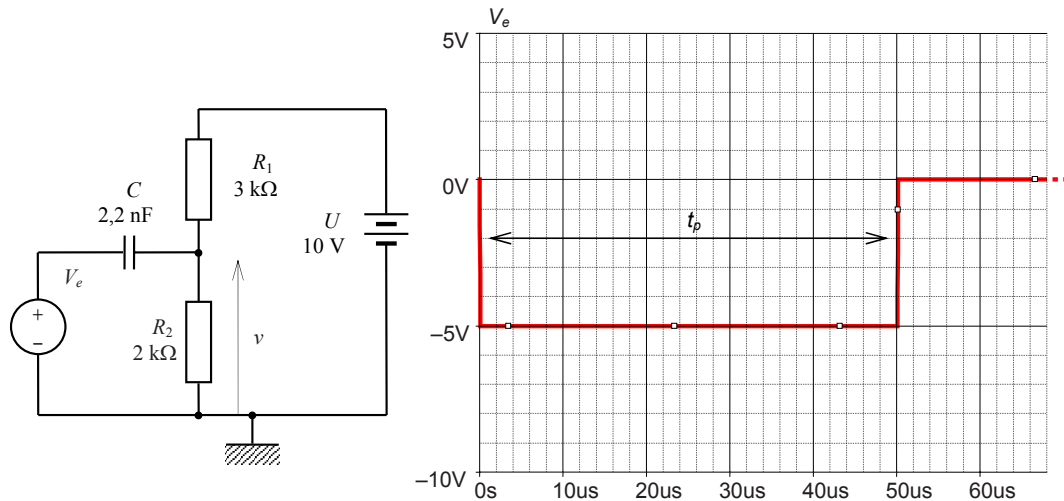


Fig. 10 – Exercice 1.1.

À l'instant $t = 0$ la source V_e de la figure 10 produit une impulsion de tension négative $-V_E$ d'une durée t_p . Les valeurs numériques sont indiquées sur la figure.

- En remarquant que, sauf pendant les fronts de l'impulsion de durée négligeable, la tension V_e est toujours constante, montrer que la tension v obéit à une équation différentielle du premier ordre dont les coefficients constants s'expriment en fonction de U , R_1 , R_2 et C .
Conseil : on pourra remplacer avantageusement l'ensemble $\{U, R_1, R_2\}$ par un générateur de Thévenin équivalent.
- Donner la forme générale de la solution $v(t)$ de l'équation différentielle. Exprimer cette solution en fonction de la valeur initiale $v_0 = v(0)$.
- Avant l'instant $t = 0$, on suppose que le circuit est à l'équilibre électrique. Quels sont alors les tensions aux différents nœuds et les courants dans les différentes branches du circuit ? Que vaut la tension aux bornes du condensateur ?
- Que deviennent les tensions précédentes à l'instant $t = 0^+$, c'est-à-dire juste après le changement de valeur de V_e ? En déduire la valeur initiale v_0 de la tension v et préciser alors l'expression de $v(t)$ établie à la question 2. Représenter sommairement $v(t)$ en fonction du temps en indiquant les valeurs remarquables.
- Vérifier numériquement que la constante de temps de retour à l'équilibre électrique du circuit est beaucoup plus courte que la durée de l'impulsion t_p de sorte que l'on pourra considérer que l'équilibre est atteint avant le front montant de la tension V_e .
- On place à présent l'origine des temps à l'instant du front montant de V_e et l'on considère que le circuit est à l'équilibre électrique avant la transition. Répondre aux questions 3 et 4 pour cette nouvelle phase de la tension d'entrée.

Réponses page 415.

1.2 – Novembre 2005

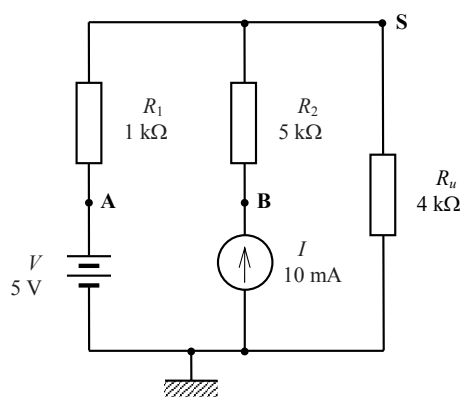


Fig. 11 – Exercice 1.2.

Sur le montage de la figure 11, I est une source idéale de courant et V une source idéale de tension.

1. Exprimer le courant I_u dans la résistance R_u en fonction de I , de V et des résistances du montage en appliquant le théorème de Thévenin.
2. Exprimer le courant fourni par la source de tension V .
3. Exprimer la tension aux bornes de la source de courant I .
4. Avec les valeurs numériques de la figure 11, calculer les tensions aux différents nœuds du circuit et les courants dans les différentes branches en précisant leur sens sur une figure.

Réponses page 415.

1.3 – Mai 2005

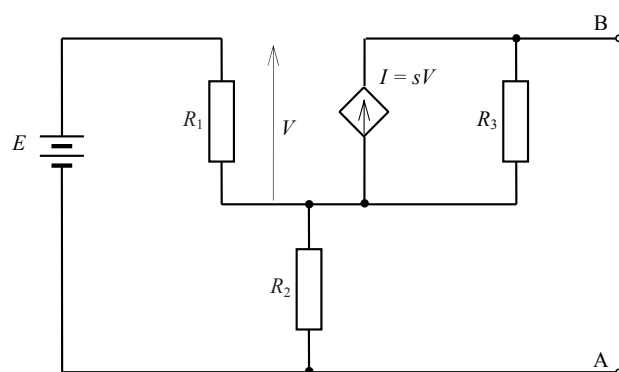


Fig. 12 – Exercice 1.3.

Le circuit représenté sur la figure 12 comporte une source de tension indépendante E et une source de courant I commandée par la tension V : $I = s \cdot V$.

1. Calculer la tension V_{BA} entre les points **B** et **A**.
2. Calculer le courant qui circule de **B** vers **A** si ces deux points sont reliés par un conducteur de résistance nulle.
3. À partir des deux résultats précédents, calculer la résistance R_{th} du générateur de Thévenin équivalent au circuit.

Réponses page 415.

1.4 – Décembre 2003

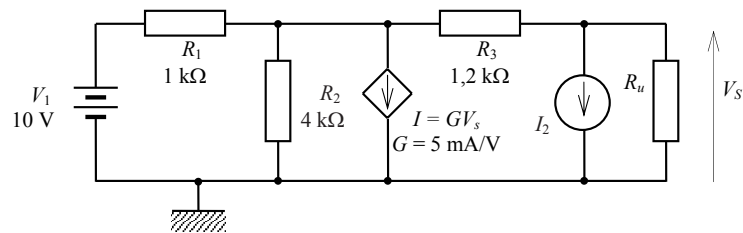


Fig. 13 – Exercice 1.4.

Le circuit de la figure 13 comporte une source de tension et une source de courant indépendantes ainsi qu'une source de courant commandée en tension de transconductance G . La valeur des composants est indiquée sur la figure (sauf I_2 et R_u).

1. Exprimer la tension de sortie V_S en fonction des données du problème, de I_2 et de R_u .
2. Montrer qu'il existe une valeur de I_2 pour laquelle la tension V_S est nulle quelle que soit R_u , calculer sa valeur.
3. On fixe la valeur $I_2 = 2$ mA. Déterminer la tension V_S lorsque R_u tend vers l'infini (tension en circuit ouvert).
4. Toujours pour $I_2 = 2$ mA, déterminer le courant dans R_u lorsque R_u tend vers zéro (courant de court-circuit).

Réponses page 416.

1.5 – Septembre 2001

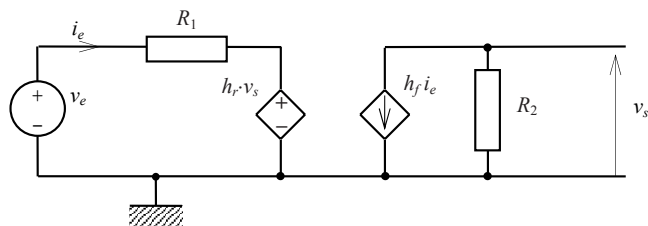


Fig. 14 – Exercice 1.5.

La figure 14 représente un quadripôle caractérisé par quatre paramètres $\{R_1, R_2, h_r \text{ et } h_f\}$. Une source de tension v_e est placée à l'entrée du quadripôle.

1. Exprimer le gain en tension en fonction des paramètres du quadripôle lorsque la sortie est en circuit ouvert.
2. Exprimer le gain en courant en fonction des paramètres du quadripôle lorsque la sortie est en court-circuit.
3. Exprimer l'impédance d'entrée du quadripôle en fonction des paramètres lorsque la sortie est en circuit ouvert.
4. Exprimer l'impédance de sortie du quadripôle en fonction des paramètres.
5. Application numérique : calculer les gains et les impédances définies précédemment lorsque $R_1 = 1 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, $h_r = 10^{-4}$ et $h_f = 100$.

Réponses page 416.

1.6 – Septembre 1997

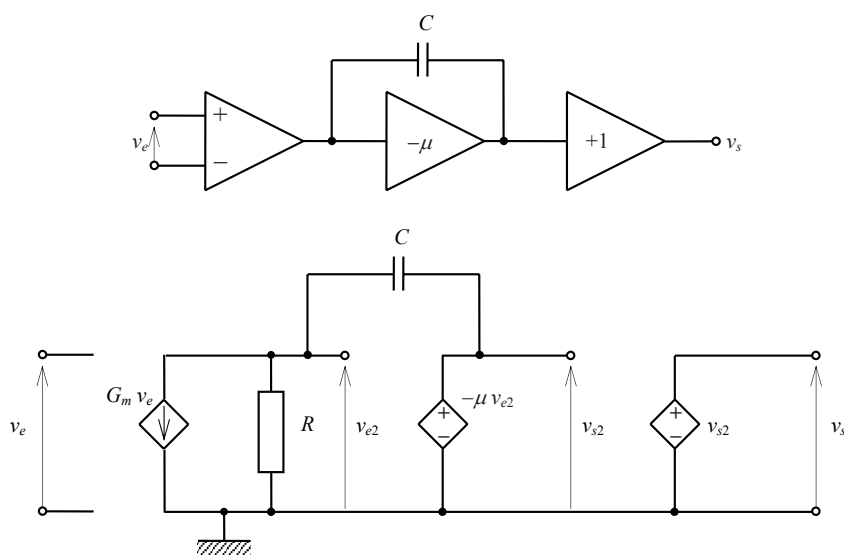


Fig. 15 – Exercice 1.6.

Un amplificateur opérationnel peut être décomposé en trois étages :

- un amplificateur différentiel de transconductance G_m ,
- un étage de gain $-\mu$ avec une capacité de réaction C ,
- un étage suiveur de gain unité.

Ces trois éléments ainsi que le schéma équivalent sont représentés sur la figure 15.

1. Établir la fonction de transfert complexe v_s/v_e du circuit et montrer qu'il se comporte comme un filtre du premier ordre dont on donnera la fréquence de coupure et le gain dans la bande passante.
2. Déterminer le produit gain \times bande passante de cet amplificateur, simplifier l'expression en considérant que $\mu \gg 1$.

Réponses page 416.

2 – Amplificateurs opérationnels

2.1 – Janvier 2006

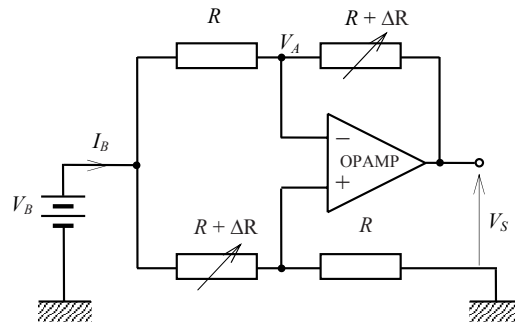


Fig. 16 – Exercice 2.1.

On étudie le circuit de linéarisation d'un pont de résistances piézorésistives contenant deux éléments sensibles représenté figure 16. L'AOP (OPAMP) supposé idéal est alimenté par deux tensions symétriques (non représentées).

1. Exprimer la tension V_A en fonction de V_B et des résistances du montage.
2. Calculer le courant I_B fourni par la source de tension V_B .
3. Montrer que la tension de sortie V_S est directement proportionnelle à la variation de résistance ΔR .
4. Comment peut-on ajuster la sensibilité du capteur ? Peut-on changer le signe de la sensibilité ? Comment ?
5. On considère le cas $R = 100 \, \Omega$ et $\Delta R = 0$. La documentation précise que le courant maximal de sortie de l'AOP est $I_{smax} = 25 \, \text{mA}$. Quelle est alors la valeur maximale possible pour V_B ?

Réponses page 416.

2.2 – Novembre 2006

La figure 17 représente un convertisseur différentiel tension-courant de précision. Dans ce montage, les deux amplificateurs opérationnels (OPAMP) sont supposés idéaux avec une tension de saturation $\pm V_{sat} = \pm 15 \, \text{V}$ et les quatre résistances R_0 sont identiques.

1. Montrer qu'en fonctionnement normal (lorsque les AOP fonctionnent en régime linéaire), le courant I_0 dans la résistance R_u ne dépend que de la tension différentielle $V_d = V_1 - V_2$ et de la résistance R mais pas de la résistance d'utilisation R_u .
2. Quelle valeur faut-il donner à R pour que la transconductance différentielle $g = I_0/V_d$ soit de $2 \, \text{mA/V}$.
3. Pour que le convertisseur fonctionne correctement OPAMP1 ne doit pas être saturé. Montrer que cette condition implique que R_u soit inférieure à une valeur limite R_{umax} qui s'exprime en fonction de R , V_d et V_{sat} (tension de saturation de l'AOP).

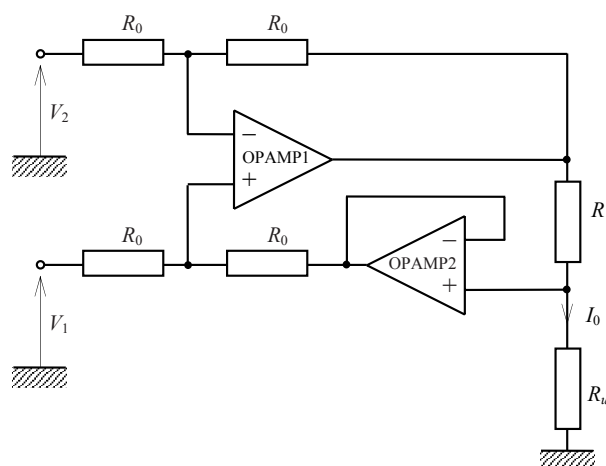


Fig. 17 – Exercice 2.2.

4. Montrer que si OPAMP1 n'est pas saturé, OPAMP2 n'est pas saturé non plus.
Pour les questions suivantes on considère que R a la valeur calculée à la question 2.
5. Représenter R_{umax} en fonction de V_d .
6. Quelle est la valeur maximale que l'on puisse donner à V_d ?
7. Quelle est la seule valeur possible de R_u pour la valeur maximale de V_d ? Que vaut dans ce cas le courant I_0 ? Quelle autre limitation de l'AOP peut alors altérer le fonctionnement du convertisseur ?

Réponses page 416.

2.3 – Novembre 2005

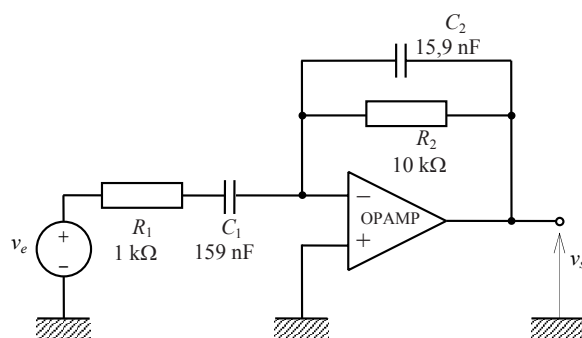


Fig. 18 – Exercice 2.3.

Le filtre de la figure 18 utilise un AOP idéal.

1. Calculer la fonction de transfert du filtre : $H(j\omega) = \frac{v_s}{v_e}$. Montrer qu'elle peut s'exprimer à l'aide des constantes : $\omega_b = \frac{1}{R_2 C_1}$, $\omega_h = \frac{1}{R_1 C_2}$, et $K = \frac{R_1}{R_2} + \frac{C_2}{C_1}$. On suppose que $\omega_h > \omega_b$.

- Exprimer le module $|H|_{dB}$ de $H(j\omega)$ en dB. Quel est son comportement asymptotique lorsque $\omega \rightarrow 0$ et lorsque $\omega \rightarrow \infty$?
- Pour quelles pulsations les deux asymptotes coupent-elles l'axe 0 dB ? Pour quelle pulsation les deux asymptotes se coupent-elles ? Quelle est l'ordonnée du point d'intersection ?
- Quelle est la valeur maximale du module de la fonction de transfert ?
- Avec les valeurs numériques de la figure 18, représenter graphiquement les deux asymptotes dans le diagramme de Bode ainsi que l'allure du module de la fonction de transfert et préciser les fréquences et les amplitudes remarquables.

Réponses page 417.

2.4 – Novembre 2004

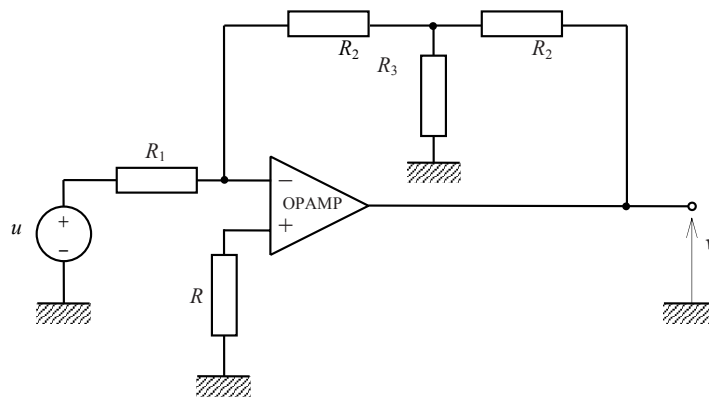


Fig. 19 – Exercice 2.4.

L'AOP de la figure 19 est supposé idéal.

- Exprimer le gain en tension du montage $G = \frac{v}{u}$ en fonction des résistances du montage. Que peut-on dire du rôle de R ?
- Exprimer l'impédance d'entrée Z_e du montage.
- On suppose $R_2 = R_3$, proposer les valeurs à attribuer aux résistances R_1 et R_2 pour obtenir un gain $G = 30$ en valeur absolue. Justifier le choix.

Réponses page 418.

2.5 – Novembre 2004

L'AOP de la figure 20 est supposé idéal.

- Mettre la fonction de transfert du montage $H(j\omega) = \frac{v}{u}$ sous la forme :

$$H(j\omega) = G_0 F(j\omega\tau)$$
où G_0 et τ s'expriment en fonction des composants du montage.
- Exprimer le module en dB de la fonction de transfert $H(j\omega)$.
- Montrer que le comportement asymptotique du module de la fonction de transfert dans le plan de Bode pour $\omega \rightarrow 0$ et $\omega \rightarrow \infty$ peut être représenté par deux droites.

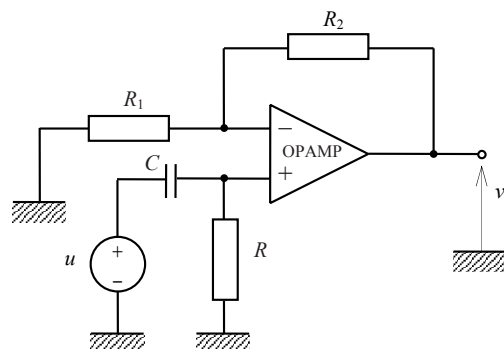


Fig. 20 – Exercice 2.5.

4. Exprimer l'abscisse ω_0 et l'ordonnée A_0 de leur point d'intersection en fonction de G_0 et de τ .
5. Exprimer l'abscisse ω_1 pour laquelle le module de la fonction de transfert vaut 0 dB en fonction de G_0 et de τ .
6. Exprimer le déphasage de la fonction de transfert $H(j\omega)$.
7. Que vaut le déphasage quand $\omega \rightarrow 0$ et quand $\omega \rightarrow \infty$? Que vaut-il pour $\omega = \omega_0$ de la question 4?

Réponses page 418.

2.6 – Septembre 2004

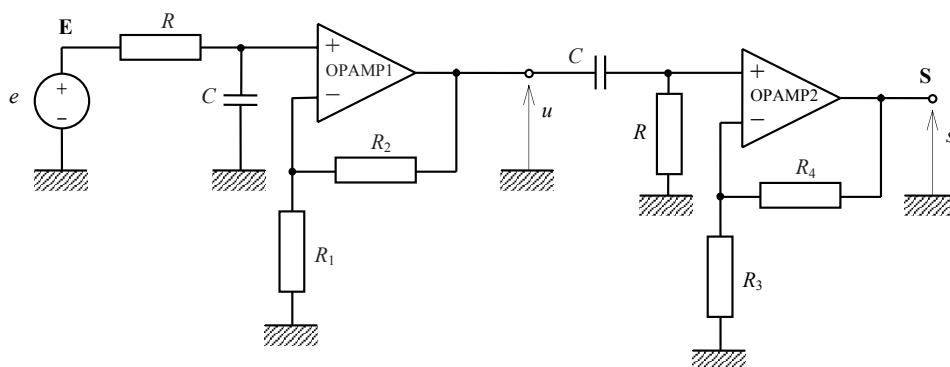


Fig. 21 – Exercice 2.6.

On considère le circuit de la figure 21 réalisé à l'aide de deux amplificateurs opérationnels que l'on considèrera tout d'abord comme parfaits.

Dans un premier temps on suppose qu'une tension sinusoïdale e de pulsation ω est appliquée sur l'entrée **E**.

1. Établir les relations liant u et e , puis s et u , en introduisant les gains g_1 et g_2 des deux amplificateurs que l'on exprimera en fonction des résistances R_1 à R_4 .
2. Exprimer la transmittance totale s/e en fonction de g_1 , g_2 et $RC\omega$.

- Tracer le diagramme de Nyquist correspondant.

On supprime à présent la source de tension appliquée en **E** et on relie **S** et **E**.

- Quelle sera la pulsation des oscillations et leur forme ?
- Quelle doit être la valeur du produit $g_1 \cdot g_2$? Si $R_1 = R_3 = R_a$ et $R_2 = R_4 = R_b$; comment doit-on choisir R_b en fonction de R_a ?
- Pour des amplificateurs opérationnels réels, le gain en boucle ouverte A dépend de la pulsation : $A = \frac{A_0}{1 + j\omega/\omega_0}$, g_1 et g_2 ont une dépendance analogue : $g_i = \frac{g_{i0}}{1 + j\omega/\omega_c}$. Pour que les résultats précédents restent valables on admet que la constante de temps $\tau_c = 1/\omega_c$ doit être au moins dix fois plus faible que $\tau = RC$. Dans ces conditions, calculer quelle doit être la valeur minimale de la pulsation de coupure ω_0 des amplificateurs opérationnels.

Réponses page 419.

2.7 – Mai 2005

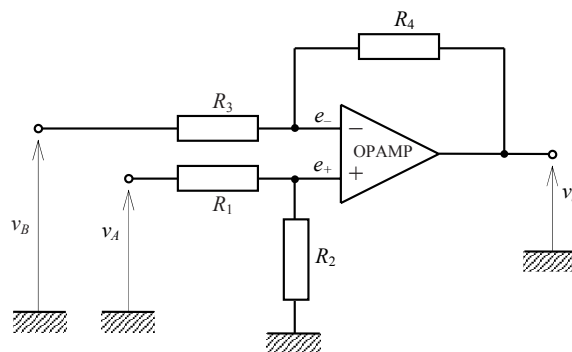


Fig. 22 – Exercice 2.7.

Sur la figure 22 l'amplificateur opérationnel a un gain différentiel A . Ses courants d'entrée et son impédance de sortie sont nuls mais sa tension d'offset V_{off} est non nulle. On rappelle que $v_S = A(e_+ - e_- - V_{off})$.

- Calculer v_S en fonction de v_A et v_B .
- Quelle condition doivent vérifier les résistances pour que v_S soit une fonction de la **différence** de tension $v_A - v_B$?
- La condition ainsi déterminée étant vérifiée, donner l'expression de v_S si le gain A est infini.
- Comment doit-on choisir R_3 et R_4 pour minimiser l'influence de la tension d'offset ? Que devient alors le gain G du montage, v_S étant de la forme : $v_S = G(v_A - v_B) + B$.
- Si on veut un gain élevé à quoi est alors proportionnelle la tension de sortie ?

Réponses page 419.

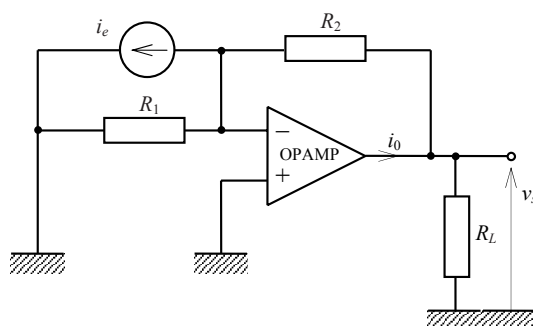


Fig. 23 – Exercice 2.8.

2.8 – Septembre 2001

La figure 23 représente un convertisseur courant-tension.

1. Montrer que dans le cas où l'AOP est idéal, la tension v_s est proportionnelle au courant i_e et indépendante de la résistance de charge R_L .
2. Quelle valeur faut-il attribuer aux résistances du montage pour que $v_s = 1$ V quand $i_e = 1$ mA.
3. Exprimer le courant de sortie i_0 de l'AOP en fonction des résistances du montage et de i_e .
4. La tension de sortie de l'AOP est limitée à $\pm V_{sat}$. Entre quelles limites peut varier le courant i_e pour que v_s reste proportionnelle à i_e ? Calculer ces limites pour les valeurs de résistance de la question 2 et pour $V_{sat} = 15$ V.
5. La fiche technique de l'AOP indique que le courant de sortie i_0 est limité à i_{0max} en valeur absolue. Montrer que pour R_2 fixée, la loi de proportionnalité entre v_s et i_e n'est vérifiée que si R_L est supérieure à une valeur limite R_{Lmin} qui s'exprime en fonction de R_2 , i_{0max} et i_e . Que vaut R_{Lmin} si i_e atteint la limite supérieure calculée à la question 4 et si $i_{0max} = 25$ mA?

Réponses page 419.

2.9 – Février 2001

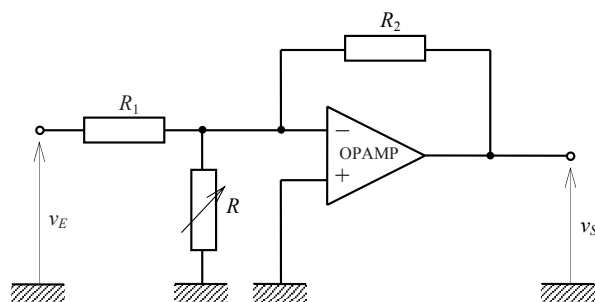


Fig. 24 – Exercice 2.9.

1. Dans un premier temps on considère que l'AOP représenté sur la figure 24 est idéal, montrer que le gain en tension $G_0 = v_S/v_E$ est indépendant de la valeur de R . Peut-on pour autant attribuer n'importe quelle valeur à R ? Pourquoi?
2. On considère à présent que l'AOP a un gain en boucle ouverte limité A et une fréquence de transition f_T . Montrer que la fréquence de coupure en boucle fermée f_c s'exprime en fonction de f_T , R , R_1 et R_2 .
3. Si $R_1 = R_2$, quelle relation doit vérifier R pour que f_c soit égale à la moitié de f_T ?

Réponses page 420.

2.10 – Septembre 1999

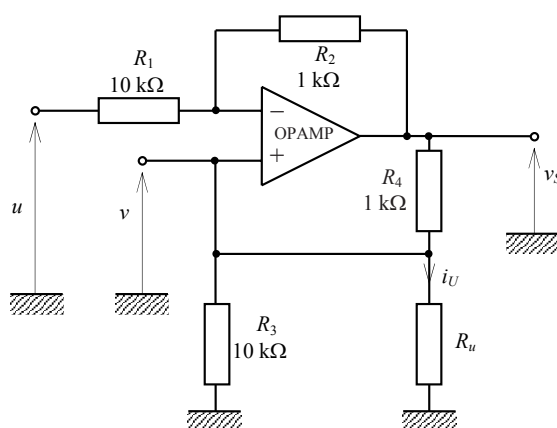


Fig. 25 – Exercice 2.10.

Le montage de la figure 25 est destiné à fournir un courant i_U proportionnel à la tension d'entrée u . On suppose l'AOP idéal.

1. Montrer que la tension de sortie v_S de l'AOP peut s'exprimer de deux façons différentes : l'une en fonction de u , v et des résistances du montage, l'autre uniquement en fonction de v et des résistances du montage.
2. En déduire l'expression de v en fonction de u et des résistances.
3. Montrer alors que i_U est indépendant de R_u si les résistances R_1 , R_2 , R_3 et R_4 satisfont une condition que l'on exprimera, en déduire le coefficient de proportionnalité entre i_U et u .
4. Vérifier que la condition précédente est satisfaite pour les valeurs numériques indiquées sur la figure et calculer u pour que $i_U = 1$ mA.
5. Avec les valeurs numériques de la question précédente, quelle valeur maximale peut-on donner à R_u pour que l'AOP ne sature pas. On donne $V_{sat} = \pm 18$ V.

Réponses page 420.

2.11 – Février 1999

1. Déterminer la tension au point **A** en fonction de v et des éléments du montage de la figure 26.a.

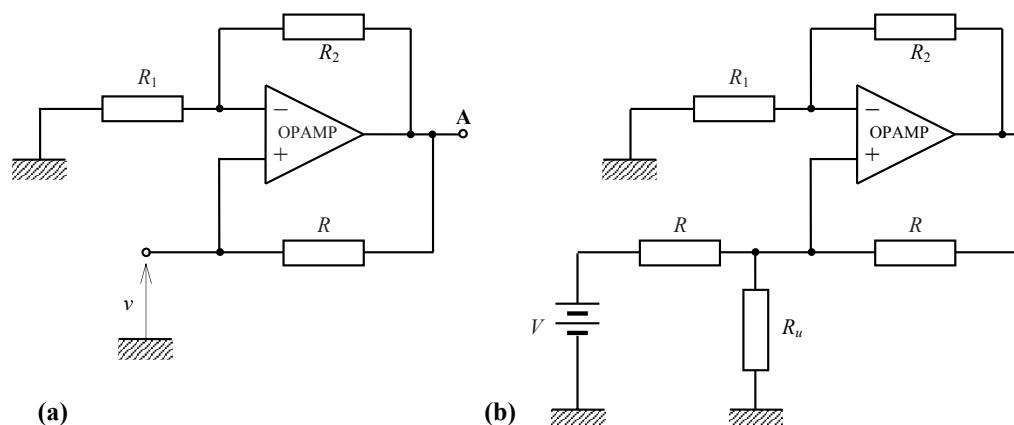


Fig. 26 – Exercice 2.11.

2. Donner l'expression de la résistance d'entrée.
3. Le circuit de la figure 26.b utilise le montage précédent avec $R_1 = R_2$, déterminer la tension aux bornes de R_u en fonction de V , R et R_u . Donner l'expression du courant dans R_u .
4. Recalculer le courant dans la résistance R_u en utilisant le théorème de Norton.
5. Expliquer l'intérêt de ce montage et proposer un nom pour le caractériser.

Réponses page 420.

2.12 – Septembre 1996

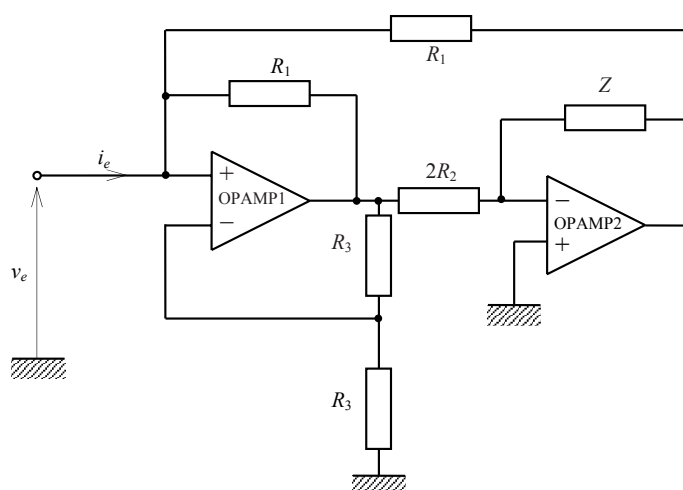


Fig. 27 – Exercice 2.12.

On suppose que les AOP utilisés dans le montage de la figure 27 sont idéaux.

1. Déterminer l'impédance d'entrée du montage.

- Montrer que si Z est l'impédance d'un condensateur, l'impédance d'entrée du circuit se comporte comme celle d'une inductance dont on donnera l'expression.
- Dans quelle gamme varie l'inductance équivalente si les résistances varient entre $100\ \Omega$ et $10\ \text{k}\Omega$ et si la capacité varie entre $10\ \text{pF}$ et $500\ \text{pF}$?

Réponses page 420.

2.13 – Janvier 1998

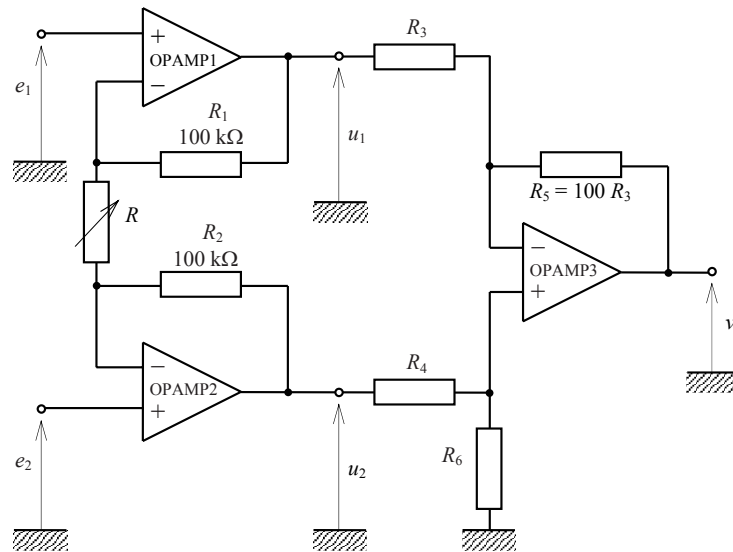


Fig. 28 – Exercice 2.13.

La figure 28 représente un amplificateur d'instrumentation dans lequel les AOP sont supposés idéaux.

- Exprimer la tension de sortie v en fonction de u_1 , u_2 et des résistances R_3 , R_4 , R_5 et R_6 . Montrer que v ne peut être proportionnel à la différence $u_2 - u_1$ que si les résistances satisfont une condition simple que l'on exprimera. Que vaut alors le coefficient de proportionnalité ?
- Montrer que la différence $u_2 - u_1$ est proportionnelle à la différence $e_2 - e_1$ et que le coefficient de proportionnalité s'exprime en fonction des résistances R , R_1 et R_2 .
- Exprimer le gain différentiel de l'amplificateur complet : $G = v/(e_2 - e_1)$.
- Compte tenu de la valeur des résistances indiquées sur la figure, entre quelles valeurs doit varier R pour que le gain de l'amplificateur varie de 300 à 3000 ?

Réponses page 421.

2.14 – Septembre 1997

Dans le montage de la figure 29 on considère que les AOP sont idéaux.

- Exprimer le gain v_s/v_e du montage.
- Application numérique avec les valeurs indiquées sur la figure.

Réponses page 421.

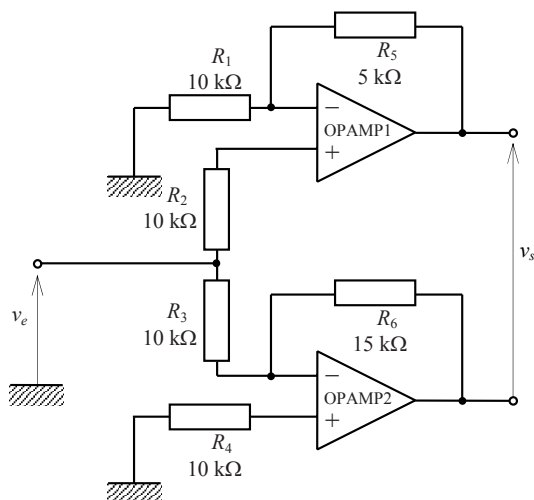


Fig. 29 – Exercice 2.14.

2.15 – Mars 1996

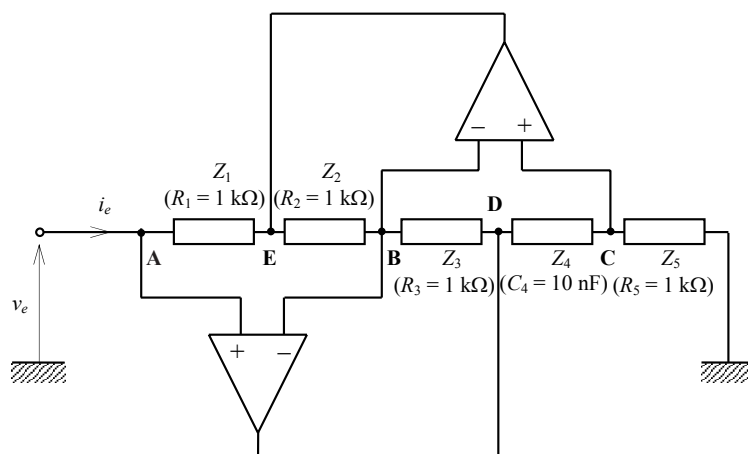


Fig. 30 – Exercice 2.15.

La figure 30 représente le *circuit d'Antoniou*. On supposera que les AOP sont idéaux et fonctionnent en régime linéaire.

- Déterminer l'impédance d'entrée Z_e de ce circuit en fonction des impédances Z_1 , Z_2 , Z_3 , Z_4 et Z_5 .
Indication : exprimer, en fonction de v_e , les tensions aux nœuds : **A**, **B**, **C**, **D**, **E** puis le courant d'entrée i_e et en déduire Z_e .
- Montrer que si Z_1 , Z_2 , Z_3 et Z_5 sont des résistances, respectivement R_1 , R_2 , R_3 et R_5 et si Z_4 est un condensateur C_4 , l'impédance d'entrée est équivalente à une self L_e dont on donnera l'expression.
- Application numérique avec les valeurs indiquées sur la figure.

Réponses page 421.

3 – Génération de signaux

3.1 – Mai 2005

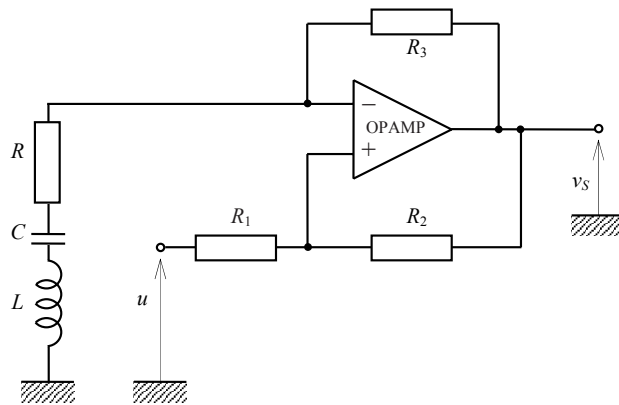


Fig. 31 – Exercice 3.1.

Le montage de la figure 31 est réalisé avec un amplificateur opérationnel idéal.

1. On applique une tension u sinusoïdale à la pulsation ω . Calculer le gain G du montage ($v_S = Gu$).

Pour que le montage soit un oscillateur, c'est-à-dire délivre une tension v_S sinusoïdale de pulsation ω lorsque $u = 0$, il faut que le gain G soit infini et réel.

2. Quelle relation doit donc lier R_1 , R_2 , R_3 et R ?
3. Quelle est la fréquence ω des oscillations ?

Réponses page 421.

3.2 – Janvier 2004

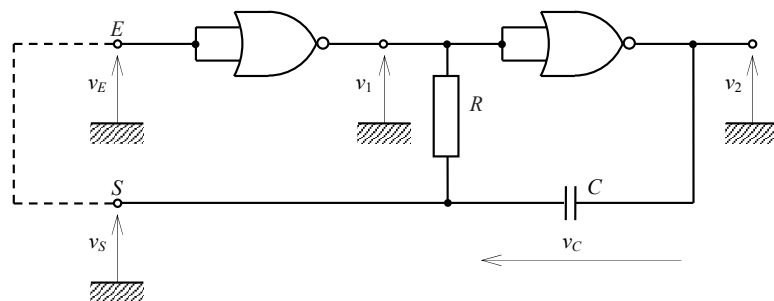


Fig. 32 – Exercice 3.2.

La figure 32 représente un oscillateur astable réalisé avec des portes NON-OU montées en inverseurs. Les portes sont en technologie C-MOS de telle sorte que les courants d'entrée sont nuls. En fonctionnement normal, les points **E** et **S** sont reliés (circuit bouclé).

On se propose tout d'abord de montrer que le circuit bouclé est instable, c'est-à-dire que l'état : $v_E = v_S = v_1 = v_2 = V_T$ ne peut pas être stable (V_T est la tension de seuil des portes). Pour cela on considère le circuit en **boucle ouverte**, dans lequel **E** et **S** ne sont pas reliés. Pour v_E et v_1 voisins de V_T , les portes se comportent comme des amplificateurs inverseurs de gain $-A$ ($A > 0$).

1. Établir la transmittance en boucle ouverte $T(j\omega) = \frac{v_s}{v_e}$ où :

$v_E = V_T + v_e$ et $v_S = V_T + v_s$. On pourra poser en outre :

$v_1 = V_T + u_1$, $v_2 = V_T + u_2$ et $\tau = RC$.

2. Tracer le diagramme de Nyquist.
3. Montrer que si A est suffisamment grand, le montage est instable.

On considère à présent le **circuit bouclé**, les points **E** et **S** sont reliés ($v_E \equiv v_S$). On considère que les tensions v_1 et v_2 ne peuvent prendre que les valeurs 0 ou V_{DD} (tension d'alimentation des portes). On prend comme état initial à $t = 0$:

$v_1 = 0$ et $v_S = V_T + V_{DD}$.

4. Donner l'équation différentielle gouvernant la tension v_C pour $t \geq 0$.
5. Tracer l'évolution $v_C(t)$ et $v_S(t)$.
6. Déterminer l'instant t_1 où v_S atteint la tension de seuil V_T . Que se passe-t-il à cet instant ?
7. Indiquer les valeurs prises par v_1 , v_2 , v_C et v_S juste après l'instant t_1 .
8. Donner l'évolution de $v_S(t)$ pour $t > t_1$. Déterminer l'instant t_2 où v_S atteint à nouveau le seuil V_T .
9. Donner l'expression de la période T des oscillations si $V_T = V_{DD}/2$.

Réponses page 421.

3.3 – Septembre 2003

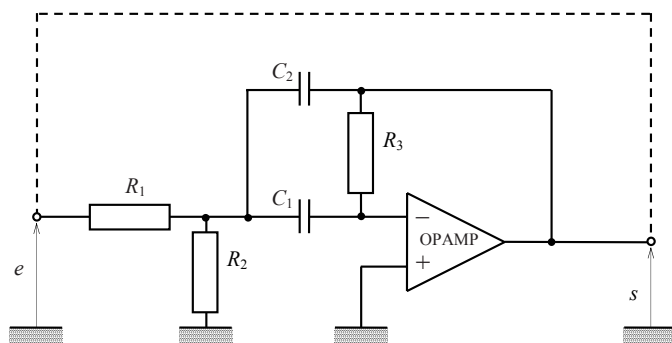


Fig. 33 – Exercice 3.3.

On veut réaliser un oscillateur sinusoïdal avec le circuit de la figure 33 en prenant des capacités égales ($C_1 = C_2 = C$) et des résistances égales ($R_1 = R_2 = R$). L'amplificateur opérationnel est idéal (gain infini, courants d'entrée nuls, impédance de sortie nulle).

1. Pour étudier la condition d'oscillation on considère la réponse du circuit en boucle ouverte, c'est-à-dire en supprimant la liaison en pointillés. Dans ces conditions, calculer la fonction de transfert en boucle ouverte : $T(j\omega) = \frac{s(j\omega)}{e(j\omega)}$. Montrer qu'elle est de la forme : $T(j\omega) = \frac{2A\xi\omega_0 j\omega}{-\omega^2 + 2\xi\omega_0 j\omega + \omega_0^2}$. Expliciter A , ξ et ω_0 .
2. En appliquant le critère de Nyquist, déterminer la condition sur les résistances R_1 et R_3 pour que les oscillations aient effectivement lieu. Quelle est la pulsation des oscillations ?

Réponses page 422.

3.4 – Janvier 2003

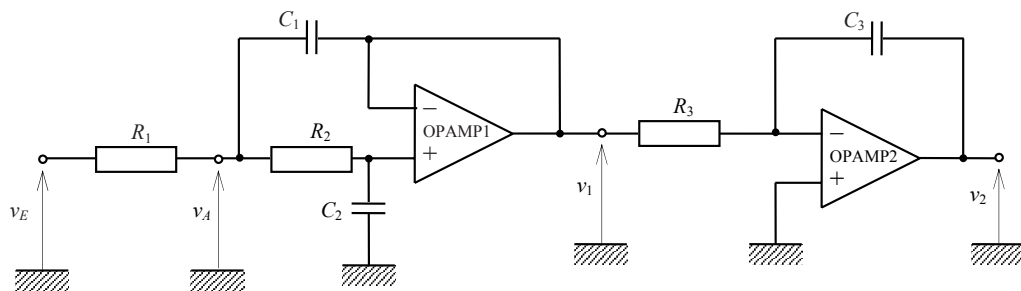


Fig. 34 – Exercice 3.4.

Soit le schéma de la figure 34. Les amplificateurs sont idéaux. On introduira les constantes de temps : $\tau_1 = R_1 C_1$, $\tau_2 = R_2 C_2$, $\tau_3 = R_3 C_3$.

1. Calculer les gains complexes : $\frac{v_2(j\omega)}{v_1(j\omega)}$ et $\frac{v_1(j\omega)}{v_E(j\omega)}$.
2. Exprimer la transmittance totale : $T(j\omega) = \frac{v_2(j\omega)}{v_E(j\omega)}$.
3. Tracer le diagramme de Nyquist correspondant. Préciser la valeur de la fréquence ω_0 pour laquelle $T(j\omega)$ est réelle et la valeur de $T(j\omega_0)$.
4. On connecte la sortie du montage à son entrée. Quelle est la condition pour que le montage se comporte alors comme un oscillateur ? Quelle est la pulsation des oscillations ?
5. On veut que v_1 et v_2 soit en quadrature et de même amplitude. Quelle condition doit lier les constantes de temps ? Que devient alors la condition d'oscillation ?

Réponses page 423.

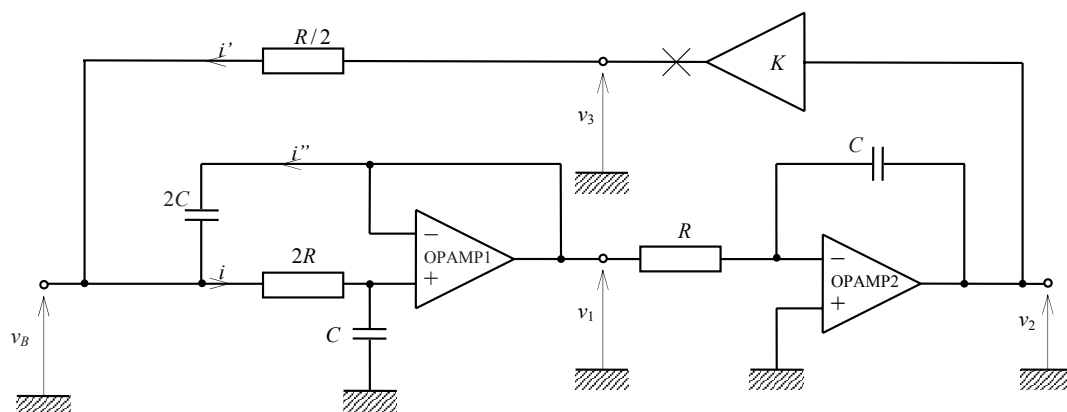


Fig. 35 – Exercice 3.5.

3.5 – Janvier 2002

On se propose d'étudier la stabilité du circuit représenté sur la figure 35. On se place en **régime harmonique**. Les amplificateurs sont supposés idéaux.

1. Exprimer v_2 en fonction de v_1 pour l'amplificateur OPAMP2.
2. Exprimer v_B en fonction de v_1 .
3. Exprimer i' en fonction de v_1 et v_3 .
4. Exprimer i'' en fonction de v_1 .
5. En déduire i en fonction de v_1 et v_3 , puis la relation liant v_1 et v_3 pour l'amplificateur OPAMP1.
6. Donner le gain $T(j\omega)$ en boucle ouverte, le circuit étant ouvert à l'endroit indiqué par la croix.
7. Tracer l'allure du diagramme de Nyquist.
8. Quelle est la valeur maximale à donner au gain K de l'amplificateur pour que le circuit soit stable ?
9. Si on veut que le circuit fonctionne comme un oscillateur sinusoïdal, en appliquant le critère de Barkhausen, déterminer la fréquence des oscillations ainsi que la valeur à donner à K .

Réponses page 423.

3.6 – Février 2001

On considère le multivibrateur représenté sur la figure 36, délivrant en sortie une tension v_S en créneau. Les amplificateurs opérationnels sont parfaits et alimentés entre $+V$ et $-V$.

1. À l'instant initial $t = 0$, on a les conditions suivantes :
 $v_S = +V$, $v_C = 0$, $v_A = +V$, $v_B = -V$. Comment les tensions v_A et v_C évoluent-elles au cours du temps ? Déterminer l'instant t_1 où la tension v_A devient négative. Que se passe-t-il à cet instant ? Représenter graphiquement v_S , v_B , v_A et v_C entre $t = 0$ et $t = t_1 + \varepsilon$.

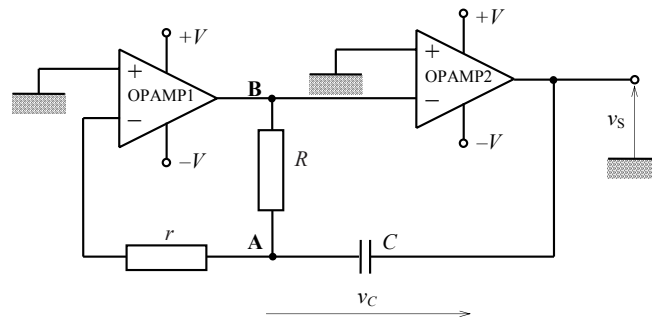


Fig. 36 – Exercice 3.6.

2. On pose $t' = t - t_1$. Préciser les nouvelles conditions initiales. Donner les évolutions de v_A et v_C pour $t' > 0$. À quel instant t'_2 y a-t-il un nouveau basculement ? Compléter les graphes de la question précédente.
3. Soit $t'' = t - t_1 - t'_2$. Reprendre l'analyse de la question précédente, déterminer l'instant t''_3 du nouveau basculement et compléter les graphes.
4. Quelle est la période T des oscillations du montage ? Exprimer T en fonction de $\tau = RC$.

Réponses page 424.

4 – Diodes

4.1 – Novembre 2006

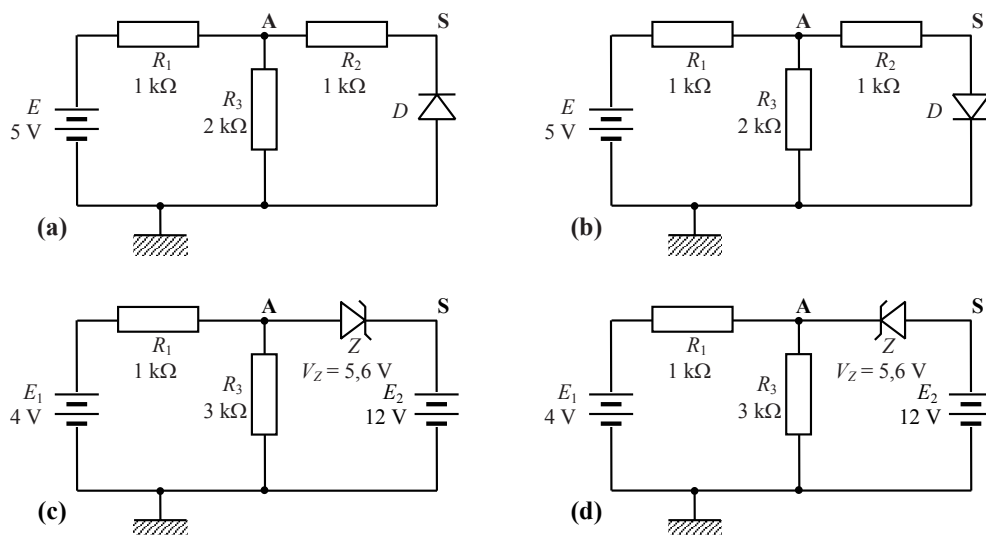


Fig. 37 – Exercice 4.1.

Toutes les diodes représentées figure 37 ont un seuil de conduction directe $V_d = 0,6 \text{ V}$. Pour chacune des figures a, b, c, d, déterminer l'état de la diode et calculer le courant et la tension à ses bornes (préciser sur un schéma le sens choisi pour les courants et les tensions).

Réponses page 424.

4.2 – Novembre 2005

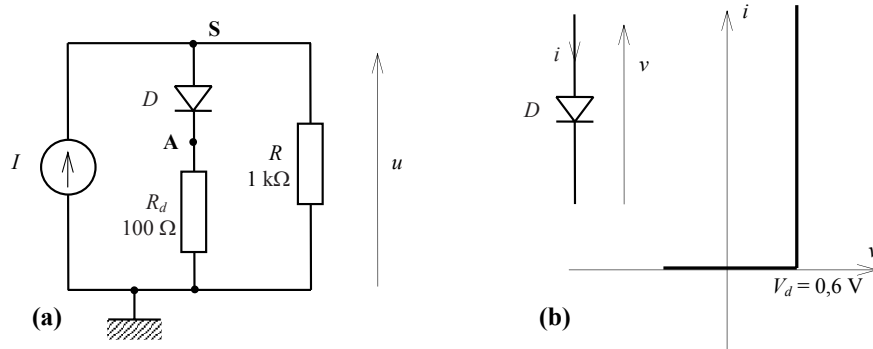


Fig. 38 – Exercice 4.2.

La caractéristique idéalisée de la diode D utilisée dans le schéma de la figure 38.a est représentée sur la figure 38.b. On fait croître le courant I de la source idéale de courant à partir de 0 et on mesure la tension aux bornes de la résistance R .

1. Quel est l'état de la diode lorsque le courant I est très faible? Que vaut alors la tension u en fonction de I ?
2. On augmente progressivement le courant, pour quelle valeur I_s du courant I la diode change-t-elle d'état? Quel est alors le schéma équivalent du circuit?
3. Montrer que lorsque I est supérieur à I_s , la tension u est de la forme $u = aI + b$ où a et b s'expriment en fonction des résistances du montage et de la tension de seuil V_d de la diode.
4. Avec les valeurs numériques indiquées sur la figure 38, représenter graphiquement $u(I)$ pour I variant de 0 à 10 mA et préciser les valeurs remarquables sur le graphe.

Réponses page 425.

4.3 – Novembre 2004

Dans le montage de la figure 39.a la diode D est supposée idéale, sa caractéristique est alors celle de la figure 39.b. Les quatre résistances sont égales.

1. Quelle condition doivent remplir les tensions V_1 et V_2 pour que la diode conduise?
2. On suppose que la condition précédente est remplie. Exprimer le courant I dans la diode en fonction de V_1 , V_2 et R .

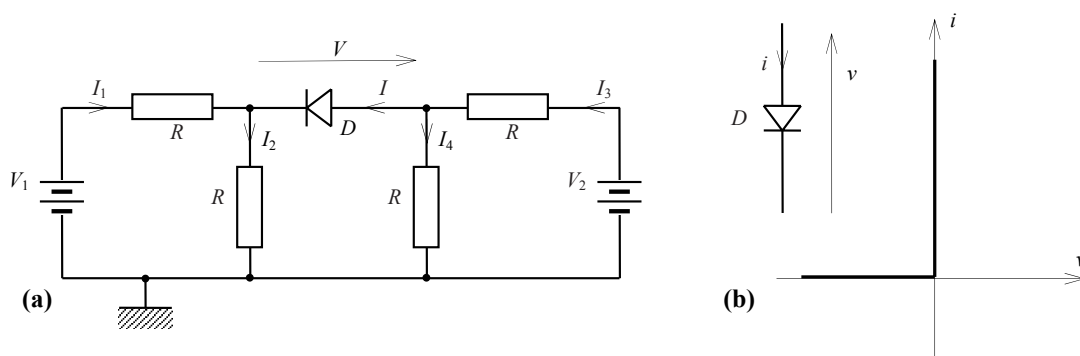


Fig. 39 – Exercice 4.3.

3. Exprimer les courants I_1 , I_2 , I_3 et I_4 en fonction de V_1 , V_2 et R .
4. Application numérique : on donne $V_1 = 2\text{ V}$, $V_2 = 3\text{ V}$ et $R = 1\text{ k}\Omega$.
 - (a) Que vaut la tension V aux bornes de la diode ?
 - (b) Que vaut le courant I qui la traverse ?
 - (c) Que valent les courants I_1 , I_2 , I_3 et I_4 ?
 - (d) Que vaut la puissance totale fournie par les alimentations ?
 - (e) Si l'on remplaçait la diode idéale par une diode réelle dont la tension de seuil est $V_d = 0,6\text{ V}$, l'état de la diode serait-il différent ?

Réponses page 425.

4.4 – Septembre 2004

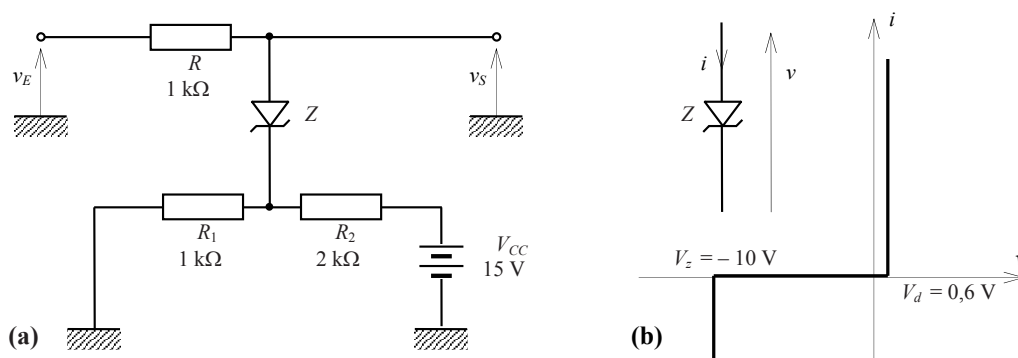


Fig. 40 – Exercice 4.4.

Dans le circuit représenté sur la figure 40.a, la diode a la caractéristique idéalisée de la figure 40.b. La valeur des composants est indiquée sur la figure.

1. On suppose $v_E = 0$. Quel est l'état de la diode ? Que vaut la tension v_S ?
2. On augmente progressivement la tension v_E . À partir de quelle valeur V_0 de v_E la diode change-t-elle d'état ? Comment se comporte la diode lorsque $v_E > V_0$?

3. Exprimer v_S en fonction de v_E lorsque $v_E > V_0$.
4. Représenter la caractéristique de transfert $v_S(v_E)$ pour $0 \leq v_E \leq 15$ V.
5. La tension v_E est à présent négative et de très faible valeur. Quel est l'état de la diode? Que vaut la tension v_S ?
6. On diminue progressivement la tension v_E . À partir de quelle valeur V'_0 de v_E la diode change-t-elle d'état? Comment se comporte la diode lorsque $v_E < V'_0$?
7. Exprimer v_S en fonction de v_E lorsque $v_E < V'_0$.
8. Compléter la caractéristique de transfert $v_S(v_E)$ pour -15 V $\leq v_E \leq 0$.

Réponses page 425.

4.5 – Juin 2005

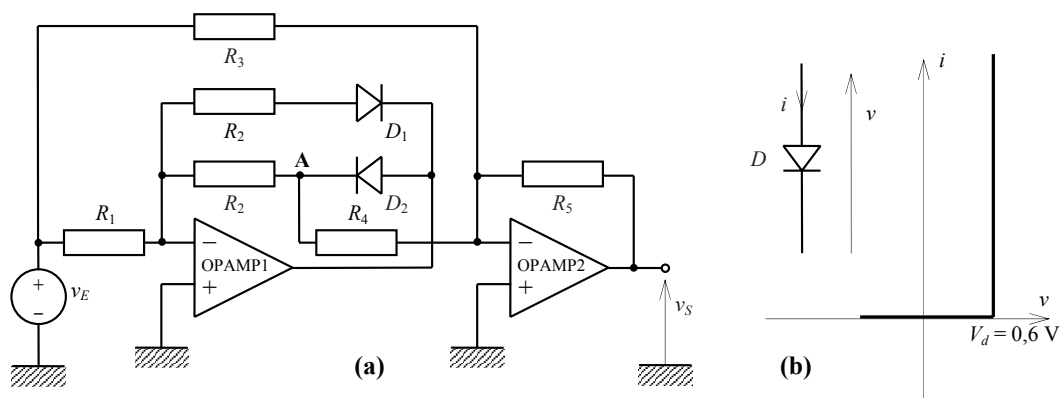


Fig. 41 – Exercice 4.5.

Les amplificateurs (OPAMP) de la figure 41.a sont supposés idéaux. La caractéristique des diodes est indiquée sur la figure 41.b.

1. Calculer la tension de sortie v_S en fonction de v_E et v_A (tension au point **A**).
2. Indiquer le sens du courant dans la résistance R_1 suivant que v_E est positive ou négative. En déduire l'état de fonctionnement de chacune des diodes suivant le signe de v_E .
Justifier le fait que la tension de sortie du premier amplificateur OPAMP1 est toujours supérieure à V_d ou inférieure à $-V_d$.
Calculer la tension au point **A** dans les deux cas suivants :
– la tension v_E est positive,
– la tension v_E est négative.
3. Comment doit-on choisir les résistances pour que $v_S = -|v_E|$?

Réponses page 426.

4.6 – Décembre 2003

Dans le montage de la figure 42, les diodes D_1 et D_2 sont supposées idéales (interrupteurs commandés parfaits).

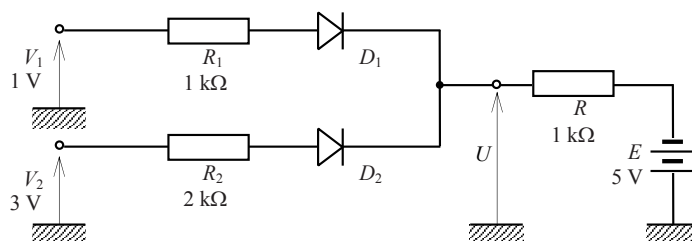


Fig. 42 – Exercice 4.6.

1. En examinant successivement les quatre combinaisons des états possibles des diodes D_1 et D_2 , montrer qu'une seule d'entre elles n'entraîne pas de contradiction.
2. En déduire le courant dans les résistances R_1 , R_2 et R ainsi que la valeur de la tension U .

Réponses page 427.

4.7 – Septembre 2003

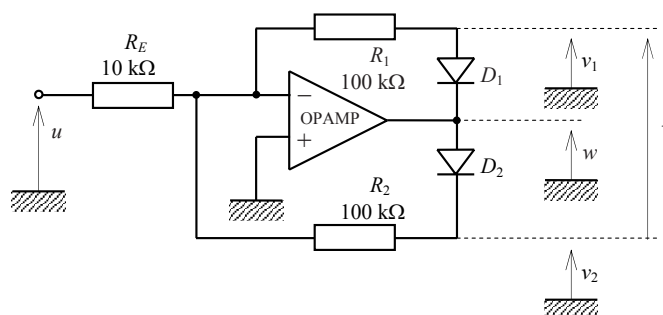


Fig. 43 – Exercice 4.7.

Dans le montage de la figure 43, on suppose que l'AOP est idéal et fonctionne en régime linéaire, on suppose également que les diodes D_1 et D_2 se comportent comme des interrupteurs commandés idéaux avec une tension de seuil nulle.

1. Décrire l'état des diodes D_1 et D_2 lorsque $u > 0$. En déduire l'expression des tensions w , v_1 , v_2 et v .
2. Même question lorsque $u < 0$.
3. Tracer la fonction de transfert $v(u)$.
4. Représenter la tension $v(t)$ lorsque la tension d'entrée $u(t)$ est une sinusoïde d'amplitude \hat{u} .

Réponses page 427.

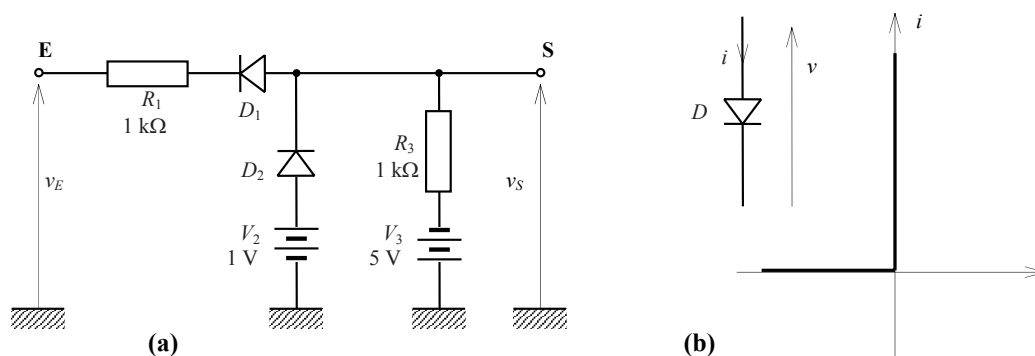


Fig. 44 – Exercice 4.8.

4.8 – Novembre 2002

Les diodes du montage de la figure 44.a sont supposées idéales et leur caractéristique est celle de la figure 44.b. La valeur des composants est indiquée sur la figure.

1. La tension $v_E = 0$ (point **E** à la masse). En examinant successivement les quatre combinaisons des états possibles des diodes D_1 et D_2 (diode passante ou bloquée) montrer qu'une seule d'entre elles n'entraîne pas de contradiction. En déduire la tension v_S et la valeur du courant dans R_1 , R_3 et D_2 .
2. Mêmes questions lorsque $v_E = 5$ V.
3. Pour quelle valeur de v_E le montage passe-t-il de l'état de la question 1 à celui de la question 2 ?

Réponses page 427.

4.9 – Novembre 2001

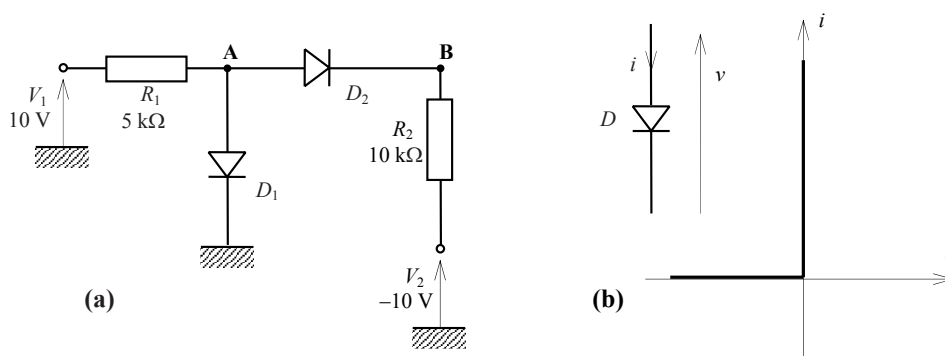


Fig. 45 – Exercice 4.9.

Les diodes du montage de la figure 45.a sont supposées idéales et leur caractéristique est celle de la figure 45.b. La valeur des composants est indiquée sur la figure.

1. En examinant successivement les quatre combinaisons des états possibles des diodes D_1 et D_2 (diode passante ou bloquée) montrer qu'une seule d'entre elles n'entraîne pas de contradiction.
2. Quels sont alors les courants dans chaque branche du circuit et les tensions en chaque nœud ?

Réponses page 428.

4.10 – Novembre 2001

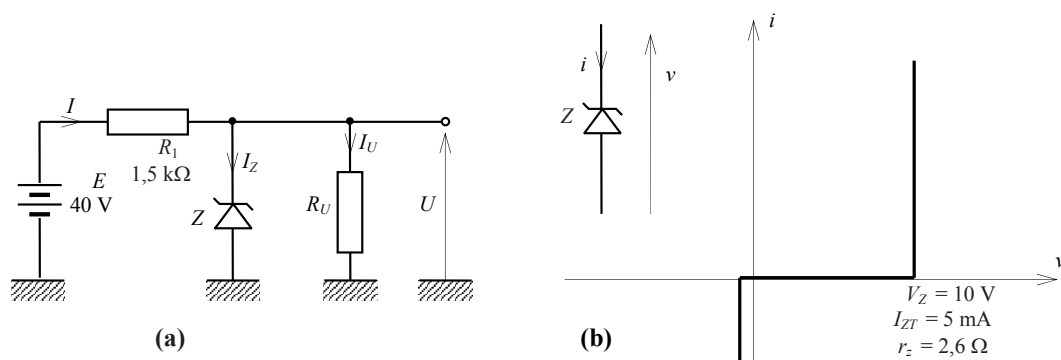


Fig. 46 – Exercice 4.10.

La résistance R_U du montage de la figure 46.a est variable et la diode Zener a une caractéristique idéalisée représentée sur la figure 46.b. La valeur des composants est indiquée sur la figure. Le courant I_{ZT} est le courant minimal nécessaire pour assurer une régulation correcte de la diode.

1. En supposant que la diode Zener conduise, exprimer les courants I , I_U et I_Z en fonction des données et de R_U .
2. Montrer que la régulation ne peut être assurée que si R_U est supérieure à une valeur limite R_{Umin} que l'on déterminera littéralement et numériquement.
3. La tension d'entrée E est affectée de petites variations e d'amplitude 100 mV. La résistance dynamique de la Zener est r_z . Représenter le schéma équivalent dynamique du montage pour les petits signaux lorsque $R_U = 1 \text{ k}\Omega$.
4. Exprimer les variations u de la tension U en fonction de e . En remarquant que la résistance dynamique r_z est très inférieure à R_U et R_1 , donner une forme approchée de $u(e)$. Quelle est alors l'amplitude des variations de u ?

Réponses page 428.

4.11 – Novembre 2001

Dans le montage de la figure 47.a les diodes Zener ont une caractéristique idéalisée représentée sur la figure 47.b et la valeur des composants est indiquée sur la figure. Noter que les tensions de Zener des deux diodes sont différentes.

On considère que la tension E est toujours positive, elle varie entre 0 et 30 V.

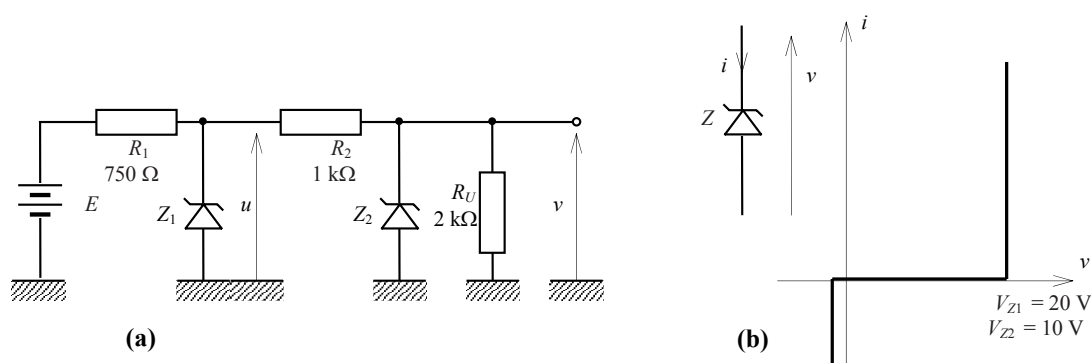


Fig. 47 – Exercice 4.11.

1. Quel est l'état des diodes si E est très faible (par exemple $E < 1\text{ V}$) ? Exprimer alors les tensions u et v en fonction de E .
2. On augmente la tension E . Jusqu'à quelle valeur de E les diodes conserveront-elles l'état défini à la question précédente ? Quel sera l'état des diodes lorsque E sera légèrement supérieure à la valeur limite ? Exprimer alors les tensions u et v en fonction de E .
3. On augmente encore la tension E . Jusqu'à quelle valeur de E les diodes conserveront-elles l'état défini à la question précédente ? Quel sera l'état des diodes lorsque E sera légèrement supérieure à la valeur limite ? Exprimer alors les tensions u et v en fonction de E .
4. Représenter sur le même graphe les fonctions de transfert $v(E)$ et $u(E)$ en précisant les valeurs numériques remarquables.

Réponses page 428.

4.12 – Novembre 2000

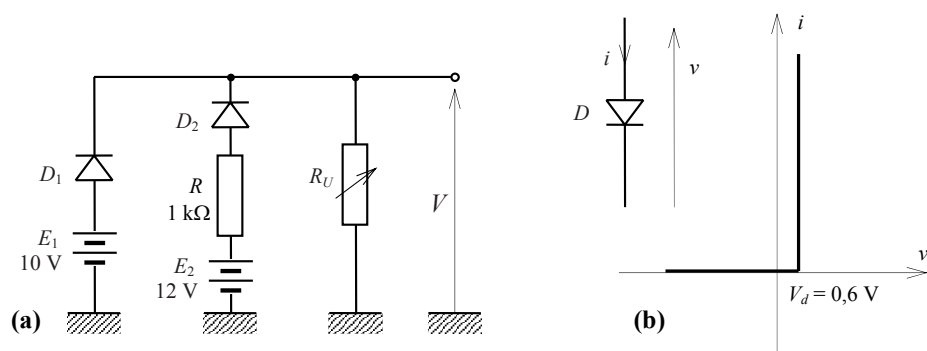


Fig. 48 – Exercice 4.12.

Dans le montage de la figure 48.a les diodes ont la caractéristique idéalisée représentée sur la figure 48.b. On veut déterminer le fonctionnement du montage lorsque R_U varie.

1. $R_U = 10 \text{ k}\Omega$. Montrer qu'une seule des diodes conduit. Que valent la tension V et le courant dans R_U ? Que valent le courant dans les diodes et la tension à leurs bornes?
2. $R_U = 1 \text{ k}\Omega$. Quel est l'état des diodes? Que valent la tension V et le courant dans R_U ? Que valent le courant dans les diodes et la tension à leurs bornes?
3. Pour quelle valeur de R_U l'une des diodes change-t-elle d'état? Que valent alors la tension V et le courant dans R_U ?

Réponses page 429.

4.13 – Novembre 2000

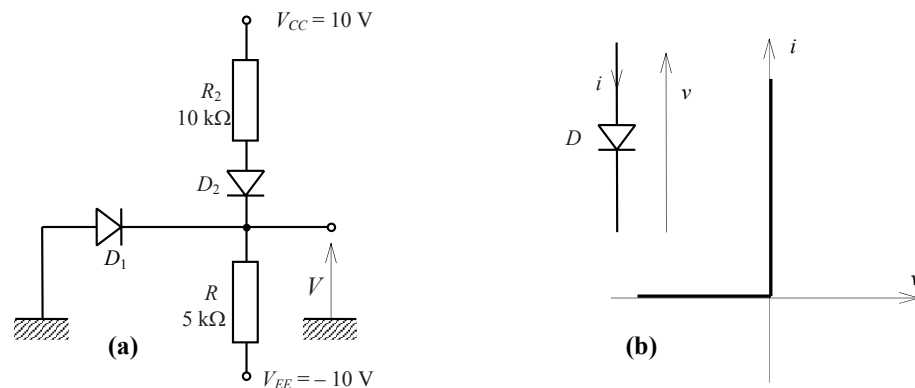


Fig. 49 – Exercice 4.13.

Les diodes de la figure 49.a sont supposées idéales, leur caractéristique est représentée sur la figure 49.b.

1. Quel est l'état des diodes, la valeur de la tension V , le courant dans les différentes branches du circuit et les tensions aux bornes des diodes?
2. Que deviennent ces valeurs si l'on intervertit les valeurs des résistances R et R_2 ($R = 10 \text{ k}\Omega$, $R_2 = 5 \text{ k}\Omega$)?

Réponses page 429.

4.14 – Septembre 2000

La caractéristique courant – tension de la diode utilisée dans le montage de la figure 50.a est représentée figure 50.b.

1. Déterminer le courant dans la diode et la tension à ses bornes.
2. Déterminer la tension aux bornes de la résistance R_3 .
3. Déterminer le courant dans chacune des branches du circuit.

Réponses page 429.

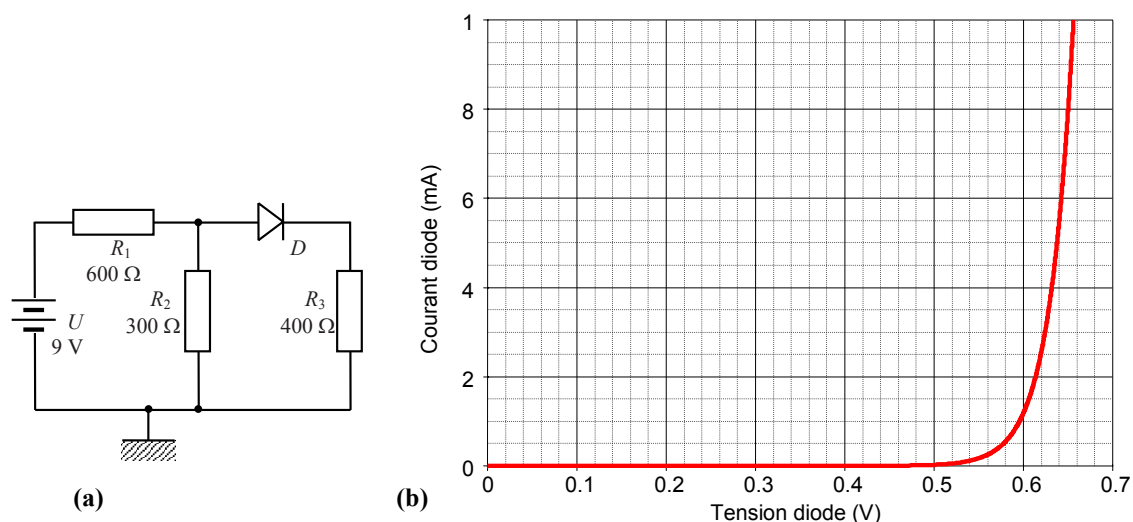


Fig. 50 – Exercice 4.14.

4.15 – Mars 2000

Dans le montage de la figure 51.a les diodes ont la caractéristique représentée sur la figure 51.b.

1. Exprimer la fonction de transfert $v(u)$ du montage. Représenter cette fonction pour $-5 \text{ V} \leq u \leq +5 \text{ V}$.
2. Exprimer et représenter les tensions $v_{D_1}(u)$ et $v_{D_2}(u)$ aux bornes de chacune des diodes pour $-5 \text{ V} \leq u \leq +5 \text{ V}$.
3. On applique à l'entrée du montage la tension $u(t)$ triangulaire représentée sur la figure 51.c. Représenter sur le même graphe les tensions $u(t)$ et $v(t)$ pour une période du signal d'entrée. Représenter les courants $i_{D_1}(t)$ et $i_{D_2}(t)$ dans les diodes D_1 et D_2 au cours d'une période.

Réponses page 430.

4.16 – Mars 2000

Le constructeur de la diode Zener utilisée dans le montage de la figure 52.a précise que le courant minimal de régulation est de $I_{ZT} = 2 \text{ mA}$. On supposera que la diode a la caractéristique idéalisée de la figure 52.b.

1. Déterminer le courant dans la diode et vérifier qu'il est suffisant. Que vaut alors la tension v ?
2. Que deviennent le courant dans la diode et la tension v si R_U devient infinie ?
3. Que devient le courant si $R_U = 100 \Omega$? Quel est alors l'état de la diode ? Que valent alors la tension v et la tension aux bornes de la diode Zener ?

Réponses page 430.

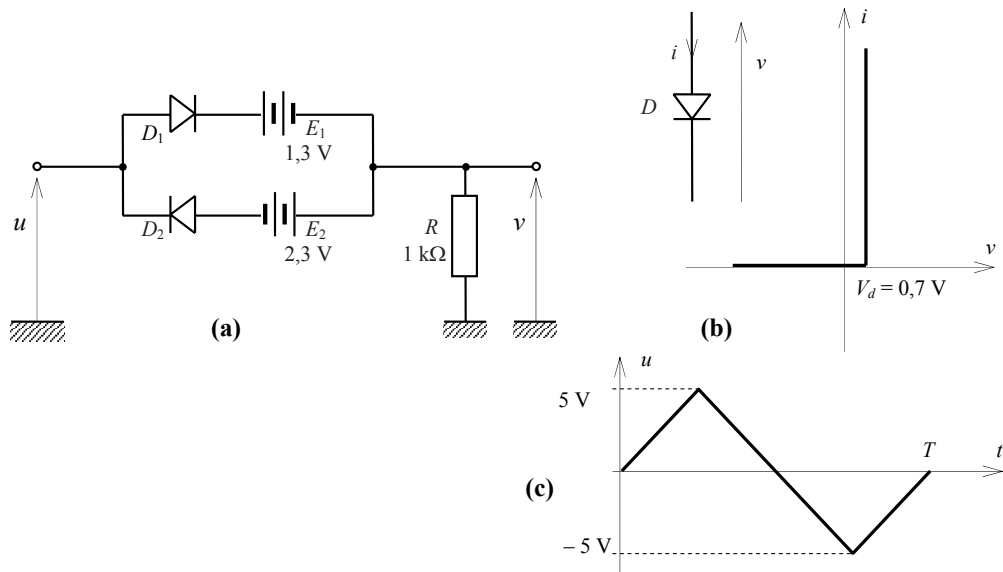


Fig. 51 – Exercice 4.15.

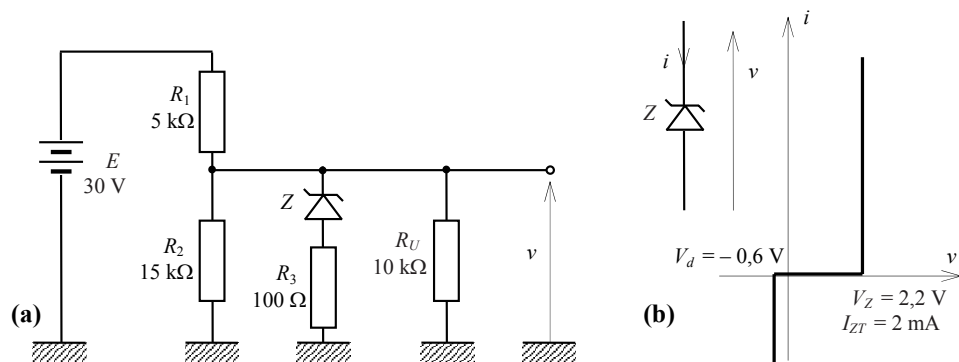


Fig. 52 – Exercice 4.16.

4.17 – Décembre 1999

Les diodes du montage de la figure 53.a sont supposées idéales et leur caractéristique est celle de la figure 53.b.

1. Déterminer l'état des diodes D_1 et D_2 .
2. Calculer les courants dans les diodes D_1 et D_2 .
3. Calculer les potentiels aux points **A**, **B** et **C**.
4. En déduire les courants dans toutes les branches du circuit.

Réponses page 430.

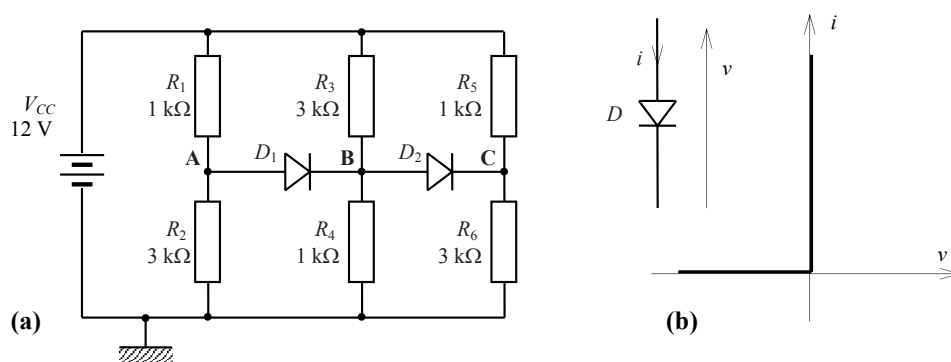


Fig. 53 – Exercice 4.17.

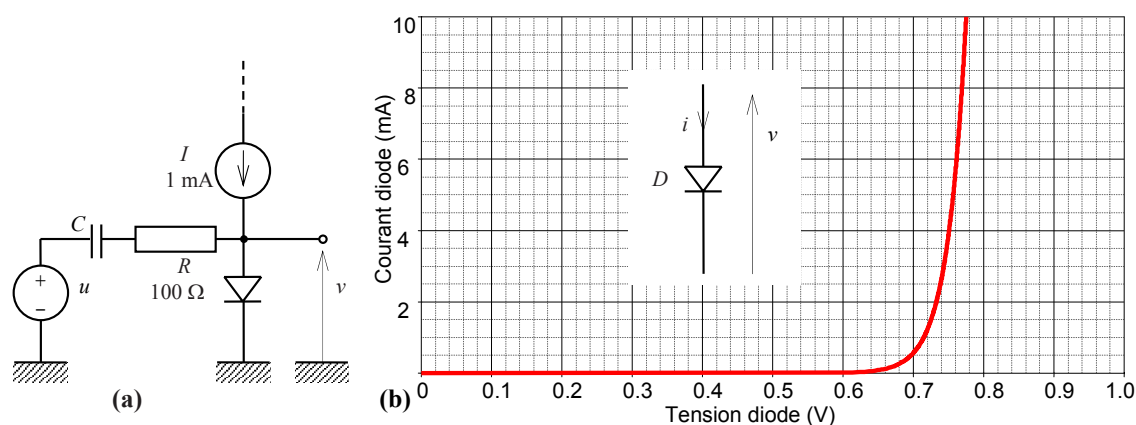


Fig. 54 – Exercice 4.18.

4.18 – Décembre 1999

Dans le montage représenté sur la figure 54.a on admet que la caractéristique de la diode suit une loi de Shockley du type $I_D = I_S e^{V_D/U_T}$ comme le montre la figure 54.b avec : $U_T = 26$ mV et $I_S = 10^{-15}$ A à la température de 27°C .

1. Déterminer la tension continue V aux bornes de la diode.
2. Calculer la résistance dynamique de la diode au voisinage du point de polarisation.
3. En admettant que le condensateur C présente une impédance nulle pour les petits signaux issus de la source u , représenter le schéma équivalent dynamique du montage.
4. On appelle v la tension dynamique aux bornes de la diode, montrer que le rapport v/u peut s'exprimer en fonction de R , I et U_T . Calculer sa valeur pour $I = 1$ mA. Représenter le rapport v/u en fonction de I .

Réponses page 431.

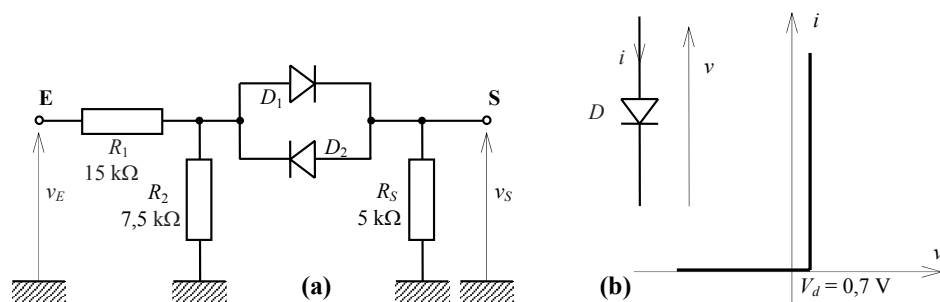


Fig. 55 – Exercice 4.19.

4.19 – Mai 1999

Les diodes D_1 et D_2 ont la caractéristique idéalisée représentée sur la figure 55.b.

1. Déterminer la caractéristique de transfert $v_S(v_E)$ du circuit de la figure 55.a.
2. Tracer cette caractéristique pour $-10 \text{ V} \leq v_E \leq 10 \text{ V}$.

Réponses page 431.

4.20 – Mai 1999

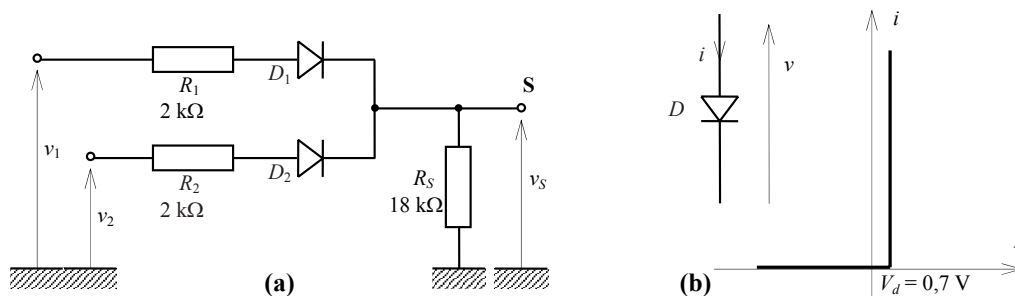


Fig. 56 – Exercice 4.20.

Les diodes D_1 et D_2 du montage de la figure 56.a ont la caractéristique idéalisée de la figure 56.b. Déterminer la tension v_S dans les deux cas suivants :

1. $v_1 = 10 \text{ V}$, $v_2 = 0$.
2. $v_1 = v_2 = 5 \text{ V}$.

Réponses page 432.

4.21 – Décembre 1998

Pour chacun des montages des figures 57.a et 57.b, déterminer l'état des diodes D_1 , D_2 et D_3 , la valeur de la tension v_S , le courant I circulant dans la résistance R et la tension aux bornes de chaque diode dans les deux cas suivants :

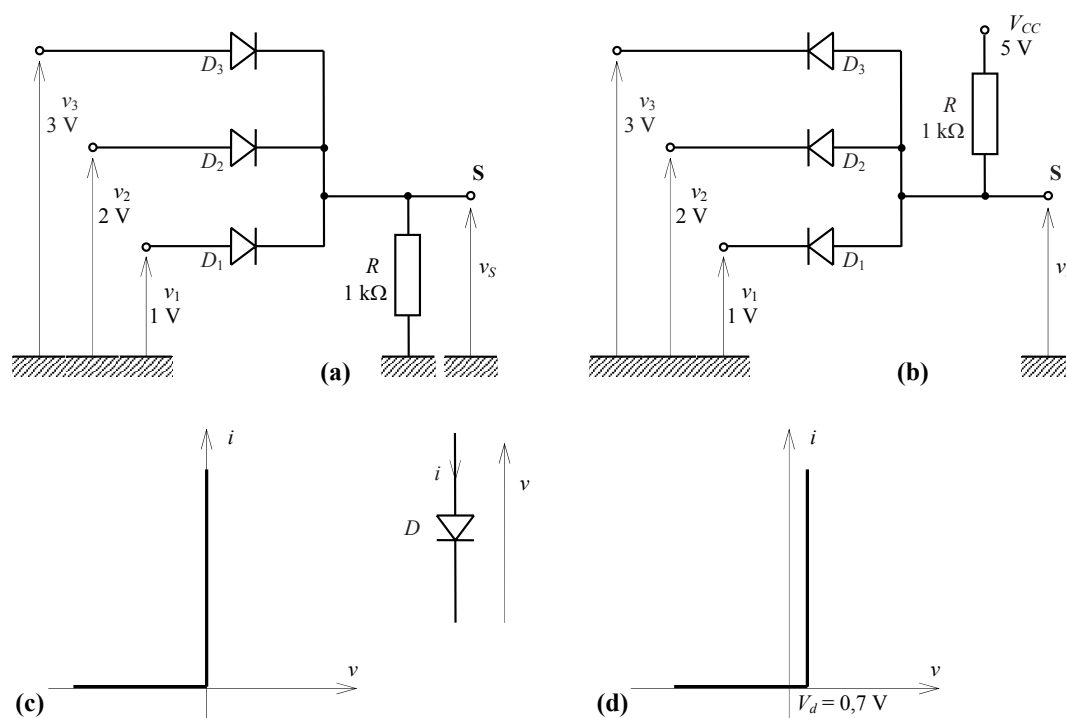


Fig. 57 – Exercice 4.21.

1. En considérant que la caractéristique des diodes est celle de la figure 57.c.
2. En considérant que la caractéristique des diodes est celle de la figure 57.d.

Réponses page 432.

4.22 – Décembre 1998

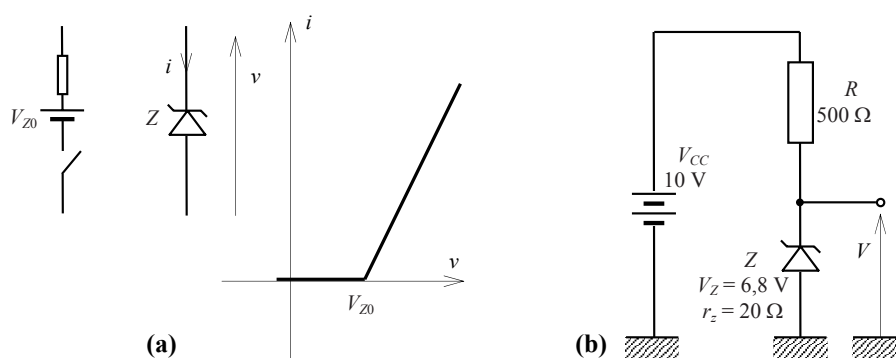


Fig. 58 – Exercice 4.22.

Le fabricant d'une diode Zener indique qu'en polarisation inverse (région de comportement Zener), la tension aux bornes de la diode est de $6,8\text{ V}$ lorsqu'elle est parcourue par un courant de 5 mA , la résistance dynamique moyenne présentée par la diode est alors

$r_z = 20 \, \Omega$.

1. Déterminer les éléments du schéma équivalent approché de la diode représenté sur la figure 58.a.
2. La diode Zener est utilisée dans le montage de la figure 58.b. En utilisant le modèle établi à la question précédente, calculer le courant I dans le circuit et la tension V aux bornes de la diode.
3. La tension V_{CC} est affectée d'une variation v_c d'amplitude 100 mV. Établir le schéma équivalent dynamique du montage et déterminer l'amplitude des petites variations v de la tension de sortie V . Comparer les rapports v_c/V_{CC} et v/V .
4. On place une résistance $R_U = 2 \, \text{k}\Omega$ en parallèle sur la diode Zener. Calculer la nouvelle valeur de la tension de sortie et le courant dans les différentes branches du circuit.
5. Mêmes questions lorsque $R_U = 500 \, \Omega$.

Réponses page 432.

4.23 – Mars 1998

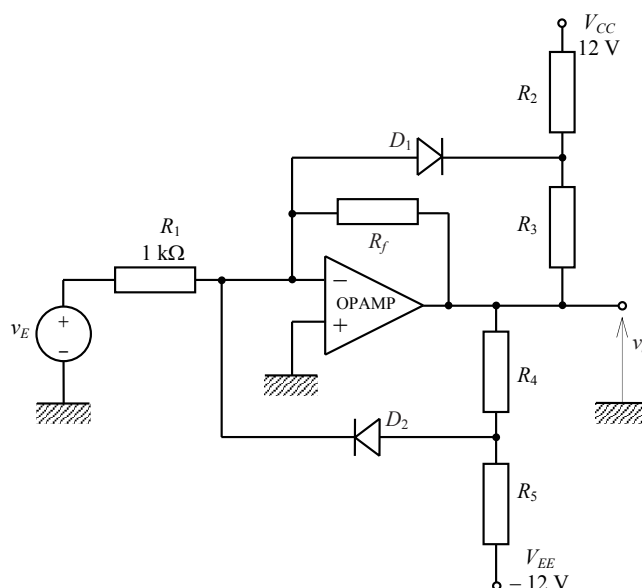


Fig. 59 – Exercice 4.23.

Sur la figure 59, excepté pour les tensions de saturation dont la valeur est $V_{sat} = 0,9V_{CC}$, l'AOP est supposé idéal. Les diodes D_1 et D_2 sont également supposées idéales avec une tension de seuil nulle.

1. En admettant qu'il existe un intervalle de variation de v_E tel que les diodes D_1 et D_2 soient bloquées simultanément, déterminer l'expression du gain $G_0 = v_S/v_E$.
2. Dans les mêmes hypothèses, exprimer les tensions v_A et v_B en fonction de V_{CC} , de v_S et des éléments du montage.

3. À quelles conditions les diodes D_1 et D_2 conduisent-elles ? Montrer que ces conditions ne peuvent pas être satisfaites simultanément.
4. Quelle condition doit remplir v_E pour que D_1 conduise ? Quel est alors le gain G_1 de l'amplificateur ?
5. Quelle condition doit remplir v_E pour que D_2 conduise ? Quel est alors le gain G_2 de l'amplificateur ?
6. Déterminer les valeurs de v_E pour lesquelles l'AOP se sature.
7. Calculer les résistances R_f , R_3 et R_4 pour que $G_0 = 12$, $G_1 = G_0/2$, $G_2 = G_0/3$.
8. Calculer les résistances R_2 et R_5 pour que D_1 ou D_2 conduise lorsque $|v_E| = 0,5V$.
9. Tracer la caractéristique $v_S(v_E)$ en précisant les valeurs caractéristiques sur le schéma.

Réponses page 433.

4.24 – Novembre 1996

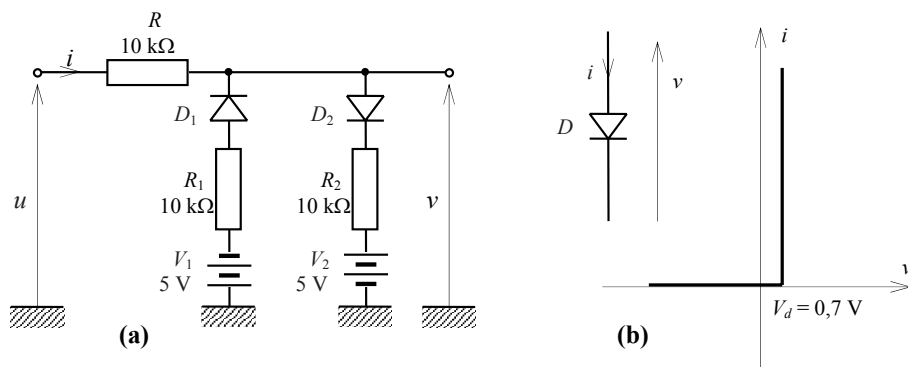


Fig. 60 – Exercice 4.24.

Les diodes D_1 et D_2 du montage de la figure 60.a ont la caractéristique idéalisée représentée sur la figure 60.b.

1. Exprimer la caractéristique de transfert $v(u)$.
2. Exprimer le courant i en fonction de u .
3. Représenter les caractéristiques $v(u)$ et $i(u)$ pour $-10\text{ V} \leq u \leq 10\text{ V}$ dans le cas où les composants ont la valeur indiquées sur la figure.

Réponses page 434.

4.25 – Novembre 1996

Les diodes D_1 et D_2 de la figure 61.a ont la caractéristique idéalisée représentée sur la figure 61.b.

1. Déterminer les courants i , i_1 , i_2 et la tension v avec les valeurs numériques indiquées sur la figure.
2. Effectuer le même calcul pour $R_1 = 10\text{ k}\Omega$ et $R_2 = 5\text{ k}\Omega$.

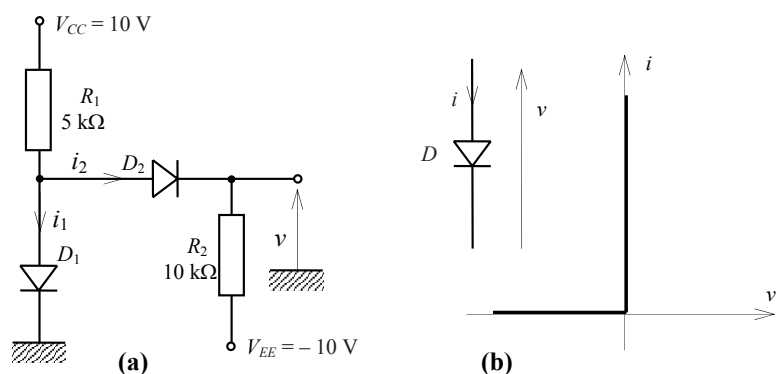


Fig. 61 – Exercice 4.25.

Indication : faire une hypothèse sur l'état de conduction de la diode D_1 et vérifier la cohérence de cette hypothèse avec le résultat du calcul.

Réponses page 435.

4.26 – Novembre 1996

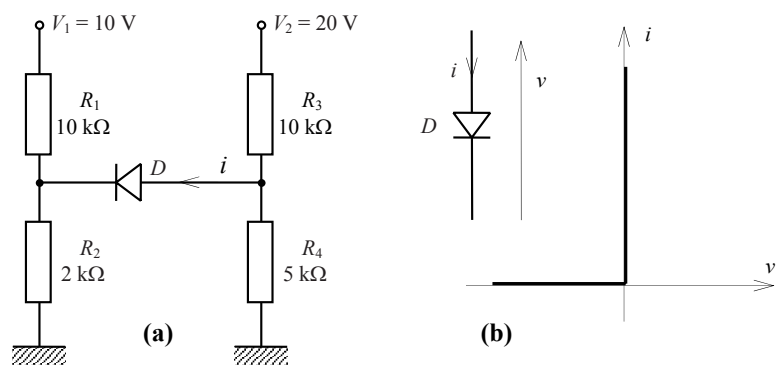


Fig. 62 – Exercice 4.26.

La diode de la figure 62.a a la caractéristique idéalisée représentée sur la figure 62.b. On donne : $V_2 = 2V_1$ et $R_3 = 2R_4$.

1. Montrer que la diode ne peut conduire que si R_1 et R_2 satisfont une condition simple que l'on déterminera.
2. Déterminer le courant i et la tension aux bornes de la diode lorsque les composants ont les valeurs indiquées sur la figure.

Réponses page 435.

4.27 – Décembre 1994

Les diodes Zener du montage de la figure 63.a sont identiques, elles ont la caractéristique idéalisée représentée sur la figure 63.b.

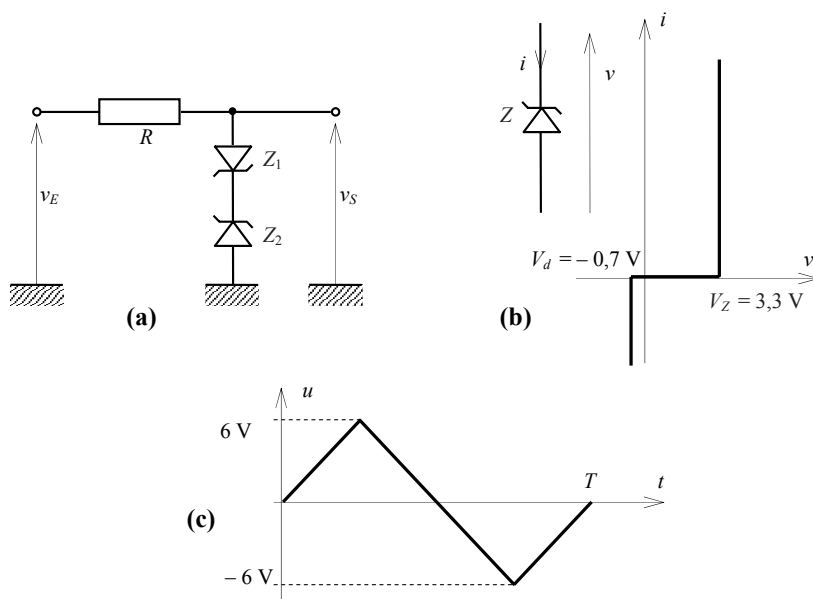


Fig. 63 – Exercice 4.27.

1. Représenter la forme de v_S lorsque v_E est triangulaire (Figure 63.c).
2. En déduire la caractéristique de transfert $v_S(v_E)$.

Réponses page 435.

4.28 – Décembre 1994

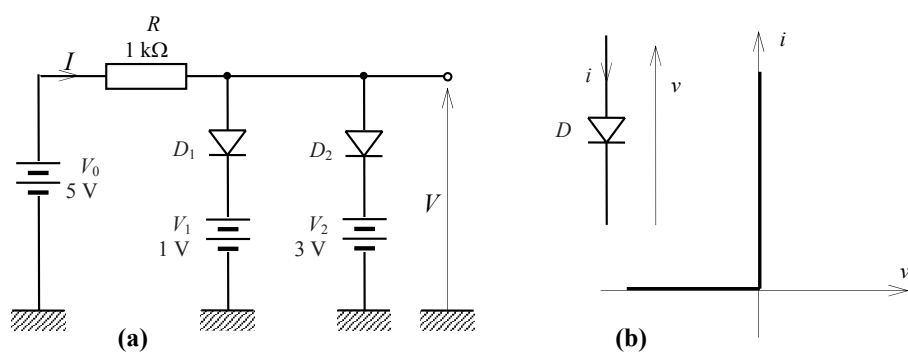


Fig. 64 – Exercice 4.28.

Les diodes de la figure 64.a ont la caractéristique idéalisée représentée sur la figure 64.b.

Déterminer le courant I et la tension V .

Indication : faire différentes hypothèses sur l'état des diodes et vérifier que les résultats obtenus sont cohérents avec ces hypothèses.

Réponses page 436.

5 – Transistors bipolaires

5.1 – Janvier 2006

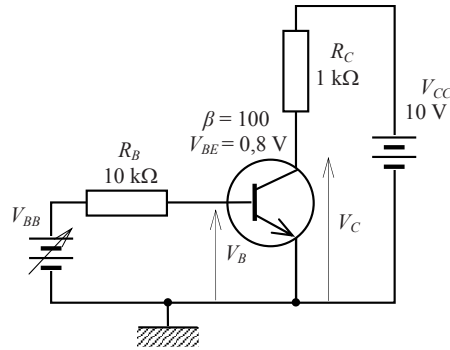


Fig. 65 – Exercice 5.1.

Dans le montage de la figure 65, lorsque le transistor fonctionne en régime linéaire il a les caractéristiques indiquées sur la figure.

On donne successivement à la tension V_{BB} les trois valeurs : 0,5 V ; 1 V ; 2 V. Pour chacune de ces valeurs, répondre aux questions suivantes :

1. Quel est l'état du transistor ?
2. Que vaut le courant de base I_B ?
3. Que vaut le courant de collecteur I_C ?
4. Que vaut la tension de collecteur V_C ?
5. Que vaut la tension de base V_B ?

Réponses page 436.

5.2 – Novembre 2002

Le montage de la figure 66 représente un amplificateur à transistor monté en collecteur commun. La valeur des composants est indiquée sur la figure. Noter bien que la résistance R_2 n'est pas connectée à la base du transistor.

1. Calculer les coordonnées du point de polarisation (I_B, V_{BE}) et (I_C, V_{CE}) du transistor et vérifier qu'il fonctionne bien en régime linéaire.
2. En déduire une valeur approximative des paramètres hybrides petits signaux h_{11} et h_{21} du transistor.
3. En considérant que les condensateurs présentent une impédance nulle à la fréquence de travail et que le transistor se réduit aux deux paramètres h_{11} et h_{21} , établir le schéma équivalent en petits signaux du montage.
4. Exprimer le gain en tension à vide du montage et montrer qu'il est inférieure à un, calculer sa valeur numérique.
5. Exprimer l'impédance d'entrée du montage et calculer sa valeur numérique.

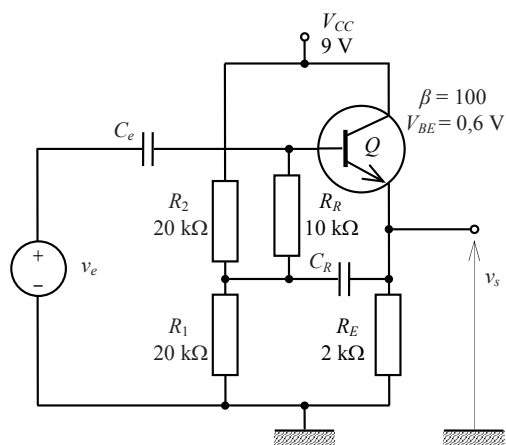


Fig. 66 – Exercice 5.2.

6. Répondre aux questions 3, 4 et 5 lorsque le condensateur C_R a été retiré (remplacé par un circuit ouvert).

Réponses page 436.

5.3 – Novembre 2004

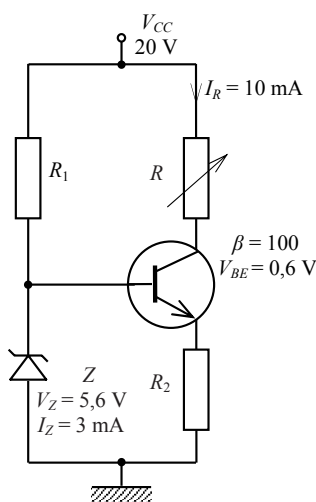


Fig. 67 – Exercice 5.3.

La figure 67 représente un générateur de courant. On supposera dans un premier temps que le transistor fonctionne en régime linéaire et que le gain en courant est suffisant pour que le courant de base soit négligeable devant le courant de collecteur. La valeur et les caractéristiques des composants sont indiquées sur la figure. R est une résistance variable.

1. Déterminer la valeur de R_2 pour que $I_R = 10$ mA.
2. Pour que la diode Zener fonctionne correctement, il faut un courant de polarisation $I_Z = 3$ mA, en déduire la valeur de R_1 .

3. Montrer que la tension V_{CE} du transistor peut se mettre sous la forme $V_{CE} = V - RI_R$ où V s'exprime en fonction de V_{CC} , V_Z et V_{BE} .
4. En déduire que le générateur de courant ne peut fonctionner que si la résistance R est inférieure à une valeur R_{max} que l'on calculera.

Réponses page 436.

5.4 – Décembre 2003

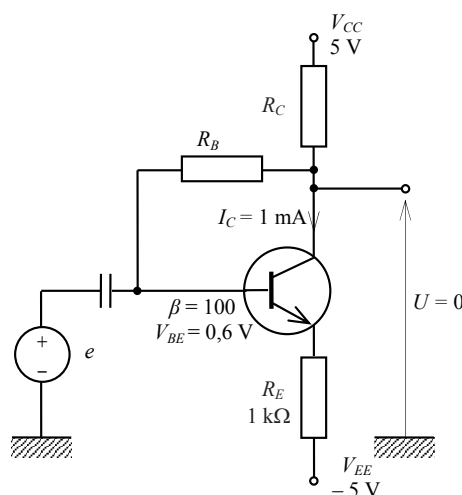


Fig. 68 – Exercice 5.4.

Le transistor de la figure 68 est polarisé par deux sources de tension continue. Le condensateur de liaison a une impédance négligeable à la fréquence de travail. Les caractéristiques du montage et du transistor sont précisées sur la figure.

On souhaite que le courant de polarisation soit $I_C = 1 \text{ mA}$ et on fixe $R_E = 1 \text{ k}\Omega$.

1. Calculer R_C et R_B pour que la tension continue de sortie soit $U = 0$.
2. Vérifier que le transistor fonctionne en régime linéaire.
3. Calculer une valeur approchée des paramètres petits signaux h_{11} et h_{21} du transistor.
4. Établir le schéma équivalent en petits signaux du montage de la figure 68 en utilisant pour le transistor un schéma équivalent simplifié réduit aux deux paramètres h_{11} et h_{21} .
5. Simplifier le schéma précédent en supposant que le courant dynamique dans la résistance R_B est négligeable devant le courant de base du transistor. Calculer alors le gain en tension à vide du montage (la sortie petit signaux du montage est prélevée sur le collecteur du transistor).

Réponses page 437.

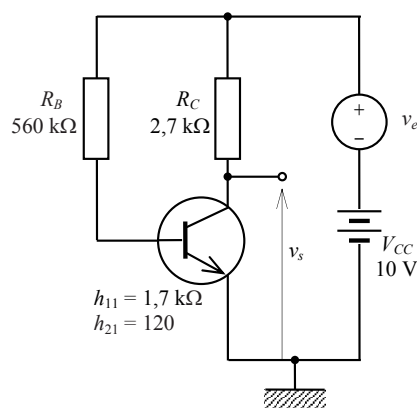


Fig. 69 – *Exercice 5.5.*

5.5 – Septembre 2002

L'alimentation V_{CC} du montage de la figure 69 est affectée d'un « ronflement » assimilé à une source de petit signaux v_e . On souhaite déterminer comment ces perturbations sont transmises à la sortie v_s .

1. Établir le schéma équivalent en petits signaux du montage de la figure 69 en utilisant pour le transistor un schéma équivalent simplifié réduit aux deux paramètres h_{11} et h_{21} .
2. Déterminer le rapport v_s/v_e entre les fluctuations de la tension de sortie et celles de l'alimentation.

Réponses page 437.

5.6 – Février 2001

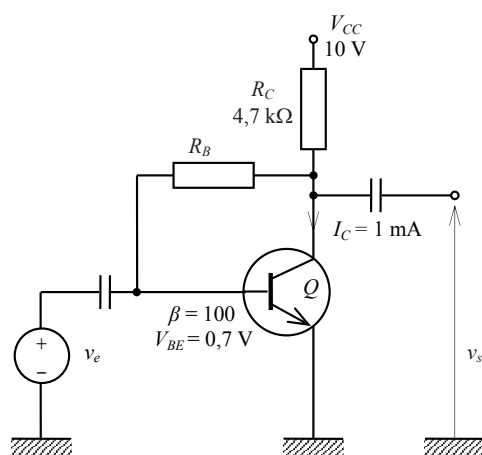


Fig. 70 – *Exercice 5.6.*

Dans le montage de la figure 70, les condensateurs ont une impédance négligeable à la fréquence de travail. Le courant de polarisation de collecteur I_C et la résistance R_C sont indiqués sur la figure.

1. Exprimer et calculer la tension de polarisation V_{CE} du transistor.
2. En déduire la valeur à donner à R_B pour obtenir le point de polarisation désiré.
3. Établir le schéma équivalent en petits signaux du montage en utilisant pour le transistor un schéma équivalent réduit à ses paramètres hybrides h_{11} et h_{21} .
4. Donner une valeur approximative des paramètres hybrides h_{11} et h_{21} .
5. Exprimer et calculer le gain en tension en petits signaux à vide $G_v = v_s/v_e$ du montage.

Réponses page 438.

5.7 – Mars 2000

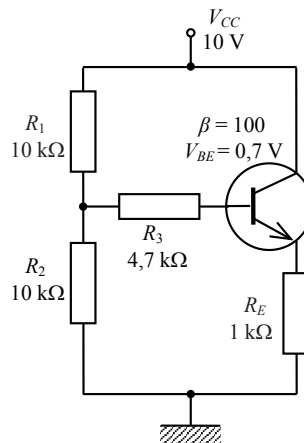


Fig. 71 – Exercice 5.7.

Lorsque le transistor de la figure 71 fonctionne en régime linéaire on admet que la tension base-émetteur vaut environ 0,7 V.

1. Calculer le courant de base du transistor.
2. En déduire l'état de polarisation du transistor : $\{I_C, V_{CE}\}$ et vérifier qu'il fonctionne bien en régime linéaire.

Réponses page 438.

5.8 – Mars 2000

Le transistor de la figure 72 ne fonctionne pas en régime linéaire. Pour le démontrer on procédera de la manière suivante :

1. Calculer le courant de base en supposant que le transistor fonctionne en régime linéaire et en déduire le courant de collecteur.

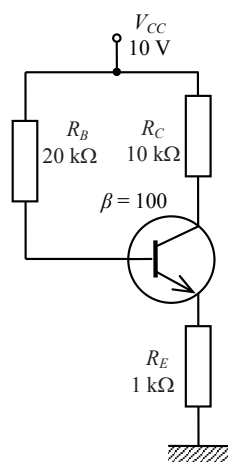


Fig. 72 – Exercice 5.8.

2. Calculer la tension V_{CE} et conclure que le transistor est saturé. Que vaut alors en réalité la tension V_{CE} ?
Pour déterminer l'état réel de polarisation on admettra que la jonction émetteur–base est passante et que le courant de base n'est plus négligeable devant le courant de collecteur.
3. Écrire les relations d'équilibre des mailles d'entrée et de sortie en fonction des courants I_B et I_C .
4. Résoudre le système pour calculer I_B et I_C et en déduire I_E . Quel est le gain en courant effectif du transistor ?

Réponses page 438.

5.9 – Décembre 1999

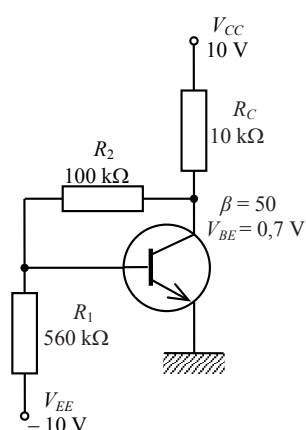


Fig. 73 – Exercice 5.9.

Lorsque le transistor de la figure 73 fonctionne en régime linéaire on admet que la tension base–émetteur vaut environ 0,7 V.

1. Déterminer les courants dans toutes les branches du circuit.
2. En déduire l'état de polarisation du transistor : $\{I_B, V_{BE}, I_C, V_{CE}\}$.
3. Estimer la valeur numérique des paramètres petits signaux h_{11} et h_{21} du transistor à 27°C .
4. On applique sur la base du transistor une tension dynamique u et l'on prélève la tension de sortie v sur le collecteur. Les liaisons sont réalisées avec des condensateurs d'impédance négligeable à la fréquence de travail. Représenter le schéma équivalent dynamique du montage en réduisant le schéma du transistor aux deux paramètres h_{11} et h_{21} .
5. Exprimer le gain en tension, l'impédance d'entrée et l'impédance de sortie du montage et calculer leur valeur numérique.

Réponses page 438.

5.10 – Septembre 1999

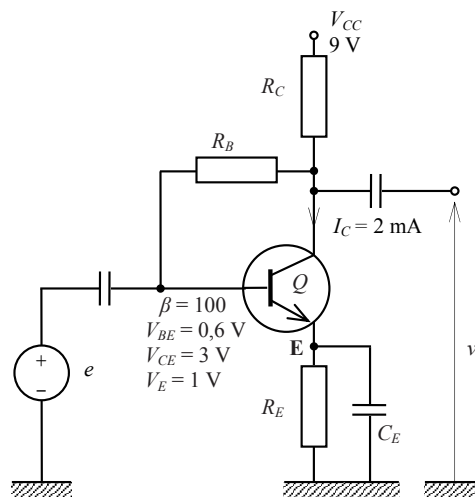


Fig. 74 – Exercice 5.10.

Dans le montage de la figure 74 le transistor a les caractéristiques indiquées sur la figure. On admet en outre que les condensateurs ont une impédance négligeable pour les petits signaux à la fréquence de travail.

1. On souhaite polariser le transistor avec les valeurs indiquées sur la figure. Calculer la valeur des résistances R_E , R_C et R_B .
2. Le schéma équivalent du transistor est supposé réduit à son impédance d'entrée h_{11} et à une source de courant commandée de coefficient h_{21} , établir le schéma équivalent dynamique du montage pour les petits signaux provenant de la source e .
3. Donner une valeur approximative des paramètres h_{11} et h_{21} .
4. Exprimer et calculer le gain en tension G_v du montage.
5. Montrer que l'impédance d'entrée s'exprime en fonction de h_{11} , R_B et G_v et calculer sa valeur numérique.

6. Exprimer et calculer l'impédance de sortie du montage.

Réponses page 439.

5.11 – Mai 1999

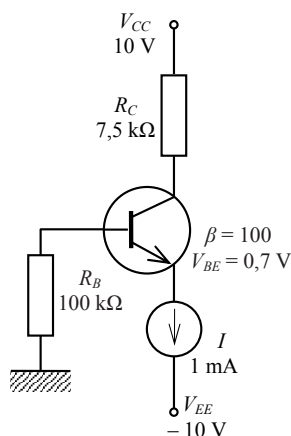


Fig. 75 – Exercice 5.11.

Le transistor de la figure 75 est polarisé par une source de courant continu I , on admettra que lorsqu'il conduit, il a les caractéristiques indiquées sur la figure.

1. En admettant que le transistor fonctionne en régime linéaire, déterminer les courants dans le transistor.
2. Dans les mêmes conditions, calculer la tension de base, de collecteur et d'émetteur (par rapport à la masse).
3. En déduire la tension V_{CE} et vérifier que le transistor fonctionne bien en régime linéaire. Quelle est la tension aux bornes du générateur de courant I ?
4. Quelle valeur maximale peut-on donner à R_C pour que le transistor fonctionne en régime linéaire?

Réponses page 439.

5.12 – Février 1999

Pour les petits signaux à la fréquence de travail on suppose que dans le montage de la figure 76, les condensateurs présentent une impédance négligeable devant les autres impédances du circuit. On ne négligera pas le courant de base devant le courant de collecteur.

1. Déterminer l'état de polarisation $\{I_B, I_C, V_{CE}\}$ du transistor bipolaire.
2. Déterminer la valeur approximative des paramètres petits signaux h_{11} et h_{21} au point de polarisation calculé précédemment.
3. Établir le schéma équivalent dynamique du montage.
4. Donner l'expression du gain en tension du montage et calculer sa valeur numérique.

Réponses page 440.

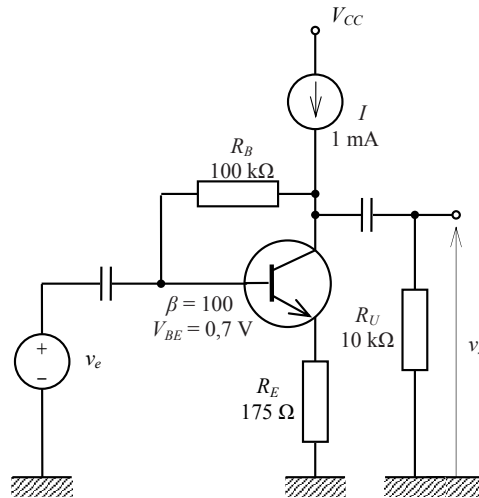


Fig. 76 – Exercice 5.12.

5.13 – Décembre 1999

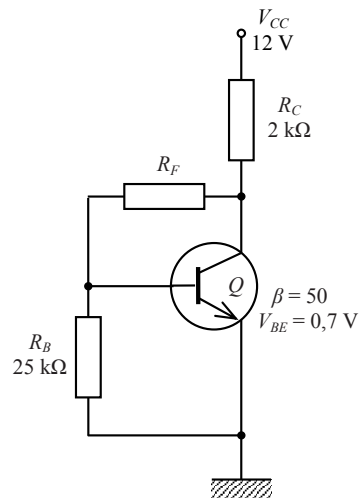


Fig. 77 – Exercice 5.13.

Lorsque le transistor de la figure 77 fonctionne en régime linéaire, il a les caractéristiques indiquées sur la figure. Les résistances R_B et R_C sont fixées et l'on fait varier R_F .

1. Quel est l'état du transistor si $R_F = \infty$? En déduire la valeur de V_{BE} , I_B , I_C et V_{CE} .
2. Mêmes questions si $R_F = 0$. Que vaut alors le courant dans R_B ?
3. On souhaite obtenir un courant de collecteur $I_C = 2$ mA. Calculer le courant dans la résistance R_B et montrer qu'il est négligeable devant I_C . Avec cette hypothèse, calculer la valeur de V_{CE} , le courant dans R_F et en déduire la valeur de R_F .

4. Exprimer V_{CE} en fonction de V_{CC} , V_{BE} , β et des résistances du montage. En déduire que, quelle que soit la valeur de R_F le transistor ne peut jamais être saturé.
5. À l'aide de l'expression de V_{CE} , déterminer la valeur maximale de R_F à partir de laquelle le transistor ne fonctionne plus en régime linéaire.

Réponses page 440.

5.14 – Décembre 1998

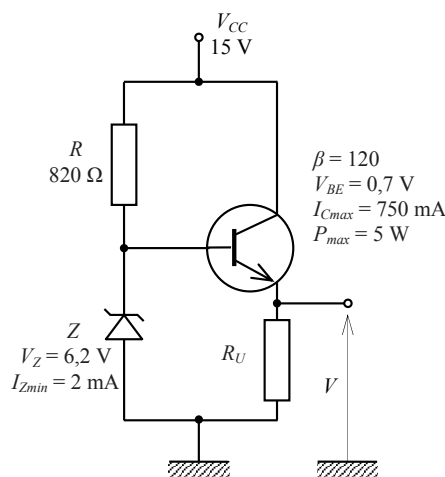


Fig. 78 – Exercice 5.14.

1. Déterminer la tension V aux bornes de R_U en admettant que le transistor soit polarisé dans la région linéaire.
2. On fixe $R_U = 22 \Omega$, calculer le courant dans la résistance R_U et en déduire le courant de base et la tension V_{CE} du transistor.
3. Calculer le courant dans la diode Zener et montrer qu'il est suffisant pour qu'elle soit correctement polarisée. Quelle valeur maximale aurait-on pu attribuer à R ?
4. Compte tenu des limites de fonctionnement précisées par le constructeur du transistor (cf. figure 78) déterminer la valeur minimale que l'on peut attribuer à R_U .
5. Déterminer la valeur maximale que l'on peut donner à R_U si l'on admet qu'un courant de base minimal de $2 \mu\text{A}$ est nécessaire pour que le transistor conduise.

Réponses page 440.

5.15 – Novembre 1996

Dans le montage de la figure 79 on néglige le courant de base devant le courant de collecteur. Déterminer le courant I , la tension V_{CE} et le courant de base I_B du transistor. Représenter le sens de I_B sur la figure.

Réponses page 441.

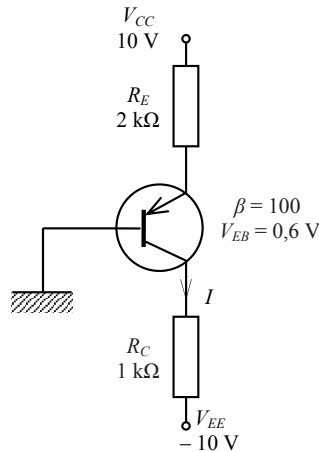


Fig. 79 – Exercice 5.15.

5.16 – Novembre 1996

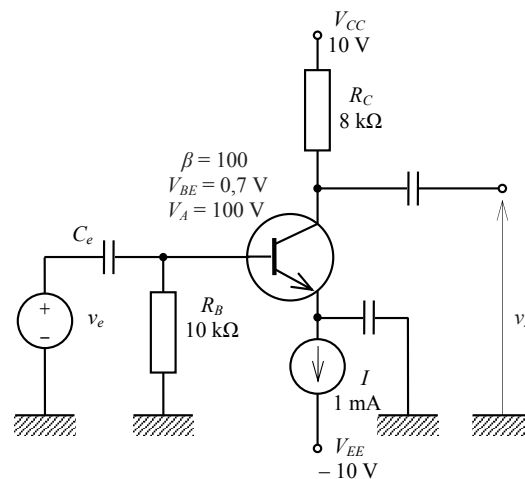


Fig. 80 – Exercice 5.16.

Les caractéristiques du transistor et la valeur des composants sont indiqués sur la figure 80.

1. En négligeant le courant de base devant le courant de collecteur, déterminer le point de polarisation $\{I_C, V_{CE}, I_B, V_{BE}\}$ du transistor de la figure 80. Déterminer les tensions de base, de collecteur et d'émetteur par rapport à la masse.
2. La tension d'Early du transistor vaut $V_A = 100$ V. Donner une valeur approximative des paramètres hybrides h_{11} , h_{21} et h_{22} du transistor dans l'état de polarisation du circuit.
3. En admettant que tous les condensateurs du circuit ont une impédance négligeable devant les autres impédances du montage à la fréquence de travail, représenter le schéma équivalent en petits signaux du circuit en gardant pour le transistor les trois paramètres h_{11} , h_{21} et h_{22} .

4. Exprimer et calculer le gain en tension, l'impédance d'entrée et l'impédance de sortie du montage lorsque la sortie est en circuit ouvert.
5. Quelle condition doit satisfaire la capacité du condensateur C_e pour que l'hypothèse de la question 3 soit justifiée à la fréquence de 50 kHz ? Quelle valeur lui attribueriez-vous ?

Réponses page 441.

5.17 – Septembre 1996

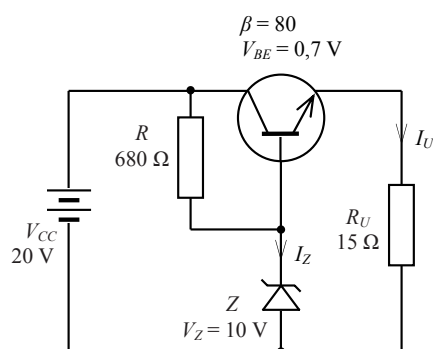


Fig. 81 – Exercice 5.17.

Dans le montage de la figure 81, déterminer :

1. La tension aux bornes de R_U .
2. Le courant I_U dans R_U .
3. Le courant I_Z traversant la diode Zener.

Réponses page 441.

5.18 – Mars 1996

Les valeurs et les caractéristiques des composants du circuit de la figure 82 sont indiquées sur la figure.

1. Déterminer le courant I_Z dans la diode Zener en supposant que le courant de base I_B est négligeable devant I_Z lorsque le transistor fonctionne en régime linéaire.
2. Déterminer le courant de collecteur du transistor lorsqu'il fonctionne en régime linéaire. Justifier alors l'hypothèse $I_B \ll I_Z$.
3. En supposant qu'à l'instant $t = 0$ le condensateur C soit déchargé, exprimer et représenter la tension v aux bornes de C en fonction du temps. Montrer que la loi de variation établie n'est valable que jusqu'à un instant t_{max} que l'on déterminera. Comment évolue v lorsque $t > t_{max}$?

Réponses page 442.

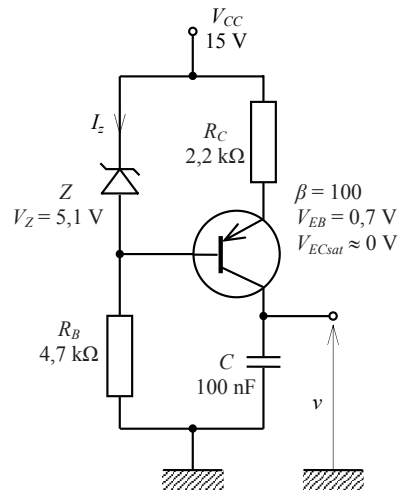


Fig. 82 – Exercice 5.18.

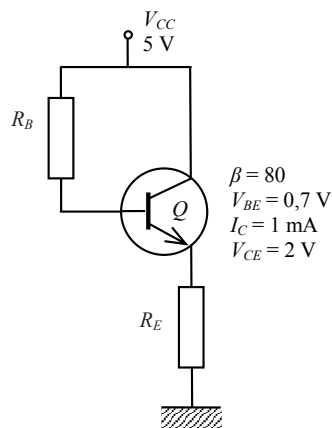


Fig. 83 – Exercice 5.19.

5.19 – Décembre 1994

Déterminer les résistances R_E et R_B pour que le point de polarisation du transistor ait la valeur indiquée sur la figure 83. On pourra négliger le courant de base devant le courant de collecteur.

Réponses page 442.

5.20 – Décembre 1994

Les valeurs et les caractéristiques des composants du circuit de la figure 84 sont indiquées sur la figure.

1. En négligeant le courant de base devant le courant de collecteur, déterminer la valeur du courant de polarisation I_C du transistor.

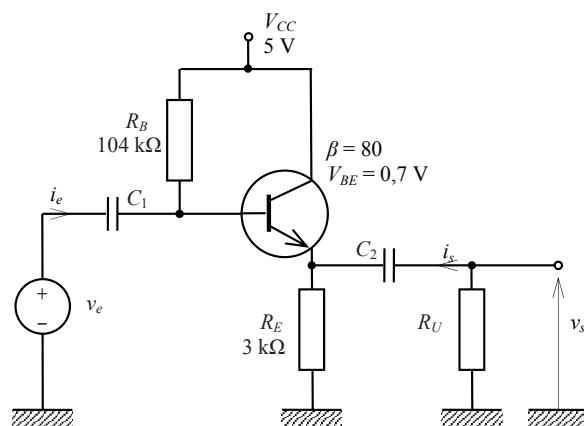


Fig. 84 – Exercice 5.20.

2. Donner une valeur numérique approchée des paramètres petits signaux h_{11} et h_{21} au voisinage de ce point de polarisation.
3. En gardant uniquement les paramètres h_{11} et h_{21} pour le schéma équivalent du transistor et en considérant que les impédances de C_1 et C_2 sont négligeables, établir le schéma équivalent dynamique du montage de la figure 84. Dans la suite du problème, on pourra considérer en outre que $h_{21} \gg 1$.
4. Exprimer le gain dynamique en courant i_s/i_e lorsque la sortie est en court-circuit ($R_U = 0$). Simplifier cette expression en tenant compte des valeurs numériques des composants et des paramètres. Valeur numérique.
5. Exprimer le gain dynamique en tension v_s/v_e lorsque la sortie est en circuit ouvert ($R_U = \infty$). Forme simplifiée. Valeur numérique.
6. Exprimer l'impédance d'entrée dynamique du montage lorsque la sortie est en court-circuit puis lorsqu'elle est en circuit ouvert. Forme simplifiée. Valeur numérique.
7. Exprimer l'impédance de sortie du montage (R_U ne fait pas partie du montage). Forme simplifiée. Valeur numérique.

Réponses page 442.

5.21 – Janvier 2007

Dans le montage de la figure 85, on souhaite que les points de polarisation des transistors Q_1 et Q_2 aient les valeurs indiquées.

1. Calculer la valeur de R_C .
2. Calculer la valeur de R_2 .
3. Calculer la valeur de R_1 .
4. Calculer la valeur de R_L .

Réponses page 443.

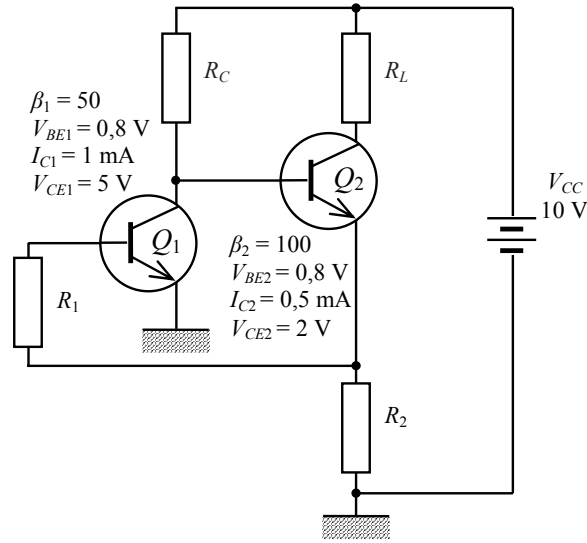


Fig. 85 – Exercice 5.21.

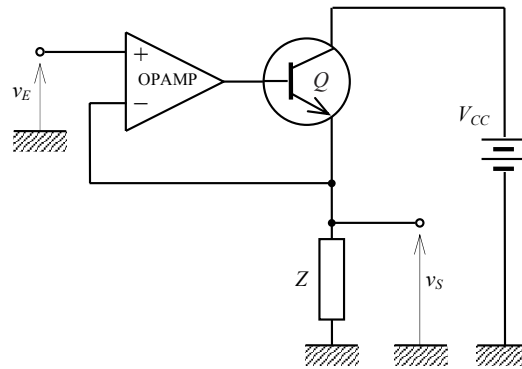


Fig. 86 – Exercice 5.22.

5.22 – Septembre 2002

La figure 86 représente une alimentation dont le rôle est de fournir une tension v_S aux bornes d'une impédance Z aussi voisine de v_E et indépendante de Z que possible. L'amplificateur opérationnel possède une impédance d'entrée infinie et une impédance de sortie nulle. Son gain différentiel en boucle ouverte A est de valeur finie. Le fonctionnement du transistor Q est décrit par les relations :

$$i_C = \beta i_B, \quad \beta \gg 1,$$

$$v_{BE} = v_{BE0} + H_{11} i_B,$$

liant le courant de base i_B à la tension v_{BE} entre base et émetteur et au courant de collecteur i_C . v_{BE0} est une tension constante voisine de 0,7 V.

1. Établir la relation liant v_S à v_E et v_{BE0} . À quelle condition peut-on négliger l'influence de v_{BE0} dans l'expression de v_E ?

Pour la suite de l'exercice on négligera v_{BE0} .

Le montage est un système bouclé. Dans la pratique, le gain A de l'amplificateur dépend de la fréquence ω selon la loi : $A = A_0 / (1 + j\omega\tau)$. On veut étudier sa stabilité. Pour ce faire, on considère le système en boucle ouverte obtenu en supprimant la liaison entre l'émetteur du transistor et l'entrée « - » de l'amplificateur et en mettant cette dernière au potentiel zéro.

On considère d'abord le cas où $Z = R$.

2. Exprimer le gain en boucle ouverte $T(j\omega) = v_S/v_E$.
3. Tracer le diagramme de Nyquist. Que pouvez-vous dire de la stabilité du montage ? On considère ensuite le cas où $Z = 1/(jC\omega)$.
4. Exprimer le gain en boucle ouverte $T(j\omega)$ en fonction de la constante de temps $\tau' = H_{11}C/\beta$.
5. Poser : $\tau_1 = \tau + \tau'$ et $\tau_2 = \sqrt{\tau\tau'}$. Exprimer les parties réelles et imaginaires de $T(j\omega)$. Tracer l'allure du diagramme de Nyquist (placer les points d'intersection avec les axes et déterminer les tangentes à la courbe aux points correspondant à $\omega = 0$ et $\omega = \infty$) sachant que les constantes de temps τ_1 et τ_2 sont de valeurs nettement différentes (typiquement : $\tau_1 = 100$ ms et $\tau_2 = 10$ ms). Que pouvez-vous dire de la stabilité du montage ?

Réponses page 443.

5.23 – Février 2001

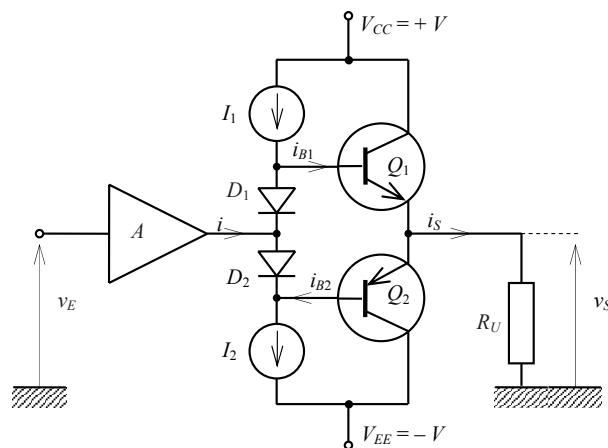


Fig. 87 – Exercice 5.23.

Dans l'amplificateur de la figure 87, la tension U aux bornes des diodes D_1 et D_2 est telle que lorsque la tension d'entrée est nulle, les transistors Q_1 et Q_2 sont à la limite de la conduction. Les générateurs de courant sont considérés comme parfaits et de valeurs voisines (mais pas nécessairement égales). Le courant i fourni par l'amplificateur A doit être compris entre $+I_0$ et $-I_0$.

1. Donner l'expression générale du courant i en fonction de I_1 , I_2 , i_{b1} et i_{b2} . Que vaut i lorsque $v_E = 0$?

- On considère le cas où $i_S > 0$. Quels sont les états des transistors Q_1 et Q_2 ? Calculer i en fonction de i_S . Compte tenu de la condition sur i et du fait que le courant dans une diode ne peut pas être négatif, quelle est la double condition que doit vérifier i_S ?
- Reprendre la question 2 dans le cas où $i_S < 0$.
- Si ρ désigne la résistance de sortie de l'amplificateur A , quelle est la résistance de sortie du montage push-pull (on considérera que les transistors sont décrits par leur modèle linéarisé $v_{BE} = v_{BE0} + H_{11}i_B$). Tracer la caractéristique de sortie $v_S = f(i_S)$ du montage push-pull dans le cas où la tension de sortie v_{S0} (pour $i_S = 0$) est positive.

Réponses page 444.

5.24 – Novembre 2000

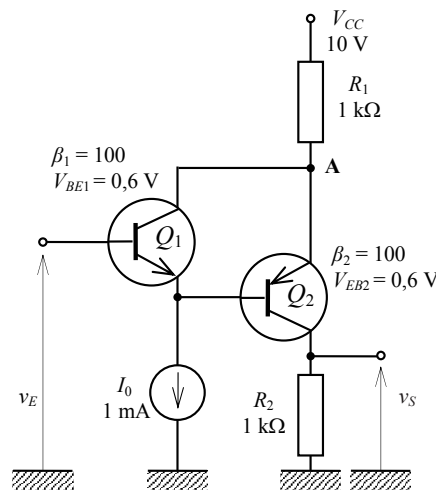


Fig. 88 – Exercice 5.24.

Dans le montage de la figure 88, on applique une tension continue v_E sur la base de Q_1 et on mesure la tension v_S aux bornes de R_2 . On admettra que pour les deux transistors les courants de base sont négligeables devant les deux courants de collecteur.

- Montrer que lorsque les deux transistors fonctionnent en régime linéaire les tensions v_A et v_E sont liées par une relation très simple que l'on précisera.
- Toujours dans le cas du fonctionnement linéaire de Q_1 et Q_2 , montrer que la tension v_S est une fonction linéaire de v_E de la forme $v_S = av_E + b$ où a et b s'expriment en fonction de R_1 , R_2 , V_{CC} et I_0 . Exprimer alors le courant i_2 dans R_2 .
- En admettant que le transistor Q_1 fonctionne toujours en régime linéaire, déterminer la condition que doit remplir v_E pour que le transistor Q_2 ne soit pas saturé.
- Dans les mêmes conditions, déterminer la condition que doit remplir v_E pour que le transistor Q_2 ne soit pas bloqué.
- On donne $v_E = \bar{v}_E + \hat{v}_E \sin 2\pi f_0 t$ avec $\bar{v}_E = 6$ V, $\hat{v}_E = 1$ V et $f_0 = 1$ kHz. Représenter sur le même graphe deux périodes des signaux v_E et v_S .

Réponses page 444.

5.25 – Septembre 2000

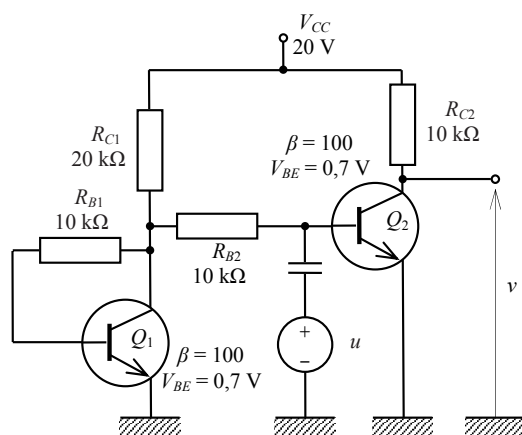


Fig. 89 – Exercice 5.25.

Dans le montage de la figure 89, les deux transistors sont supposés identiques. On considère en outre que le condensateur d'entrée a une impédance négligeable à la fréquence de travail.

1. En supposant que les deux transistors fonctionnent en régime linéaire, exprimer la tension V_{CE1} du transistor Q_1 : d'une part en fonction du courant de base de Q_1 et d'autre part en fonction du courant de base de Q_2 . En déduire que ces deux courants sont liés par une relation simple.
2. Déterminer l'état de polarisation $\{I_{B1}, I_{C1}, V_{CE1}\}$ du transistor Q_1 et vérifier qu'il fonctionne effectivement en régime linéaire
3. Même question pour le transistor Q_2 .
4. Estimer la valeur des paramètres h_{11} et h_{21} du schéma équivalent en petits signaux des transistors Q_1 et Q_2 .
5. Établir le schéma équivalent dynamique du montage.
6. Exprimer et calculer le gain en tension v/u de ce montage.

Réponses page 445.

5.26 – Février 2000

La figure 90 représente le schéma simplifié d'un préamplificateur. Les deux transistors sont supposés identiques. Noter que la résistance R_5 est connectée entre la base de Q_1 et l'émetteur de Q_2 .

1. Polarisation : en supposant que les transistors fonctionnent en régime linéaire et que les courants de base des deux transistors sont négligeables devant les deux courants de collecteur, calculer les courants et les tensions de polarisation :

$$\{I_{B1}, I_{C1}, I_{B2}, I_{C2}, V_{CE1} \text{ et } V_{CE2}\}.$$

L'hypothèse sur les courants de base est-elle justifiée ?

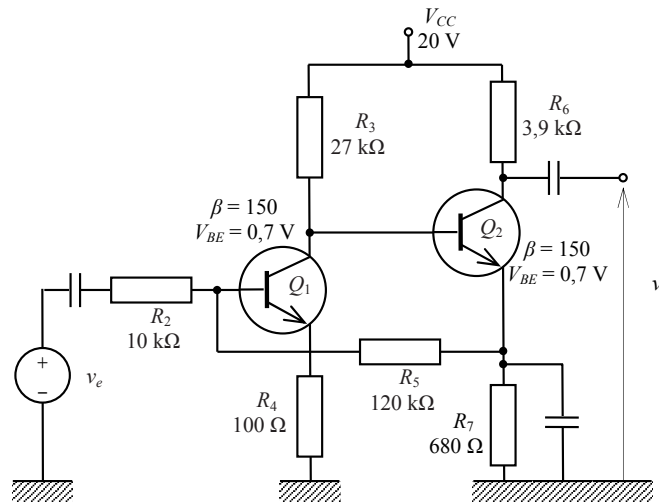


Fig. 90 – Exercice 5.26.

2. Déterminer la valeur approximative des paramètres petits signaux h_{11} et h_{21} de chacun des deux transistors.
3. En considérant qu'à la fréquence de travail, les condensateurs utilisés se comportent comme des courts-circuits et en réduisant les transistors à leur schéma équivalent simplifié $\{h_{11}, h_{21}\}$ représenter le schéma équivalent dynamique du circuit.
4. Pour simplifier l'étude dynamique on propose de décomposer le schéma équivalent en deux parties :
 - premier étage : entrée sur R_2 et sortie sur collecteur de Q_1 ,
 - deuxième étage : entrée sur base de Q_2 et sortie sur collecteur de Q_2 .
 Calculer le gain à vide G_1 , l'impédance d'entrée Z_{e1} et l'impédance de sortie Z_{s1} du premier étage.
 Mêmes questions pour le deuxième étage, calculer G_2 , Z_{e2} et Z_{s2} .
5. En remplaçant chaque étage par un schéma équivalent global constitué d'une impédance d'entrée, d'un générateur de tension commandée et d'une impédance de sortie, calculer le gain en tension à vide et les impédances d'entrée et de sortie de l'amplificateur complet en fonction de ceux des deux étages.

Réponses page 445.

5.27 – Mai 1999

En utilisant pour les transistors Q_1 et Q_2 , un schéma équivalent en petits signaux simplifié comportant uniquement les paramètres $\{h_{11}, h_{21}\}$ et $\{h'_{11}, h'_{21}\}$:

1. Représenter le schéma équivalent dynamique du montage Darlington composé de la figure 91.
2. Montrer que ce schéma équivalent peut être ramené à un quadripôle hybride dont les paramètres H_{ij} s'expriment en fonction des paramètres h_{ij} et h'_{ij} .

Réponses page 446.

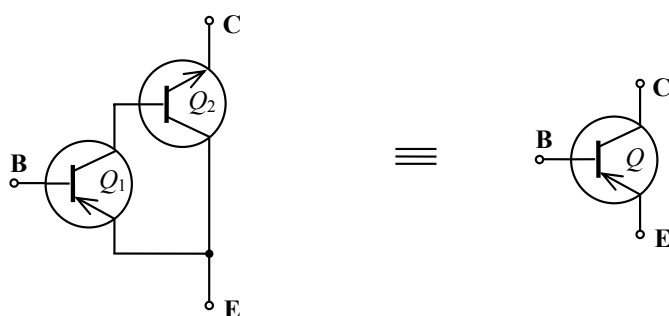


Fig. 91 – Exercice 5.27.

5.28 – Septembre 2004

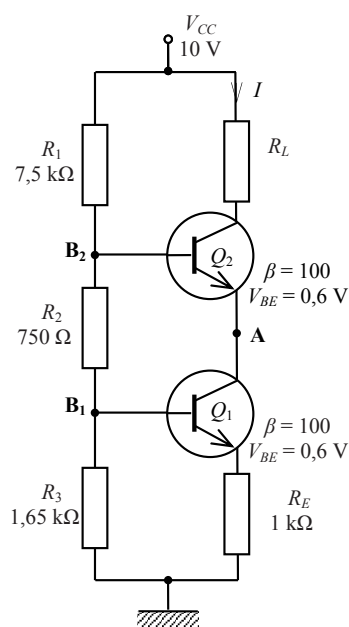


Fig. 92 – Exercice 5.28.

Dans le montage représenté sur la figure 92, les deux transistors sont identiques. La valeur des composants est indiquée sur la figure, R_L est une résistance variable.

On suppose dans un premier temps que les transistors fonctionnent en régime linéaire et que leur courant de base est négligeable devant les courants de collecteur et devant le courant du pont constitué par les résistances $\{R_1, R_2, R_3\}$.

1. Calculer le courant du pont $\{R_1, R_2, R_3\}$ et en déduire la valeur des tensions aux points B_1 , B_2 et A par rapport à la masse.
2. Calculer le courant dans R_E et en déduire que le courant I dans R_L est indépendant de R_L .
3. Calculer les courants de base des transistors Q_1 et Q_2 , et vérifier que les hypothèses formulées au départ sont justifiées.

4. Calculer la tension V_{CE1} du transistor Q_1 et montrer qu'elle est indépendante de R_L .
5. Exprimer la tension V_{CE2} du transistor Q_2 en fonction de R_L . Que vaut-elle lorsque $R_L = 0$? Le générateur de courant ainsi réalisé fonctionne-t-il encore ?
6. Montrer que le générateur de courant ne peut plus fonctionner si R_L devient supérieure à une valeur R_{Lmax} que l'on calculera.

Réponses page 446.

5.29 – Juin 2005

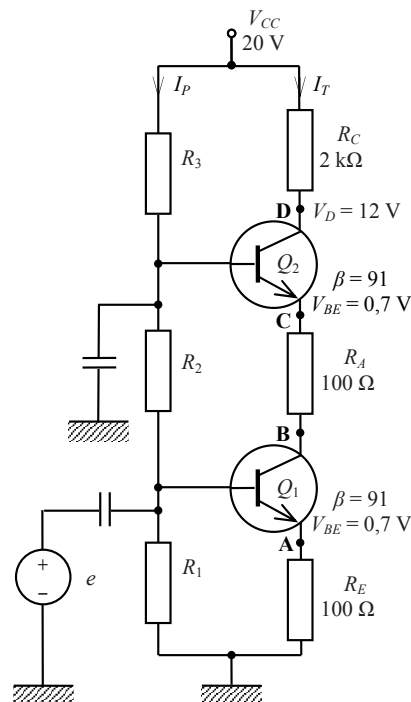


Fig. 93 – Exercice 5.29.

Dans le montage de la figure 93, les deux transistors sont identiques et leur gain en courant est suffisamment élevé pour qu'on puisse négliger le courant de base devant celui de l'émetteur. Les caractéristiques des transistors et les données numériques sont précisées sur la figure.

En outre, les valeurs des résistances R_1 , R_2 , R_3 sont telles qu'on peut négliger les courants de base devant ceux circulant dans ces résistances. On posera : $R_T = R_1 + R_2 + R_3$.

A - On considère d'abord le cas de la polarisation.

1. Donner les expressions littérales des tensions aux points **A**, **B**, **C**, **D** en fonction de V_{CC} et du courant I_T dans les transistors.
2. On veut assurer l'égalité des tensions V_{BA} et V_{DC} (collecteur – émetteur) des deux transistors. Exprimer alors quelle doit être la relation liant entre elles les résistances.

3. On peut considérer que les courants de base des transistors sont négligeables devant le courant I_P dans les résistances R_1 , R_2 , R_3 si ce dernier est au moins 20 fois plus grand. En se plaçant à la limite, calculer la valeur maximale pour R_1 .
4. En adoptant cette valeur, calculer les valeurs à prendre pour les résistances R_2 et R_3 .

B - On considère à présent le cas de l'amplification en alternatif. Les capacités ont des valeurs telles que leurs impédances sont négligeables. On prendra pour les transistors le schéma équivalent réduit à la résistance de base et au générateur de courant du collecteur.

5. Donner le schéma électrique équivalent au montage.

Réponses page 447.

5.30 – Janvier 2004

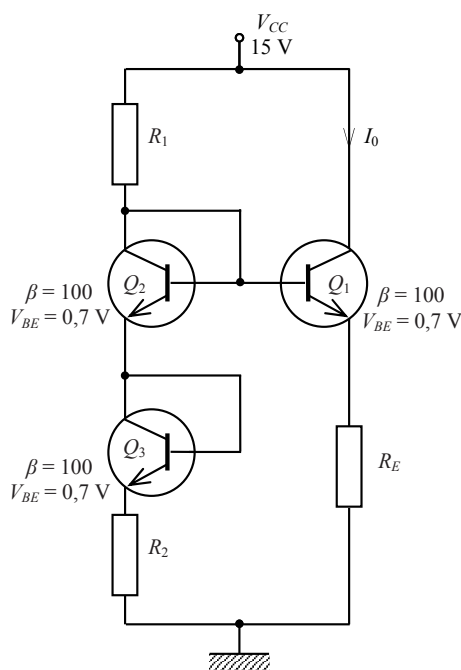


Fig. 94 – Exercice 5.30.

Dans le montage de la figure 94 on suppose que les trois transistors sont identiques et que les courants de base sont négligeables devant les courants de collecteur.

1. Déterminer l'expression du courant I_0 en fonction des tensions V_{BE} , V_{CC} et des résistances du circuit.
2. Quelle relation doivent vérifier les résistances pour que I_0 soit indépendant de V_{BE} ? Quelle est alors l'expression de I_0 ?
3. Pour que les tensions V_{BE} soient strictement identiques, il faut que les trois courants de collecteur soient égaux. Exprimer la relation que doivent vérifier R_E , R_1 et R_2 pour que les courants de collecteur soient égaux.

4. Calculer la valeur numérique des résistances R_E , R_1 et R_2 pour que $I_0 = 1$ mA.
5. Calculer les tensions collecteur – émetteur de chacun des transistors.

Réponses page 447.

5.31 – Septembre 2003

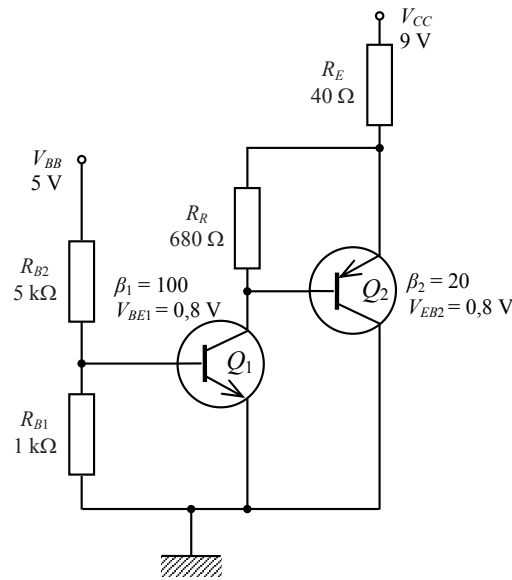


Fig. 95 – Exercice 5.31.

Dans le montage de la figure 95, on suppose *a priori* que les transistors Q_1 et Q_2 fonctionnent en régime linéaire. Les caractéristiques du circuit et la valeur des composants sont indiquées sur la figure.

1. Déterminer les courants de base et de collecteur de Q_1 .
2. Que vaut le courant dans la résistance R_R ? En déduire les courants de base et de collecteur de Q_2 .
3. Calculer le courant et la puissance dissipée dans R_E .
4. Vérifier que Q_1 et Q_2 fonctionnent effectivement en régime linéaire.
5. Établir le schéma équivalent en petits signaux du montage en utilisant pour Q_1 et Q_2 un schéma équivalent réduit aux paramètres h_{11} et h_{21} .
6. Exprimer le gain en courant $G_i = i_{re}/i_{b1}$ où i_{re} et i_{b1} représentent respectivement les petites variations de courant dans la résistance R_E et dans la base du transistor Q_1 . Donner une estimation numérique des paramètres hybrides h_{11} et h_{21} de Q_1 et Q_2 . Simplifier l'expression de G_i en tenant compte de la valeur numérique des différents termes. En déduire une valeur approchée du gain en courant G_i .

Réponses page 448.

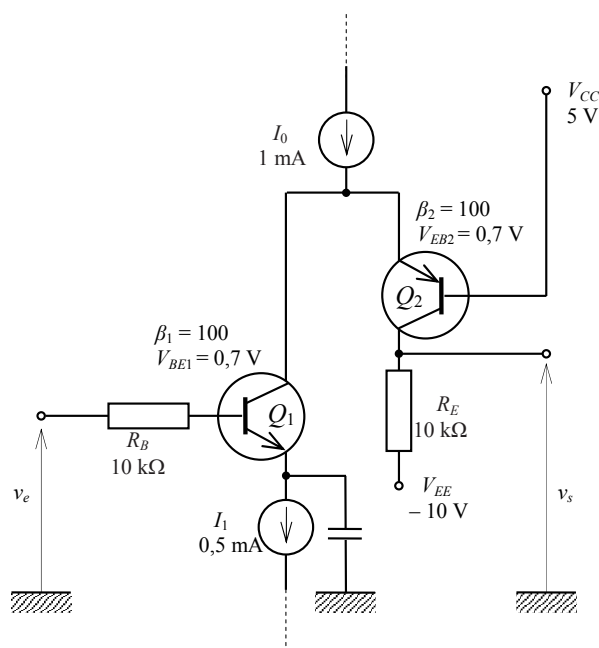


Fig. 96 – Exercice 5.32.

5.32 – Mars 1998

Dans le montage de la figure 96, le condensateur présente une impédance négligeable à la fréquence de travail.

1. En négligeant les courants de base devant les courants de collecteur, déterminer les courants de polarisation I_{C1} et I_{C2} des transistors Q_1 et Q_2 .
2. En admettant que les transistors fonctionnent en régime linéaire, déterminer les tensions V_{CE1} et V_{CE2} des transistors Q_1 et Q_2 .
3. Calculer la valeur approximative des paramètres h_{11} et h_{21} de Q_1 et Q_2 .
4. Établir le schéma équivalent en petits signaux du montage complet en admettant que chaque transistor est réduit aux seuls paramètres h_{11} et h_{21} .
5. Exprimer et calculer le gain en tension $G = v_s/v_e$ du montage.
6. Exprimer et calculer l'impédance d'entrée et l'impédance de sortie du montage.

Réponses page 448.

5.33 – Janvier 1998

La figure 97 représente une source de courant réalisée à partir d'un transistor bipolaire PNP, R_U est la résistance d'utilisation.

1. En négligeant le courant de base devant le courant de collecteur, montrer que si le transistor fonctionne en régime linéaire, le courant I dans R_U ne dépend que de R_E , de la tension de Zener V_Z et des caractéristiques du transistor bipolaire.
2. Quelle valeur faut-il donner à R_E pour que $I = 10$ mA ?

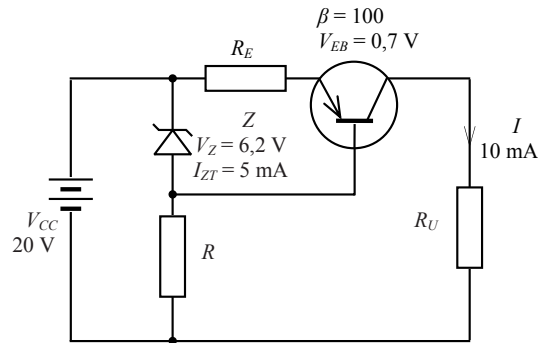


Fig. 97 – Exercice 5.33.

3. Quelle valeur maximale peut-on donner à la charge R_U pour que la source ainsi réalisée fonctionne comme un générateur de courant ?
4. Le constructeur de la diode Zener précise que le courant minimal pour que la diode « régule » est $I_{ZT} = 5 \text{ mA}$, montrer que cette condition n'est satisfaite que si R reste inférieure à une valeur maximale que l'on déterminera.

Réponses page 449.

5.34 – Janvier 1998

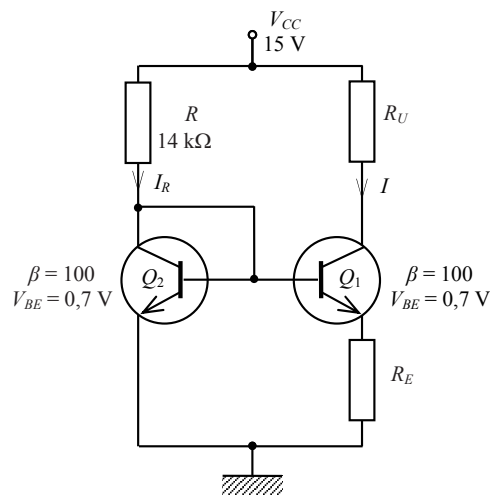


Fig. 98 – Exercice 5.34.

La figure 98 représente une source de courant de Widlar fréquemment utilisée dans les circuits intégrés. R_U désigne la résistance d'utilisation.

1. Donner l'expression et calculer le courant I_R en admettant que le transistor Q_2 fonctionne en régime linéaire.

2. En négligeant les courants de base devant les courants de collecteur des transistors Q_1 et Q_2 supposés identiques, montrer que le courant de collecteur de Q_2 s'exprime en fonction de I , de R_E et du potentiel thermodynamique $U_T = kT/e$.
3. Déterminer alors la valeur de R_E pour que $I = 50 \mu\text{A}$.
4. Quelle valeur maximale peut-on donner à R_U pour que la source ainsi réalisée fonctionne en générateur de courant ?

Réponses page 449.

5.35 – Mars 1996

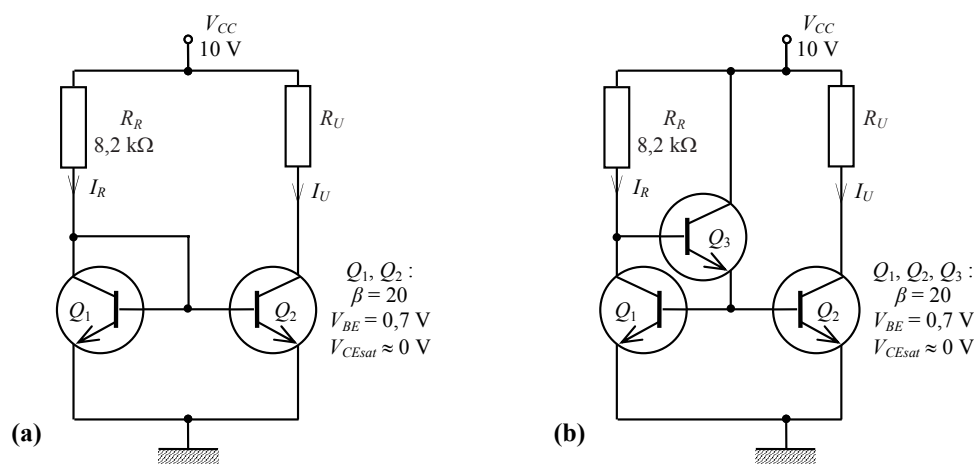


Fig. 99 – Exercice 5.35.

La figure 99.a représente un miroir de courant. Les transistors Q_1 et Q_2 sont supposés identiques.

1. Calculer le courant I_R dans la résistance R_R .
2. En considérant que le courant de base des transistors **n'est pas négligeable** devant les courants de collecteur, exprimer le courant I_U dans la résistance R_U en fonction de I_R et montrer que I_U ne dépend pas de R_U . Que peut-on dire de I_U et de I_R si $\beta \gg 2$?
3. Montrer que la relation établie à la question 2 n'est valable que si R_U satisfait une condition que l'on précisera.
4. Reprendre les questions 1 et 2 pour le circuit de la figure 99.b en supposant, pour simplifier, que le transistor Q_3 a des caractéristiques identiques à celles de Q_1 et Q_2 . Montrer en particulier que I_U est moins sensible au gain β des transistors que dans le cas du circuit de la figure 99.a.
5. Application numérique : pour les deux circuits, calculer I_R , I_U et la valeur limite de R_U .

Réponses page 449.

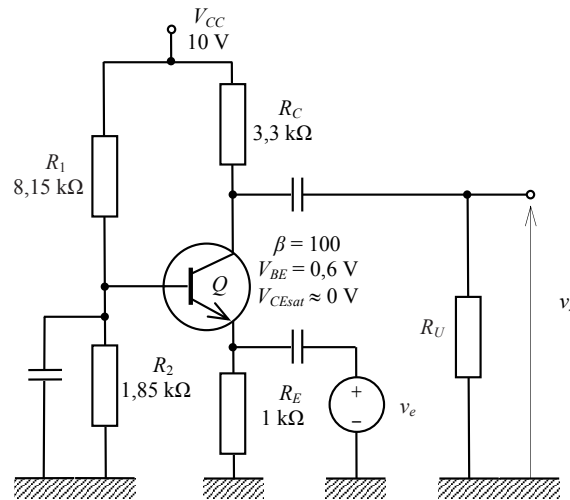


Fig. 100 – Exercice 5.36.

5.36 – Septembre 1997

Dans le montage de la figure 100 on admet que dans l'état passant le transistor a les caractéristiques indiquées sur la figure. On admet en outre que $R_U \gg R_C$ et que les condensateurs ont une impédance négligeable à la fréquence de travail.

1. Déterminer le point de polarisation du transistor : I_B , I_C , V_{CE} ainsi que la puissance qu'il dissipe lorsque la tension d'entrée $v_e = 0$.
2. Le schéma équivalent du transistor est supposé réduit à son impédance d'entrée h_{11} et à une source de courant commandée de coefficient h_{21} , donner la valeur approximative de ces deux coefficients. Établir alors le schéma équivalent dynamique du montage pour les petits signaux provenant de la source v_e .
3. Exprimer et calculer le gain en tension de même que les impédances d'entrée et de sortie du montage.
4. Le générateur de tension v_e est remplacé par une source de courant i , exprimer et calculer la transrésistance dynamique v_s/i .
5. On suppose que les résistances R_1 et R_2 ont été interverties par erreur. Quel est alors l'état du transistor ?

Réponses page 449.

5.37 – Décembre 1995

En utilisant pour les transistors Q_1 et Q_2 un schéma équivalent en petits signaux simplifié comportant uniquement les paramètres $\{h_{11}, h_{21}\}$ et $\{h'_{11}, h'_{21}\}$:

1. Représenter le schéma équivalent du montage Darlington de la figure 101.
2. Montrer que ce schéma équivalent peut être ramené à un quadripôle hybride dont les paramètres H_{ij} s'expriment en fonction des paramètres h_{ij} et h'_{ij} .

Réponses page 450.

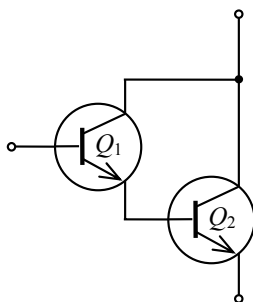


Fig. 101 – Exercice 5.37.

5.38 – Septembre 1995

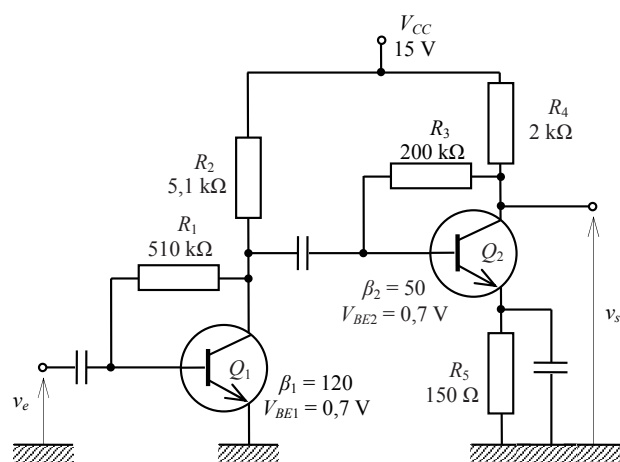


Fig. 102 – Exercice 5.38.

Dans le montage de la figure 102, on admettra que les condensateurs présentent une impédance nulle à la fréquence de travail.

1. Déterminer pour chaque transistor le courant de base, le courant de collecteur, la tension V_{CE} et la puissance dissipée.
2. En admettant pour chaque transistor un schéma équivalent simplifié réduit aux paramètres h_{11} et h_{21} , établir le schéma équivalent en petits signaux de l'ensemble du circuit de la figure 102.

Réponses page 450.

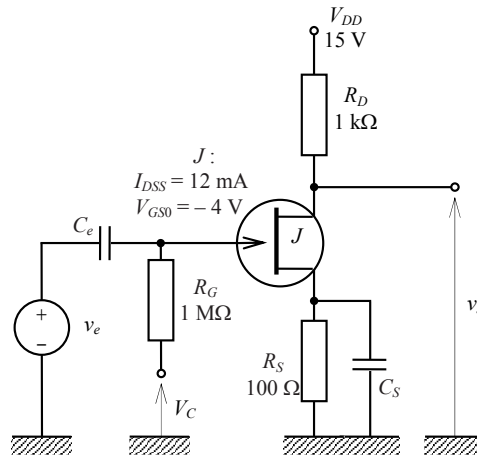


Fig. 103 – Exercice 6.1.

6 – Transistors à effet de champ à jonction

6.1 – Novembre 2002

Le montage de la figure 103 représente un amplificateur à FET monté en source commune. Les caractéristiques du FET et la valeur des composants utilisés dans le montage sont indiquées sur la figure. On fixe d'abord la tension $V_C = 0$.

1. En supposant que le FET fonctionne en régime de saturation, déterminer la polarisation $\{I_D, V_{GS}\}$ du FET.
2. Calculer la tension de polarisation V_{DS} et vérifier que le FET fonctionne effectivement en régime de saturation.
3. Calculer la transconductance g_m du FET.
4. Répondre aux questions 1, 2 et 3 lorsque $V_C = -2$ V.
5. En admettant que le FET se réduise à une simple transconductance et qu'à la fréquence de travail les condensateurs présentent une impédance nulle, établir le schéma équivalent en petits signaux du montage.
6. Calculer le gain en tension du montage pour $V_C = 0$ puis pour $V_C = -2$ V.

Réponses page 451.

6.2 – Novembre 2001

Les caractéristiques du FET et la valeur des composants utilisés dans le montage de la figure 104 sont indiquées sur la figure.

1. Déterminer la polarisation $\{I_D, V_{GS}\}$ du FET.
2. Quelle condition doit remplir la tension V_{DD} pour être assuré que le FET fonctionne en régime de saturation ?

Réponses page 451.

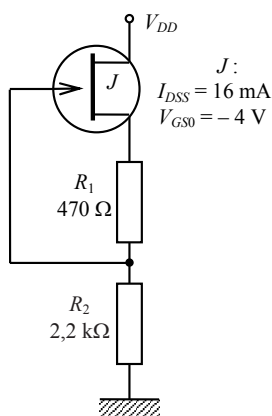


Fig. 104 – Exercice 6.2.

6.3 – Septembre 2001

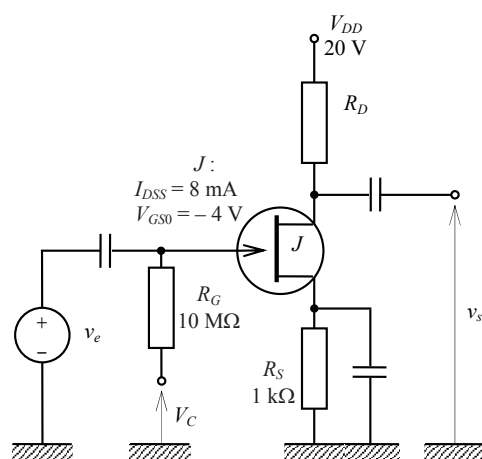


Fig. 105 – Exercice 6.3.

Le gain de l'amplificateur à FET représenté sur la figure 105 peut être ajusté grâce à une tension continue V_C . Les éléments du montage et les caractéristiques du FET sont précisés sur la figure et on considère qu'à la fréquence de travail les condensateurs ont une impédance négligeable.

1. Représenter sommairement la caractéristique de transconductance $I_D(V_{GS})$ du FET et montrer que s'il fonctionne en régime de générateur de courant, le point de polarisation est défini par l'intersection de la caractéristique avec une droite dont l'équation dépend de V_C . Comment évolue cette droite dans le plan (I_D, V_{GS}) lorsque V_C varie? Entre quelles valeurs doit varier V_C pour que le point de polarisation parcourt toute la caractéristique du FET?
2. Montrer que la tension de polarisation V_{GS} est la solution d'une équation du second degré du type $x^2 + bx + c = 0$ où $x = V_{GS}/V_{GS0}$. Montrer que b et c dépendent des

- caractéristiques du FET (I_{DSS} et V_{GS0}), de R_S et de V_C . Calculer les coordonnées du point de polarisation $\{I_D, V_{GS}\}$ pour $V_C = -4$ V, $V_C = 0$, et $V_C = 8$ V.
- Quelle valeur maximale faut-il attribuer à R_D pour que le FET fonctionne effectivement en générateur de courant quelle que soit la valeur prise par V_C entre les limites calculées dans la question précédente ?
 - En utilisant pour le FET un schéma équivalent réduit à une transconductance dynamique g_m , établir le schéma équivalent petits signaux de l'amplificateur et donner la valeur numérique de g_m pour les trois valeurs de V_C de la question 2.
 - Donner l'expression du gain en tension en circuit ouvert de l'amplificateur et calculer sa valeur numérique pour les trois valeurs de V_C de la question 2 lorsque $R_D = 1$ k Ω .

Réponses page 451.

6.4 – Février 2001

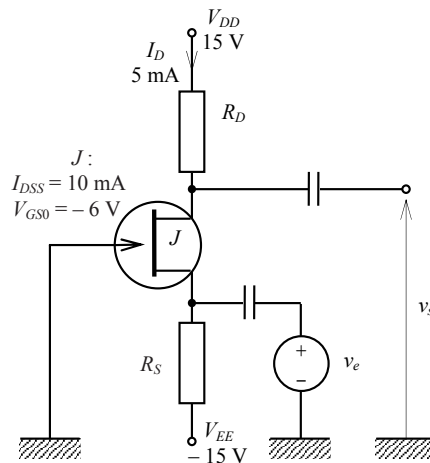


Fig. 106 – Exercice 6.4.

Dans le montage de la figure 106, les condensateurs ont une impédance négligeable à la fréquence de travail. Les caractéristiques du FET et le courant de drain I_D sont indiqués sur la figure.

- Calculer la tension de polarisation V_{GS} du FET.
- Calculer la résistance R_S pour obtenir le point de polarisation recherché.
- Quelle valeur maximale peut-on donner à R_D pour s'assurer que le FET fonctionne en régime de générateur de courant ?
- Établir le schéma équivalent en petits signaux du montage en utilisant pour le FET un schéma équivalent réduit à sa transconductance g_m . Calculer g_m .
- Donner l'expression du gain en tension en petits signaux $G_v = v_s/v_e$. Que vaut-il si $R_D = 1,5$ k Ω ?
- Donner l'expression de l'impédance d'entrée à vide du montage et calculer sa valeur.

7. Donner l'expression du gain en courant lorsque la sortie du montage est en court-circuit et calculer sa valeur.
8. Donner l'expression de l'impédance de sortie du montage et calculer sa valeur.

Réponses page 452.

6.5 – Mai 2000

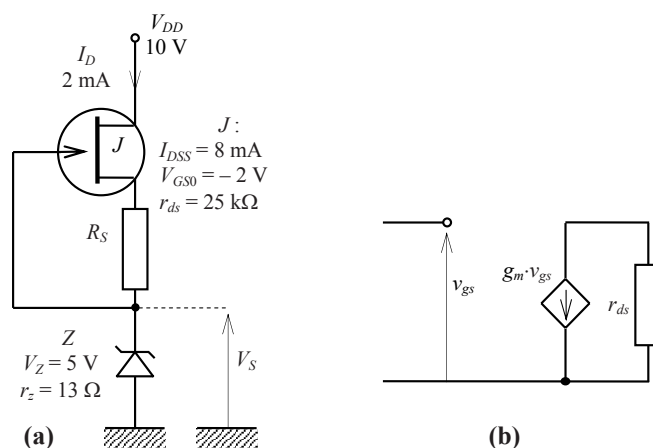


Fig. 107 – Exercice 6.5.

Pour obtenir une tension V_S constante malgré les fluctuations possibles de la tension V_{DD} , on utilise le montage de la figure 107.a.

1. En admettant que le FET fonctionne en régime de générateur de courant, calculer la résistance R_S pour que le courant de drain soit de 2 mA. Que vaut la tension V_{GS} ?
2. Calculer la tension drain – source du FET et vérifier qu'il fonctionne effectivement en régime de générateur de courant. Quelle est la valeur minimale de V_{DD} en dessous de laquelle ce comportement n'est plus vérifié ?
On peut déterminer la qualité de la régulation en effectuant une analyse en petits signaux du montage :
3. En supposant que la tension V_{DD} est affectée par une source de perturbation v , établir le schéma équivalent dynamique du montage en admettant que le FET peut être remplacé par le schéma équivalent de la figure 107.b et que la diode Zener se comporte comme une résistance r_z . Calculer la valeur de la transconductance g_m du FET.
4. Exprimer le rapport entre les variations v_s de la tension V_S et les variations v de la tension V_{DD} . De combien varie V_S si V_{DD} varie de 10% ?

Réponses page 453.

6.6 – Septembre 1999

Un microphone à charbon peut être assimilé à une résistance variable r sous l'effet de la pression acoustique. En l'absence de signal sonore, le microphone est équivalent à une

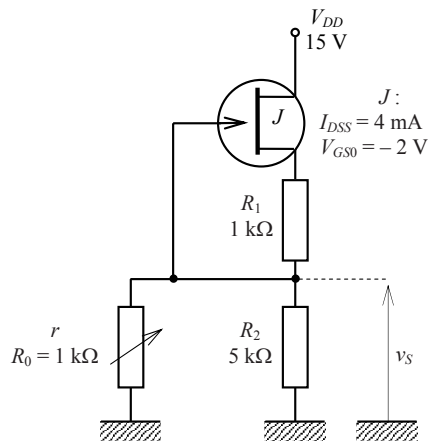


Fig. 108 – Exercice 6.6.

résistance constante : $r = R_0 = 1 \text{ k}\Omega$. Lorsque le signal sonore est sinusoïdal, la résistance équivalente se met sous la forme : $r = R_0 (1 + \alpha \sin \omega t)$. Pour convertir les variations de résistance en variations de tension, on utilise le montage de la figure 108.

1. En l'absence de signal sonore, déterminer l'état de polarisation du FET : $\{V_{GS}, I_D, V_{DS}\}$ et montrer qu'il se comporte comme une source de courant constant. Calculer la tension continue de sortie.
2. On applique un signal sonore sinusoïdal correspondant à une valeur $\alpha = 0,02$. En négligeant les harmoniques du signal de sortie, montrer que la tension v_S peut s'écrire $v_S = V_{S0} (1 + \beta \sin \omega t)$. Exprimer et calculer la valeur numérique de V_{S0} et β .

Réponses page 453.

6.7 – Mars 1998

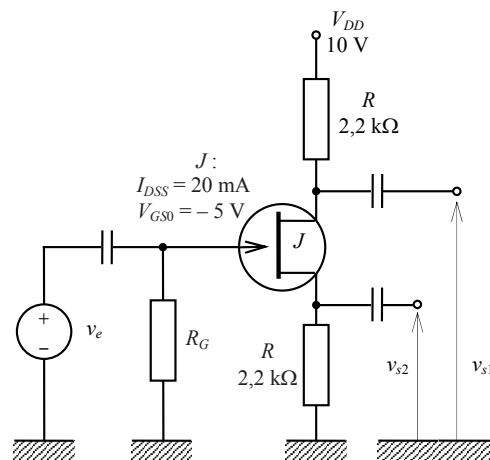


Fig. 109 – Exercice 6.7.

Dans le montage de la figure 109, les condensateurs ont une impédance négligeable à la fréquence de travail.

1. Déterminer le point de polarisation du transistor à effet de champ : $\{V_{GS}, I_D, V_{DS}\}$ et vérifier qu'il fonctionne en source de courant.
2. Calculer la transconductance en petits signaux du transistor au voisinage du point de polarisation.
3. Établir le schéma équivalent en petits signaux du montage complet en admettant que le FET est réduit à une seule source de courant commandée.
4. En supposant que la sortie inutilisée reste en circuit ouvert, exprimer et calculer les gains $G_1 = v_{s1}/v_e$ et $G_2 = v_{s2}/v_e$. Montrer que les deux sorties sont en opposition de phase.
5. Dans les mêmes conditions, exprimer et calculer les impédances de sortie Z_{s1} et Z_{s2} .

Réponses page 453.

6.8 – Janvier 1998

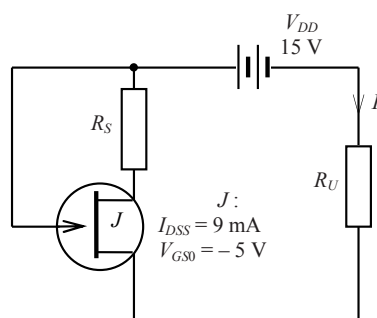


Fig. 110 – Exercice 6.8.

On peut réaliser une source de courant grâce au montage de la figure 110 où R_U représente la résistance d'utilisation.

1. Montrer que si le transistor fonctionne en régime de saturation, le courant I dans R_U ne dépend que de R_S et des caractéristiques du FET.
2. Quelle valeur faut-il donner à R_S pour que $I = 4 \text{ mA}$? Quelle est alors la tension V_{GS} du FET?
3. Quelle valeur maximale peut-on donner à la charge R_U pour que la source ainsi réalisée fonctionne comme un générateur de courant?
4. En utilisant pour le FET un schéma équivalent petits signaux réduit à une source commandée et une impédance de sortie r_{ds} , donner l'expression de l'impédance de sortie de la source de courant. Calculer sa valeur si $r_{ds} = 100 \text{ k}\Omega$.

Réponses page 454.

6.9 – Janvier 2003

Dans le montage de la figure 111, les condensateurs ont une impédance négligeable à la fréquence de travail. Les transistors Q_1 et Q_2 sont associés pour former un montage

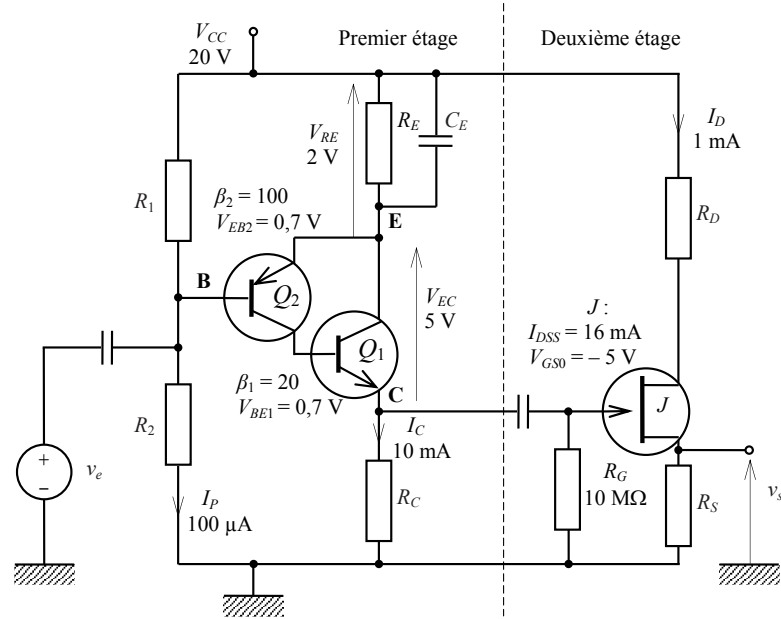


Fig. 111 – Exercice 6.9.

Darlington Q_D de type PNP dont la base **B** et l'émetteur **E** sont ceux du transistor Q_2 et dont le collecteur **C** est l'émetteur de Q_1 .

1. Exprimer le courant de collecteur I_C en fonction du courant de base du transistor équivalent et en déduire l'expression du gain en courant β de Q_D en fonction des gains β_1 et β_2 des transistors Q_1 et Q_2 . Simplifier l'expression en considérant que $\beta_1 \gg 1$ et $\beta_2 \gg 1$.
2. Représenter le schéma équivalent dynamique petits signaux de Q_D à l'aide des schémas équivalents de Q_1 et Q_2 réduits à une impédance d'entrée et à une source de courant commandée. Exprimer les paramètres hybrides de Q_D en fonction des paramètres de Q_1 et Q_2 et montrer que Q_D se réduit également à une impédance d'entrée et à une source de courant commandée. Donner une valeur numérique approchée des paramètres hybrides de Q_D .
3. Représenter le schéma de polarisation du premier étage du montage à l'aide du transistor équivalent Q_D . Calculer les résistances R_E , R_C , R_1 et R_2 pour obtenir le point de polarisation indiqué sur la figure 111.
4. Représenter le schéma équivalent dynamique petits signaux du premier étage à l'aide du schéma équivalent de Q_D . Exprimer le gain en tension à vide G_{v1} , l'impédance d'entrée Z_{e1} et l'impédance de sortie Z_{s1} de l'étage et calculer leur valeur numérique.
5. Déterminer la résistance R_S pour obtenir le point de polarisation indiqué sur la figure 111. Entre quelles valeurs peut varier V_{DS} pour que le FET fonctionne en générateur de courant ? Choisir R_D de telle sorte que V_{DS} soit approximativement au milieu de l'intervalle défini précédemment.
6. Représenter le schéma équivalent dynamique petits signaux du deuxième étage en supposant que le FET se réduise à une source de courant commandée et calculer la valeur de la transconductance du FET. Exprimer le gain en tension à vide G_{v2} ,

l'impédance d'entrée Z_{e2} et l'impédance de sortie Z_{s2} de l'étage et calculer leur valeur numérique.

7. Remplacer chacun des deux étages par un équivalent $\{G_v, Z_e, Z_s\}$ et en déduire le gain en tension à vide, l'impédance d'entrée et l'impédance de sortie du montage complet. Calculer leur valeur numérique.

Réponses page 454.

6.10 – Septembre 2002

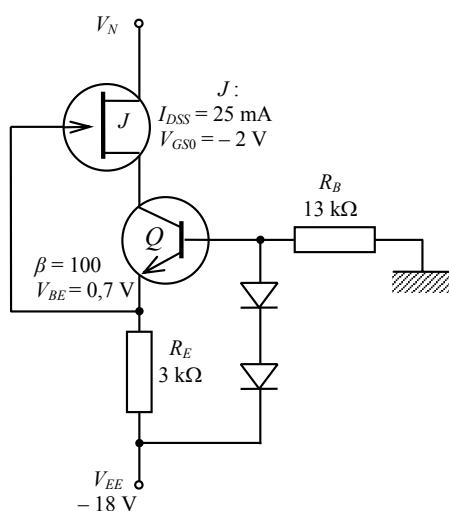


Fig. 112 – Exercice 6.10.

Le montage de la figure 112 est un générateur de courant. La tension V_{EE} est fixe et la tension V_N peut varier. Les caractéristiques du montage et des composants sont indiquées sur la figure.

1. En supposant que le FET J fonctionne en régime de générateur de courant, que le transistor Q fonctionne en régime linéaire et que les deux diodes conduisent, quelle est approximativement la tension aux bornes de chaque diode ? En déduire la tension V_B sur la base de Q (par rapport à la masse).
2. Quelle est la tension V_E sur l'émetteur de Q ? En déduire le courant d'émetteur et le courant de base de Q ainsi que le courant de drain de J .
3. Calculer la tension V_{GS} de J et la tension V_{CE} de Q . Vérifier que Q fonctionne effectivement en régime linéaire.
4. Calculer la tension V_{DS} de J lorsque $V_N = 18$ V et vérifier que dans ce cas, J fonctionne effectivement en régime de générateur de courant.
5. On diminue progressivement V_N . Jusqu'à quelle valeur peut-on descendre sans que le courant I_D varie ?
6. Calculer le courant dans les diodes et vérifier qu'elles sont effectivement passantes.

Réponses page 455.

6.11 – Janvier 2002

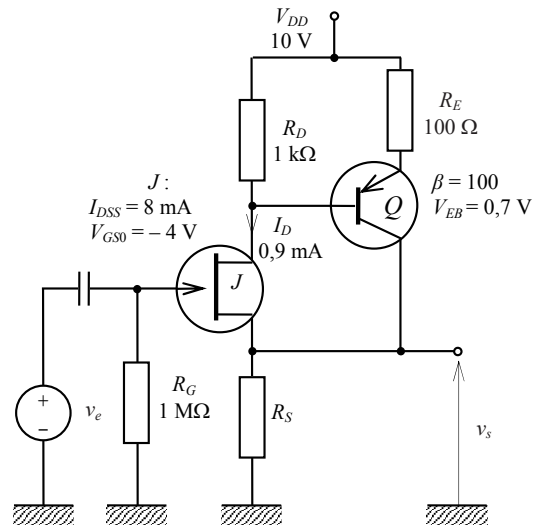


Fig. 113 – Exercice 6.11.

Dans le montage de la figure 113, le condensateur de liaison a une impédance négligeable à la fréquence de travail. Les caractéristiques des transistors et le courant de drain I_D de J sont indiqués sur la figure. On suppose *a priori* que J fonctionne en régime de générateur de courant et que Q fonctionne en régime linéaire.

1. Calculer la tension de polarisation V_{GS} du FET.
2. Montrer que le courant de collecteur I_C de Q s'exprime en fonction de I_D et des données du problème indiquées sur la figure. Calculer la valeur numérique de I_C .
3. Calculer la valeur de la résistance R_S pour obtenir les courants I_C et I_D requis. On arrondira cette valeur au kilohm le plus proche.
4. Calculer la tension V_{DS} de J et vérifier qu'il fonctionne bien en régime de générateur de courant.
5. Calculer la tension V_{CE} de Q et vérifier qu'il fonctionne bien en régime linéaire.
6. Donner une valeur approximative du paramètre g_m de J .
7. Donner une valeur approximative des paramètres hybrides h_{11} et h_{21} de Q .
8. Établir le schéma équivalent en petits signaux du montage en utilisant pour J un schéma équivalent réduit à sa transconductance g_m et pour Q un schéma équivalent réduit aux paramètres h_{11} et h_{21} .
9. On admettra que le courant de base i_b de Q s'exprime sous la forme $i_b = -g_b v_{gs}$ où g_b est une constante positive. Calculer le gain en tension en petits signaux $G_v = v_s/v_e$ et montrer qu'il est inférieur à l'unité. Calculer sa valeur numérique si $g_b = 0,11 \text{ mA/V}$.
10. Déterminer l'impédance d'entrée du montage.

Réponses page 456.

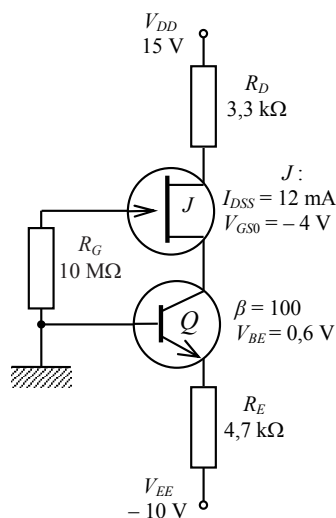


Fig. 114 – Exercice 6.12.

6.12 – Novembre 2000

Dans le montage de la figure 114 on admet que J fonctionne en générateur de courant et que Q fonctionne en régime linéaire.

1. Calculer le courant d'émetteur de Q .
2. En déduire la tension grille – source de J .
3. Calculer la tension collecteur – émetteur de Q et vérifier qu'il fonctionne effectivement en régime linéaire.
4. Calculer la tension drain – source de J et vérifier qu'il fonctionne effectivement en générateur de courant.

Réponses page 456.

6.13 – Septembre 2000

Les deux transistors à effet de champ de la figure 115 ont des caractéristiques identiques et on suppose *a priori* qu'ils fonctionnent tous les deux en régime de générateur de courant.

1. Déterminer l'état de polarisation $\{I_{D1}, V_{GS1}\}$ du transistor J_1 .
2. En déduire l'état de polarisation $\{I_{D2}, V_{GS2}\}$ du transistor J_2 .
3. Calculer la tension drain – source du transistor J_1 et vérifier qu'il fonctionne effectivement en régime de générateur de courant.
4. Même question pour J_2 .

Réponses page 457.

6.14 – Décembre 1999

Les deux transistors à effet de champ du montage de la figure 116 ont les mêmes caractéristiques et fonctionnent tous les deux en régime de saturation.

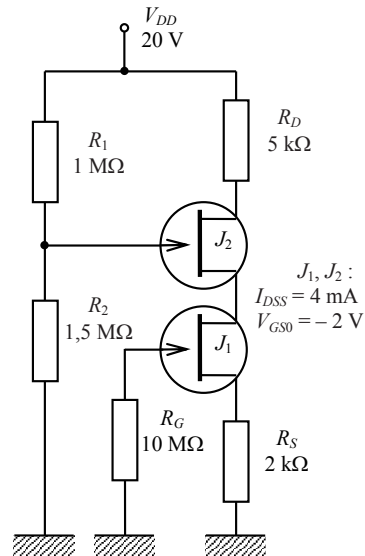


Fig. 115 – Exercice 6.13.

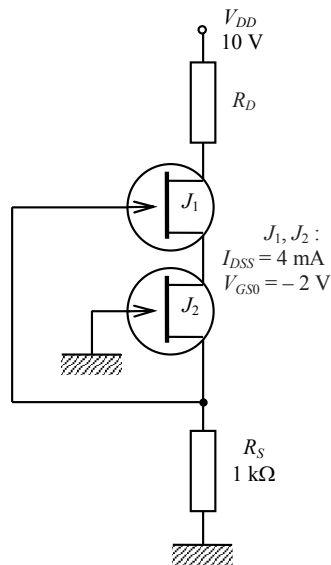


Fig. 116 – Exercice 6.14.

1. Expliquer pourquoi ils ont la même tension V_{GS} .
2. Calculer V_{GS} et en déduire la valeur du courant de drain I_D .
3. Calculer la tension V_{DS} du transistor J_2 et vérifier qu'il fonctionne en régime de saturation.
4. Quelle valeur faut-il donner à la résistance R_D pour que transistor J_1 soit polarisé de façon identique à J_2 ?

Réponses page 457.

6.15 – Juin 1999

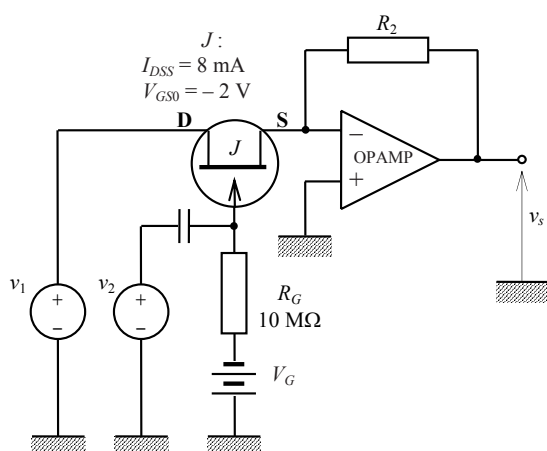


Fig. 117 – Exercice 6.15.

Dans le montage de la figure 117, le FET fonctionne en résistance variable, le condensateur de liaison présente une impédance nulle à la fréquence de travail.

1. La source v_2 est déconnectée, v_1 est une source dynamique sans composante continue. En appelant g_m la conductance drain – source du FET, exprimer le gain $G_v = v_s/v_1$ en fonction de g_m et des éléments du montage.
2. Exprimer g_m en fonction des caractéristiques du FET et de V_G et montrer que G_v varie linéairement en fonction de V_G . Déterminer R_2 pour que $0 \leq |G_v| \leq 120$.
3. Les sources v_1 et v_2 , maintenant toutes les deux connectées au montage, sont sinusoïdales : $v_1 = \hat{v}_1 \sin \omega_1 t$ et $v_2 = \hat{v}_2 \sin \omega_2 t$. Montrer que la tension de sortie v_s est un signal modulé en amplitude du type $v_s = \hat{v}_s (1 + m \sin \omega_2 t) \sin \omega_1 t$. Exprimer l'amplitude \hat{v}_s de la porteuse et l'indice de modulation m en fonction de \hat{v}_1 et \hat{v}_2 .

Réponses page 457.

6.16 – Septembre 1996

Les condensateurs du montage de la figure 118 ont une impédance négligeable à la fréquence de travail.

En utilisant un schéma équivalent simplifié pour le transistor à effet de champ, représenter le schéma équivalent du montage et déterminer le gain en tension : $G_v = v_s/v_e$.

Réponses page 457.

7 – Transistors MOS

7.1 – Septembre 1999

La figure 119 représente un amplificateur MOS à source commune dont les caractéristiques et le courant de drain sont indiqués sur la figure.

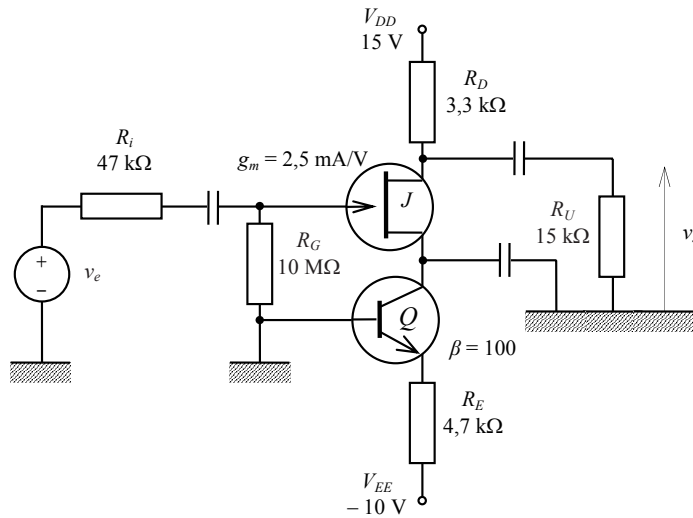


Fig. 118 – Exercice 6.16.

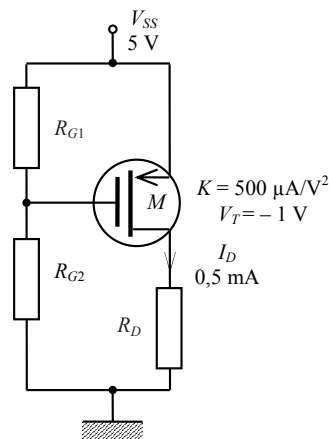


Fig. 119 – Exercice 7.1.

1. En supposant que le MOS fonctionne en régime de saturation, calculer V_{GS} et déterminer le rapport R_{G2}/R_{G1} permettant d'obtenir le point de polarisation recherché.
2. Quelle valeur maximale peut-on attribuer à R_D pour que le MOS fonctionne en régime de saturation ?
3. On donne à R_D la moitié de la valeur calculée précédemment, calculer V_{DS} et déterminer la valeur de la transconductance en petits signaux g_m du MOS.
4. Établir le schéma équivalent du montage pour les petits signaux appliqués sur la grille et la sortie prélevée sur le drain du MOS lorsque celui-ci est réduit à la seule transconductance g_m .
5. Exprimer et calculer le gain en tension de l'amplificateur ainsi réalisé. Exprimer l'impédance d'entrée du montage et calculer R_{G1} et R_{G2} pour qu'elle soit égale à 1,2 MΩ.

Réponses page 458.

7.2 – Juin 1999

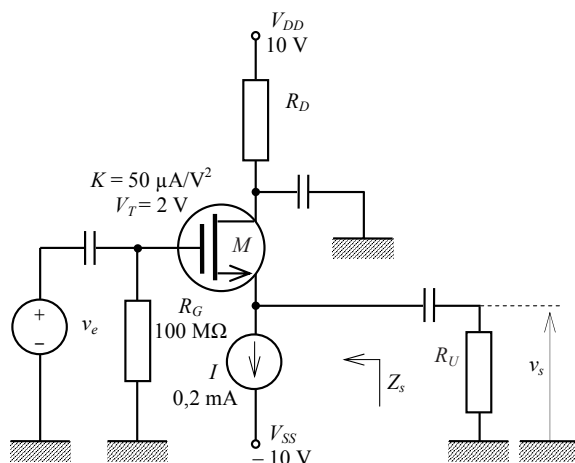


Fig. 120 – Exercice 7.2.

Dans le montage de la figure 120 les condensateurs présentent une impédance nulle pour les petits signaux alternatifs à la fréquence de travail.

1. Déterminer la tension de polarisation V_{GS} du MOS et déterminer la tension aux bornes du générateur de courant I .
2. Quelle valeur maximale R_{Dmax} peut-on attribuer à R_D pour que le MOS fonctionne en régime de saturation ? On donne à R_D une valeur égale à la moitié de R_{Dmax} . Calculer la tension de polarisation V_{DS} .
3. Représenter le schéma équivalent en petits signaux du montage en réduisant le schéma équivalent du MOS à une transconductance g_m dont on calculera la valeur numérique.
4. Exprimer le gain en tension G_v du montage et représenter son évolution en fonction de R_U pour $R_U \in [0, \infty[$. Pour quelle valeur de R_U obtient-on $G_v = 0,5$?
5. Calculer l'impédance de sortie Z_S du montage en amont de R_U (cf. Fig. 120).

Réponses page 458.

7.3 – Février 1999

1. Déterminer la polarisation du transistor MOS de la figure 121.a en calculant V_{GS} , V_{DS} et I_D . Vérifier que le transistor fonctionne en régime de saturation.
2. En déduire la transconductance g_m du transistor.
3. On place une source dynamique petits signaux v_e comme l'indique la figure 121.b. En utilisant pour le transistor un schéma équivalent réduit à une source de courant commandée, établir le schéma équivalent en petits signaux du montage.
4. Calculer le gain en tension du montage.

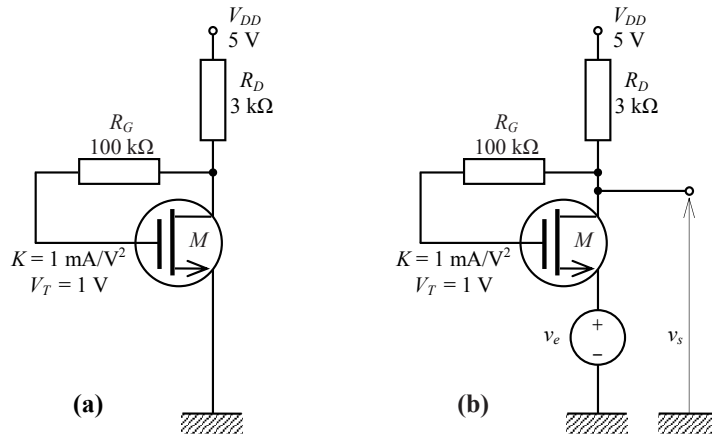


Fig. 121 – Exercice 7.3.

5. Calculer l'impédance d'entrée et l'impédance de sortie du montage.

Réponses page 459.

7.4 – Mars 1998

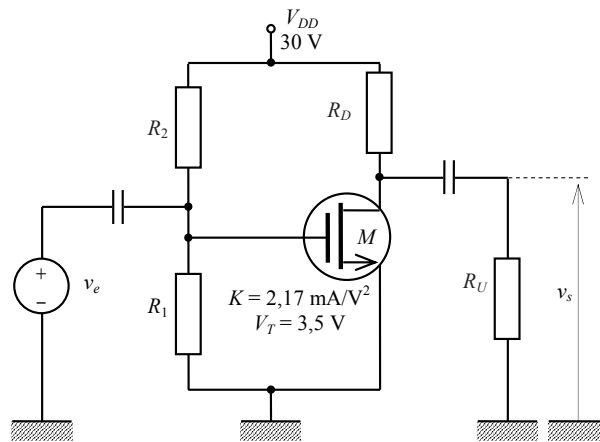


Fig. 122 – Exercice 7.4.

Dans le montage de la figure 122, on suppose que les condensateurs ont une impédance négligeable à la fréquence de travail et que le point de polarisation est situé au milieu de la droite de charge.

1. Exprimer la tension V_{GS} du MOS en fonction des caractéristiques du transistor et des éléments du montage.
2. En déduire l'expression de la transconductance g_m du transistor.
3. Représenter le schéma équivalent en petits signaux du montage en admettant que le MOS est réduit à une simple source de courant commandée.

4. Exprimer le gain $G_v = v_s/v_e$ du montage en fonction de K , V_{DD} , R_D et R_U .
5. En supposant que R_U est fixée, quelle condition doit remplir R_D pour que G_v soit maximal ? Que vaut-il alors ?
6. Application numérique : calculer G_{vmax} lorsque $R_U = 10 \text{ k}\Omega$.

Réponses page 459.

7.5 – Septembre 1997

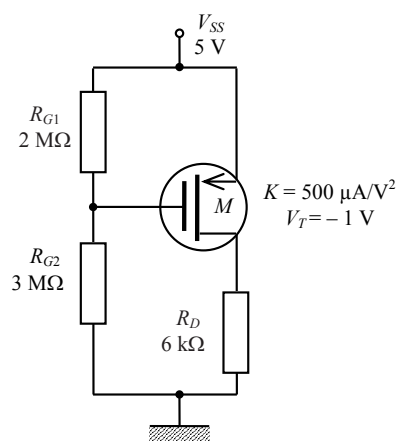


Fig. 123 – Exercice 7.5.

En supposant que le transistor du montage de la figure 123 fonctionne en régime de saturation :

1. Déterminer le point de polarisation et vérifier le régime de fonctionnement.
2. Déterminer la transconductance dynamique du transistor au point de polarisation.

Réponses page 460.

7.6 – Mars 1995

La caractéristique $i_D(v_{GS})$ du transistor MOS utilisé dans le schéma de la figure 124.a est représentée figure 124.b. On suppose que le condensateur de liaison a une impédance négligeable à la fréquence de travail.

1. On donne $V_{DS} = 10 \text{ V}$. Calculer la tension V_{GS} et le courant I_D compte tenu de la caractéristique du transistor MOS. En déduire la valeur de la résistance R_D .
2. Calculer la transconductance du transistor MOS au point de fonctionnement.
3. En utilisant un schéma équivalent petits signaux réduit à un générateur de courant commandé en tension, établir le schéma équivalent dynamique de l'amplificateur.
4. Exprimer le gain en tension de l'étage et simplifier l'expression en tenant compte de la valeur des composants. Application numérique.

Réponses page 460.

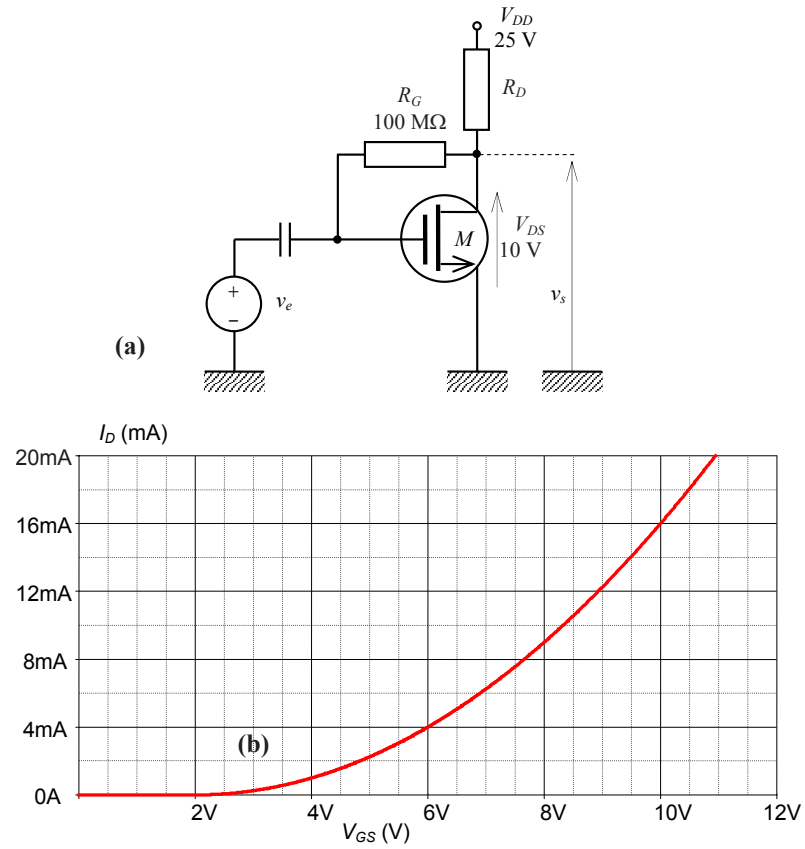


Fig. 124 – Exercice 7.6.

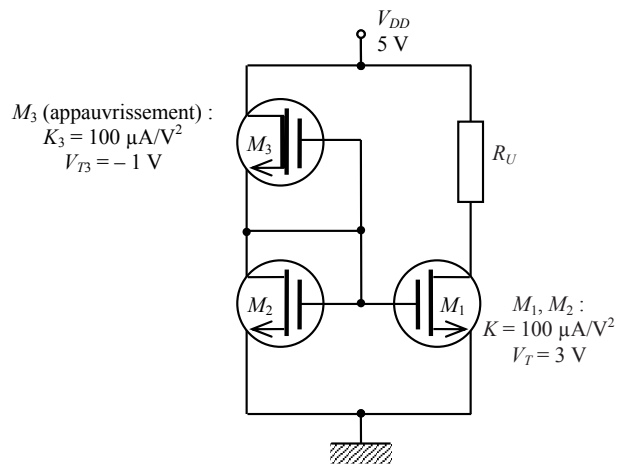


Fig. 125 – Exercice 7.7.

7.7 – Mai 2000

Les transistors nMOS à enrichissement M_1 et M_2 du circuit de la figure 125 sont identiques.

1. En supposant que tous les transistors fonctionnent en régime de saturation, déterminer le courant I_U dans R_U .
2. Calculer la tension V_{GS} de M_1 et M_2 ainsi que les tensions V_{DS} de M_3 et M_2 et vérifier que ces deux transistors fonctionnent en régime de saturation.
3. À partir de quelle valeur de R_U le transistor M_1 cesse-t-il de fonctionner en régime de saturation ?

Réponses page 460.

7.8 – Mai 2000

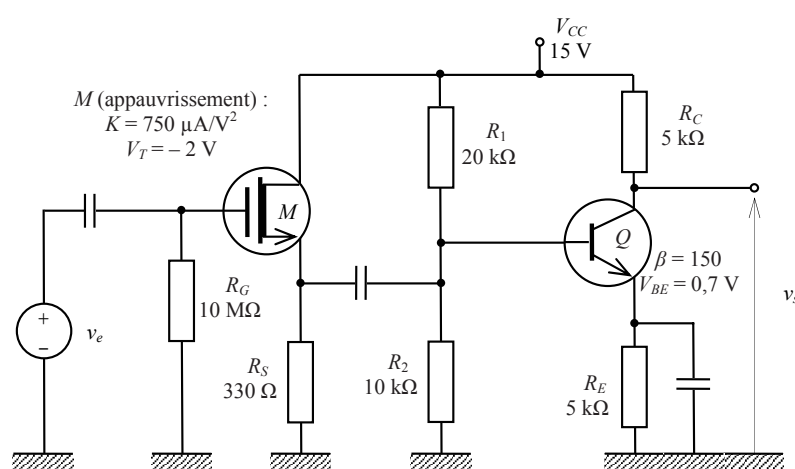


Fig. 126 – Exercice 7.8.

Dans le montage de la figure 126 on suppose que les condensateurs ont une impédance négligeable en petits signaux à la fréquence de travail.

1. Déterminer les conditions de polarisation $\{I_D, V_{GS}, V_{DS}\}$ du MOS et vérifier qu'il fonctionne en régime de saturation.
2. Déterminer les conditions de polarisation $\{I_B, I_C, V_{CE}\}$ du BJT et vérifier qu'il fonctionne en régime linéaire.
3. Calculer la transconductance g_m du MOS au voisinage du point de polarisation. Évaluer l'impédance d'entrée h_{11} et le gain dynamique h_{21} du BJT au voisinage du point de polarisation.
4. En admettant pour le MOS un schéma équivalent dynamique réduit à une source commandée de transconductance g_m , établir le schéma équivalent dynamique de l'étage d'entrée. Exprimer son gain en tension à vide G_{v1} , ses impédances d'entrée et de sortie Z_{e1} et Z_{s1} et calculer les valeurs numériques.
5. En admettant pour le BJT un schéma équivalent dynamique réduit à $\{h_{11}, h_{21}\}$, établir le schéma équivalent dynamique de l'étage de sortie. Exprimer son gain en tension à vide G_{v2} , ses impédances d'entrée et de sortie Z_{e2} et Z_{s2} et calculer les valeurs numériques.

6. En remplaçant chaque étage par un schéma équivalent synthétique $\{Z_{e1}, G_{v1}, Z_{s1}\}$ et $\{Z_{e2}, G_{v2}, Z_{s2}\}$, établir le schéma équivalent de l'amplificateur complet et exprimer son gain en tension total à vide et ses impédances d'entrée et de sortie Z_e et Z_s . Calculer les valeurs numériques.

Réponses page 461.

7.9 – Février 2000

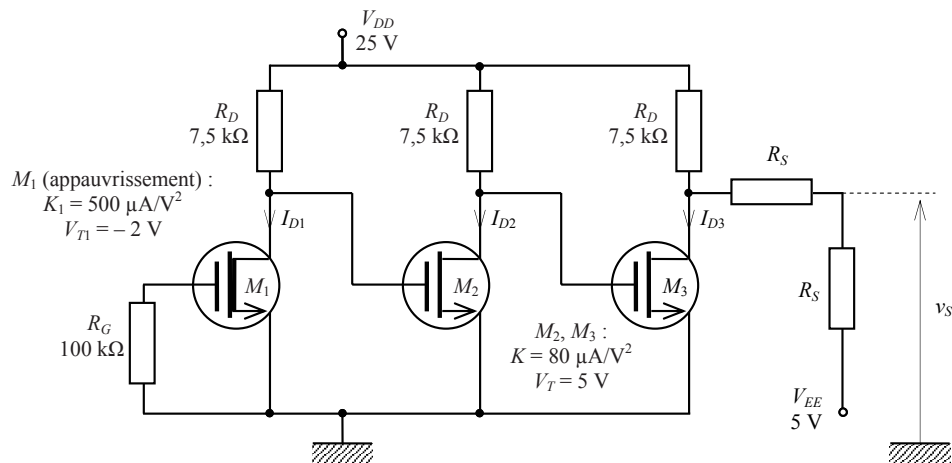


Fig. 127 – Exercice 7.9.

Dans le montage de la figure 127 on suppose que les deux transistors MOS M_2 et M_3 sont identiques. Les éléments du montage et les caractéristiques des MOS sont précisés sur la figure.

1. En supposant que M_1 fonctionne en régime de saturation, déterminer le courant de polarisation I_{D1} et la tension V_{DS1} . En déduire que M_1 fonctionne effectivement en régime de saturation.
2. Même question pour M_2 , calculer I_{D2} , V_{DS2} et vérifier le régime de fonctionnement.
3. Même question pour M_3 , calculer I_{D3} .
4. Calculer R_S pour que $v_S = 0$. Calculer alors V_{DS3} et vérifier que M_3 fonctionne en régime de saturation. Que vaut le courant dans R_S ?

Réponses page 461.

7.10 – Juin 1999

Les caractéristiques des transistors MOS et les valeurs des composants du montage sont indiquées sur la figure 128.

1. Déterminer la valeur de V_{GS} du MOS M_1 pour que le courant I_{D1} soit de 0,4 mA.
2. En déduire la valeur de R_1 et vérifier que M_1 fonctionne en régime de saturation.
3. Calculer le courant I_{D2} et montrer qu'il est indépendant de R_2 si M_2 fonctionne en régime de saturation.

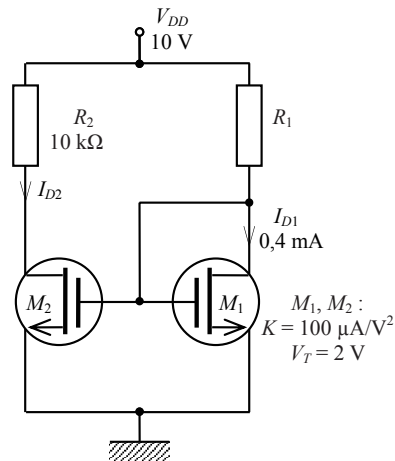


Fig. 128 – Exercice 7.10.

4. Quelle valeur maximale peut-on donner à R_2 pour que I_{D2} reste indépendant de R_2 ?

Réponses page 462.

7.11 – Février 1999

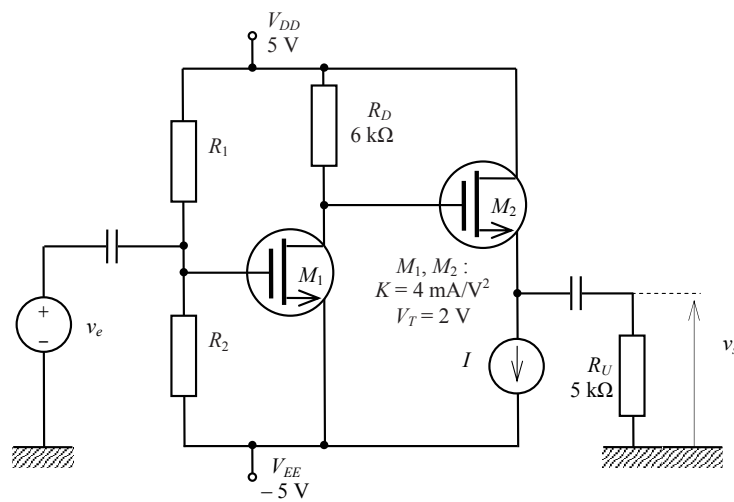


Fig. 129 – Exercice 7.11.

Dans le montage de la figure 129, on suppose que les deux transistors MOS M_1 et M_2 ont les mêmes caractéristiques et que, pour les petits signaux, à la fréquence de travail, les condensateurs présentent une impédance négligeable devant les autres impédances du circuit.

1. Déterminer l'état de polarisation $\{V_{GS1}, I_{D1}\}$ pour que le transistor M_1 présente une transconductance $g_{m1} = 2 \text{ mA/V}$. Calculer V_{DS1} et vérifier que M_1 fonctionne en régime de saturation.
2. Déterminer le rapport R_1/R_2 pour que M_1 soit correctement polarisé.
3. Déterminer l'état de polarisation V_{GS2} et déterminer la valeur de la source de courant I pour que le transistor M_2 présente une transconductance $g_{m2} = 4 \text{ mA/V}$. Calculer V_{DS2} et vérifier que M_2 fonctionne en régime de saturation.
4. En utilisant pour les transistors un schéma équivalent réduit à une source de courant commandée, établir le schéma équivalent en petits signaux du montage.
5. Calculer le gain en tension, l'impédance d'entrée et l'impédance de sortie du montage. Déterminer R_1 et R_2 pour que l'impédance d'entrée du montage soit de $230 \text{ k}\Omega$ environ.

Réponses page 462.

7.12 – Mars 1996

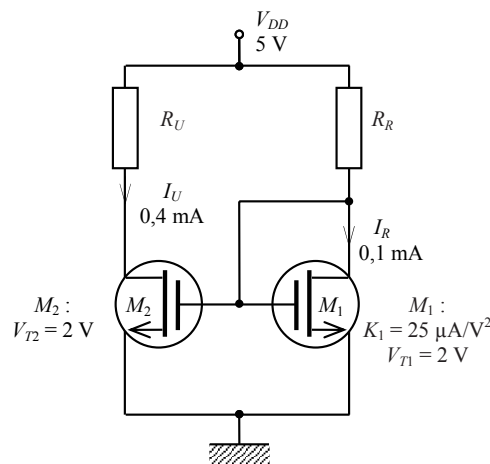


Fig. 130 – Exercice 7.12.

Dans le miroir de courant représenté sur la figure 130 les deux transistors MOS ont la même tension de seuil V_T mais pas le même paramètre de courant K .

1. Déterminer la valeur de R_R pour que $I_R = 0,1 \text{ mA}$.
2. Montrer que le courant I_U s'exprime en fonction de I_R et des paramètres de courant K_1 et K_2 des transistors M_1 et M_2 mais ne dépend pas de R_U . Déterminer la valeur de K_2 pour que $I_U = 0,4 \text{ mA}$.
3. Quelle condition doit remplir R_U pour que I_U reste constant et indépendant de R_U ?

Réponses page 462.

7.13 – Septembre 1996

Les transistors M_1 et M_2 du montage de la figure 131 ont des caractéristiques symétriques.

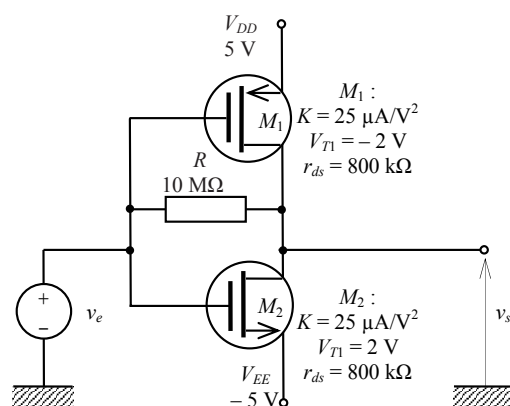


Fig. 131 – Exercice 7.13.

1. En utilisant pour chacun des transistors du circuit un schéma équivalent petits signaux réduit à un générateur de courant commandé de transconductance g_m et une résistance de sortie r_{ds} , représenter le schéma équivalent du circuit.
2. En supposant que la sortie est à vide (pas de résistance de charge), exprimer le gain en tension : $G = v_s/v_e$.
3. Exprimer l'impédance d'entrée du circuit Z_e .
4. Application numérique : calculer G et Z_e .

Réponses page 463.

7.14 – Mars 1996

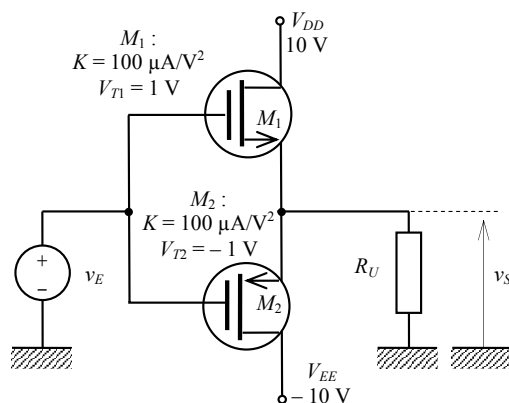


Fig. 132 – Exercice 7.14.

Dans le circuit de la figure 132, les deux transistors MOS ont le même paramètre de courant K et la même tension de seuil en valeur absolue. La tension v_E appliquée à l'entrée est sinusoïdale d'amplitude 5 V.

1. Sortie à vide : $R_U = \infty$, représenter en correspondance sur le même diagramme, quelques périodes du signal d'entrée et du signal de sortie v_S en précisant les amplitudes.
2. Quelle valeur faut-il donner à R_U pour que l'amplitude du signal de v_S soit la moitié de celle de v_E ? Représenter en correspondance pour quelques périodes, le courant dans chaque transistor.

Réponses page 463.

7.15 – Mars 1996

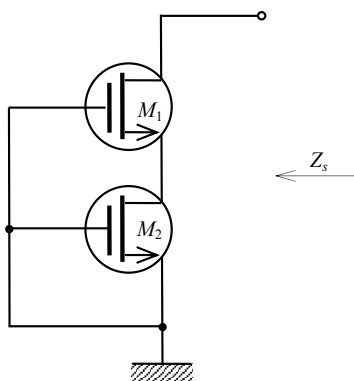


Fig. 133 – Exercice 7.15.

En prenant pour chaque transistor de la figure 133 un schéma équivalent réduit à la transconductance g_m et à la résistance de sortie r , respectivement $\{g_{m1}, r_1\}$ et $\{g_{m2}, r_2\}$:

1. Représenter le schéma équivalent du circuit.
2. Exprimer l'impédance de sortie Z_s du montage.
3. Simplifier l'expression obtenue en supposant $g_{m1}r_1 \gg 1$ et $g_{m2}r_2 \gg 1$.

Réponses page 464.

7.16 – Mars 1995

La figure 134.a représente une paire différentielle à transistor MOS. On suppose que les deux transistors sont identiques et leur caractéristique $i_D(v_{GS})$ est celle de la figure 134.b.

1. Exprimer les courants I_1 et I_2 en fonction de la tension différentielle v_d , du courant I_0 et du paramètre K des transistors MOS.
2. Entre quelles limites ces courants peuvent-ils varier? En déduire les valeurs limites de v_d . Tracer sommairement $I_1(v_d)$ et $I_2(v_d)$.
3. Exprimer la tension de sortie v_s en fonction de v_d , I_0 , R_D , et K . Donner une expression approchée lorsque v_d est voisin de zéro. En déduire l'expression du gain différentiel à très faible niveau.
4. Déterminer la valeur R_D de R_{D1} et R_{D2} pour que le gain différentiel soit environ 2 en valeur absolue.

Réponses page 464.

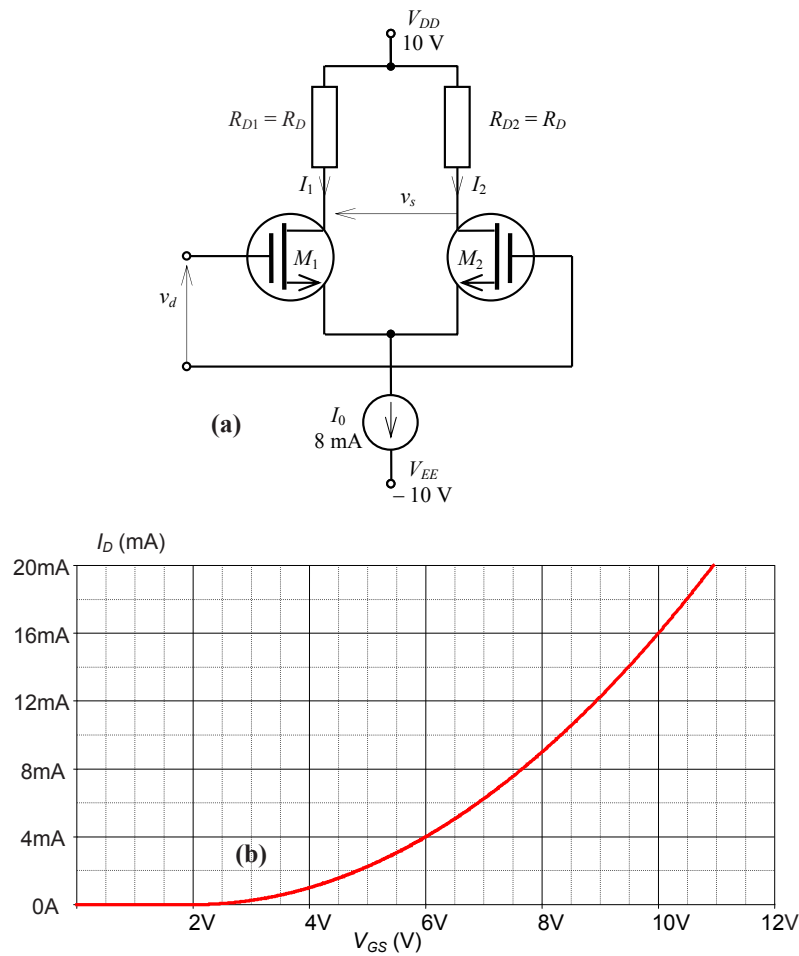


Fig. 134 – Exercice 7.16.

8 – Circuits logiques

8.1 – Septembre 2002

La figure 135 représente un testeur de niveau logique, la tension V à mesurer peut prendre les valeurs 0 ou 5 V. Lorsqu'elle conduit, la diode électroluminescente (LED) a une tension de seuil de 1,5 V et s'allume si le courant direct qui la traverse est supérieur à $I_{D0} = 1 \text{ mA}$. Les caractéristiques des autres composants sont indiquées sur la figure.

1. Déterminer les courants et les tensions dans le circuit lorsque $V = 0$ et déterminer si la LED est allumée ou éteinte.
2. Même question lorsque $V = 5 \text{ V}$.

Réponses page 464.

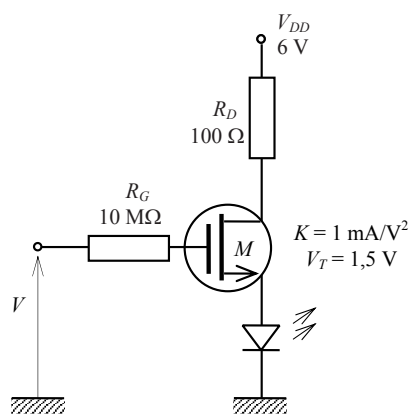


Fig. 135 – Exercice 8.1.

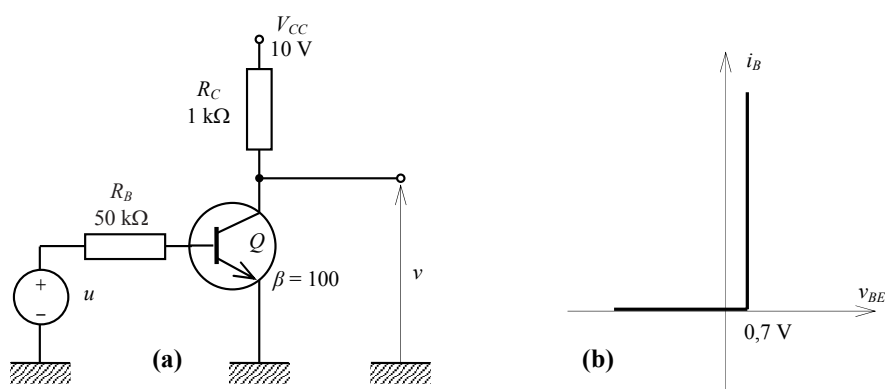


Fig. 136 – Exercice 8.2.

8.2 – Mars 2000

On admet que la jonction base – émetteur du transistor de la figure 136.a a la caractéristique idéalisée de la figure 136.b et que lorsqu'il est saturé la tension V_{CE} est nulle.

1. Montrer que lorsque la tension u augmente depuis la valeur zéro, le transistor passe par trois états de comportement dont on définira les limites.
2. En déduire la fonction de transfert $v(u)$ du montage pour $0 \leq u \leq 7$ V.

Réponses page 465.

8.3 – Décembre 1995

Les caractéristiques et les valeurs des composants sont indiquées sur la figure 137.

Déterminer la caractéristique de transfert $v_S(v_E)$ du montage. Tracer cette caractéristique pour $0 \leq v_E \leq 6$ V. Préciser les valeurs de v_E entre lesquelles le transistor fonctionne en régime linéaire.

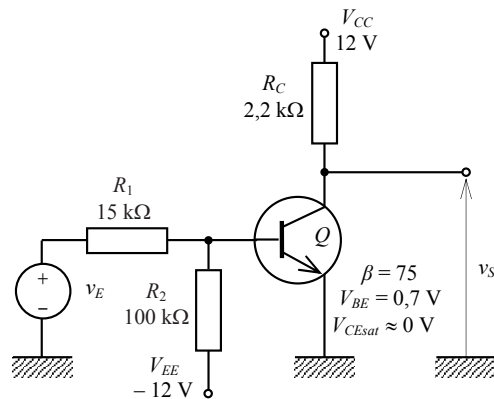


Fig. 137 – Exercice 8.3.

Réponses page 466.

9 – Logique combinatoire et logique séquentielle

9.1 – Janvier 2006

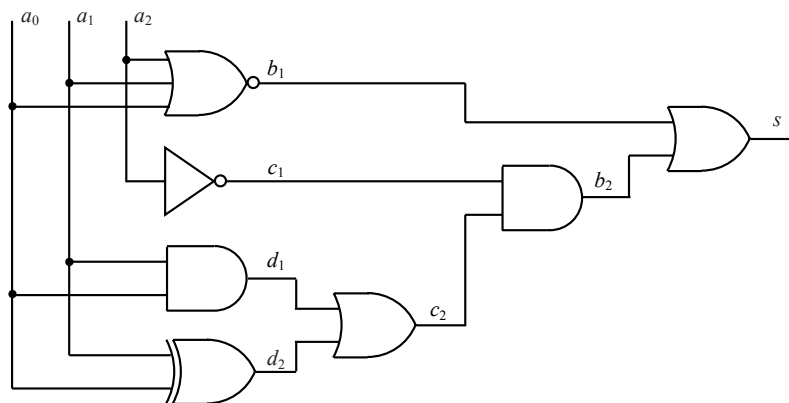


Fig. 138 – Exercice 9.1.

Un concepteur « distrait » a réalisé le circuit logique de la figure 138.

1. Donner les expressions logiques des sorties de chaque opérateur en fonction des variables d'entrée a_0 , a_1 , a_2 .
2. En déduire l'expression logique de la sortie S .
3. Simplifier cette expression et montrer que S ne dépend que d'une seule des variables d'entrée. Quelle est la fonction logique réalisée ?

Réponses page 466.

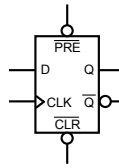


Fig. 139 – Exercice 9.2.

9.2 – Janvier 2006

On veut réaliser un compteur modulo 5 ou 8 selon la valeur de la variable de commande x :

Si $x = 0$ le compteur décrit la séquence : $0 - 1 - 2 - 3 - 4 - 5 - 6 - 7 - 0 - 1 \dots$

Si $x = 1$ le compteur décrit la séquence : $0 - 1 - 2 - 3 - 4 - 0 - 1 \dots$

Si x change d'état avant la valeur « 4 » le compteur poursuit le comptage correspondant à la nouvelle valeur de x .

Si x passe de 0 à 1 après la valeur « 4 » le compteur revient à 0 et recommence le comptage modulo 8.

1. Dessiner le diagramme des états et des transitions.
2. Combien faut-il de bascules pour coder tous les états ?
3. Proposer un codage des différents états.
4. Dresser le tableau des états présents et des états suivants ainsi que les codes correspondants en fonction de la variable de sélection x .
5. En déduire les équations logiques du circuit combinatoire reliant entrées et sorties dans le cas d'une réalisation à l'aide de bascules D (Fig. 139). Proposer un schéma de réalisation minimisant le nombre de portes logiques.
6. Quel est l'état logique à appliquer sur les entrées \overline{PRE} et \overline{CLR} des bascules D de type 7474 de la figure 139 pour qu'elles fonctionnent normalement. Ces bascules s'activent-elles par les fronts montants ou descendants du signal d'horloge ?

Réponses page 466.

9.3 – Janvier 2007

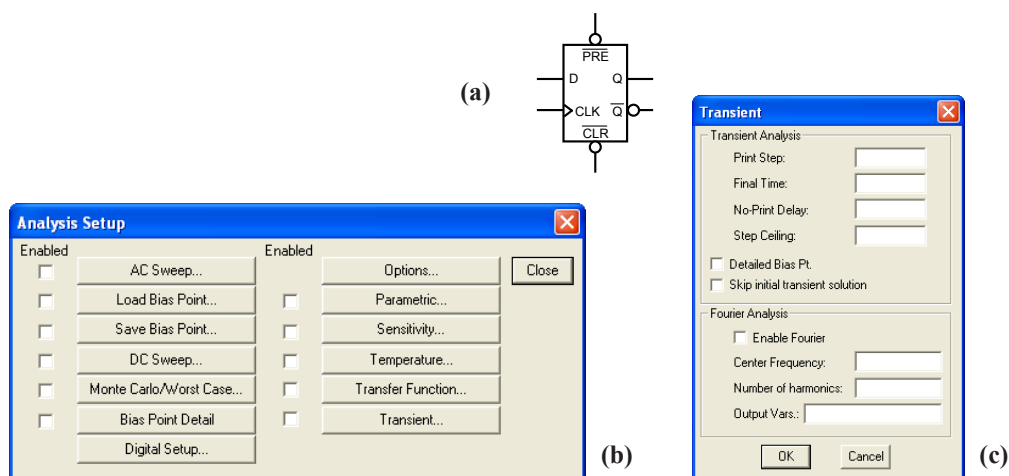
On souhaite convertir un mot binaire $\{C_3 C_2 C_1 C_0\}$ en une sortie décimale S donnée par le tableau II.

1. Combien faut-il de variables binaires a_i pour coder S en binaire naturel ?
2. Donner l'expression logique de chaque bit de sortie a_i en fonction des entrées C_j .
3. Montrer qu'à l'exception d'un des bits de sortie dont l'expression est très simple, les autres peuvent s'exprimer uniquement à l'aide de portes OU et OU exclusif.

Réponses page 467.

Tableau II – Exercice 9.3.

C_3	C_2	C_1	C_0	S
0	0	0	0	0
0	0	0	1	1
0	0	1	1	2
0	1	1	1	3
1	1	1	1	4
1	1	1	0	5
1	1	0	0	6
1	0	0	0	7

**Fig. 140 – Exercice 9.4.**

9.4 – Janvier 2007

À l'aide d'un circuit séquentiel synchrone, on veut réaliser l'affichage de la séquence suivante :

0 – 1 – 2 – 3 – 2 – 1 – 0 – 1 – 2 – 3 – 2 – 1 – 0 ...

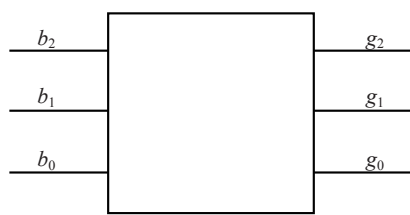
1. Dessiner le diagramme des états et des transitions.
2. Combien faut-il de bascules pour coder tous les états ?
3. Combien faut-il de bits pour coder la sortie ?
4. Proposer un codage des différents états.
5. Dresser le tableau des états présents, des états suivants et des sorties ainsi que les codes correspondants.
6. Dans le cas d'une réalisation à l'aide de bascules D (Fig. 140.a), donner les équations logiques du circuit combinatoire reliant les entrées et les sorties des bascules ainsi que les équations des variables de sortie. Proposer un schéma de réalisation minimisant le nombre de portes logiques.
7. Quel est l'état logique à appliquer sur les entrées asynchrones \overline{PRE} et \overline{CLR} des bascules D de type 7474 de la figure 140.a pour qu'elles fonctionnent normalement ? Quel

composant de *PSpice* peut-on utiliser pour réaliser cet état ? Les bascules D 7474 s'activent-elles par les fronts montants ou descendants du signal d'horloge ?

8. Pour vérifier le fonctionnement du circuit logique, on utilise le simulateur *PSpice*. Parmi les choix proposées par le simulateur (Fig. 140.b), quel(s) type(s) d'analyse doit-on utiliser ? Quelle précaution faut-il prendre pour initialiser correctement les bascules et comment procède-t-on ?
9. L'horloge utilisée pour effectuer la simulation a une fréquence de 1 MHz. Quelle valeur doit-on attribuer aux paramètres de la simulation indiqués sur la figure 140.c pour vérifier complètement le fonctionnement du circuit ?

Réponses page 467.

9.5 – Janvier 2005



Décimal N	Naturel			Gray		
	b_2	b_1	b_0	g_2	g_1	g_0
0	0	0	0	0	0	0
1	0	0	1	0	0	1
2	0	1	0	0	1	1
3	0	1	1	0	1	0
4	1	0	0	1	1	0
5	1	0	1	1	1	1
6	1	1	0	1	0	1
7	1	1	1	1	0	0

Fig. 141 – Exercice 9.5.

On appelle code Gray une représentation binaire des nombres dans laquelle un seul bit change d'état lorsque le nombre augmente ou diminue d'une unité comme le montre le tableau de la figure 141.

1. Exprimer chaque bit g_0 , g_1 , g_2 du code Gray en fonction des bits du code binaire naturel b_0 , b_1 , b_2 . En déduire qu'un seul type d'opérateur logique est nécessaire pour effectuer la conversion, lequel ?
2. Compléter la figure 141 en représentant le circuit logique permettant de convertir un nombre binaire naturel en nombre en code Gray.

Réponses page 468.

9.6 – Janvier 2005

On appelle demi-additionneur un circuit logique permettant d'effectuer la somme de deux nombres binaires avec une retenue comme le représente schématiquement la figure 142.

1. Représenter la table de vérité donnant la somme s et la retenue r en fonction des bits d'entrée a et b .
2. Exprimer les variables s et r en fonction de a et b .
3. Compléter la figure 142 en représentant le circuit logique permettant de réaliser ces fonctions.

Réponses page 468.

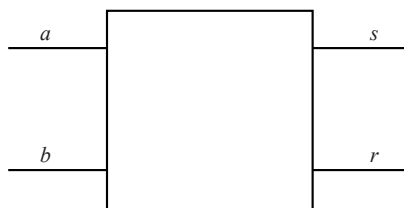


Fig. 142 – Exercice 9.6.

9.7 – Janvier 2005

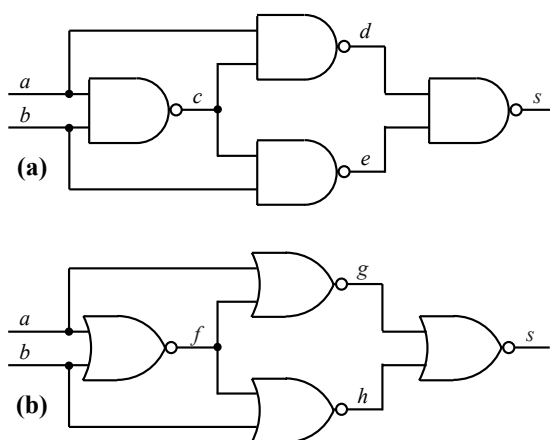


Fig. 143 – Exercice 9.7.

1. Exprimer la sortie S de chacun des circuits logiques représentés figure 143 en fonction des entrées a et b .
2. Quelles sont les fonctions logiques réalisées ? Quels symboles peut-on utiliser pour les représenter ?

Réponses page 469.

9.8 – Janvier 2005

À l'instant initial, les bascules D du circuit logique de la figure 144 sont à « 0 ».

1. Représenter le chronogramme des signaux q_0 , q_1 , d_0 , d_1 , S et T pour une dizaine de périodes de l'horloge H .
2. En comparant les signaux H et T , déterminer quelle est la fonction réalisée par le circuit.

Réponses page 469.

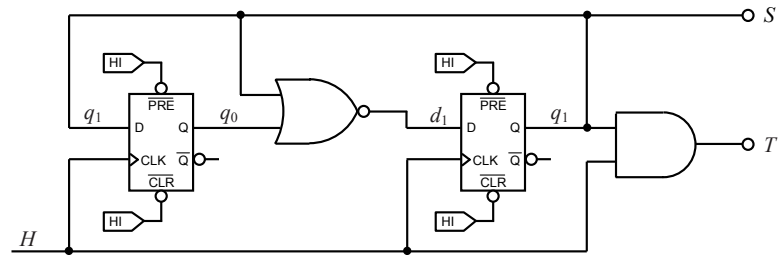


Fig. 144 – Exercice 9.8.

9.9 – Janvier 2005

On veut réaliser un circuit séquentiel synchrone permettant l’affichage successif des nombres :
 $0 - 2 - 3 - 1 - 0 - 2 - 3 - 1 - 0 \dots$

1. Combien faut-il de bascules D pour synthétiser cette séquence ?
2. Établir le tableau des états précédents et suivants ainsi que les codes binaires associés.
3. Exprimer les entrées des bascules en fonction des sorties suivantes.
4. Représenter le circuit logique réalisant la séquence demandée.

Réponses page 469.

9.10 – Juin 2005

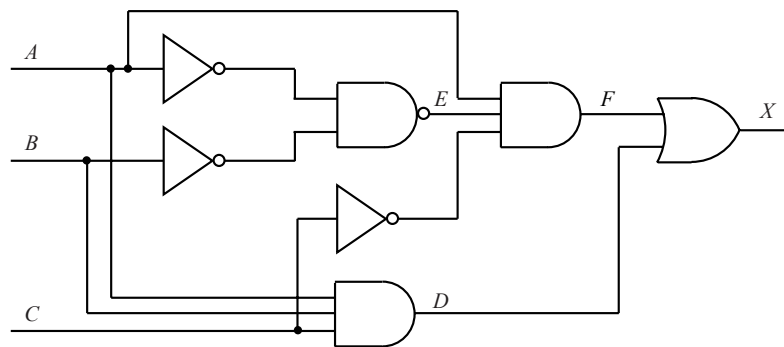


Fig. 145 – Exercice 9.10.

Soit le circuit logique représenté sur la figure 145.

1. Établir la relation liant la sortie X aux entrées A , B , C .
2. Simplifier le circuit pour le ramener à deux portes et un inverseur.

Réponses page 469.

9.11 – Janvier 2004

Le circuit de la figure 146 est réalisé à l’aide de portes ET (dont une à 8 entrées) et de bascules D dont les horloges sont actives à la transition sur front montant.

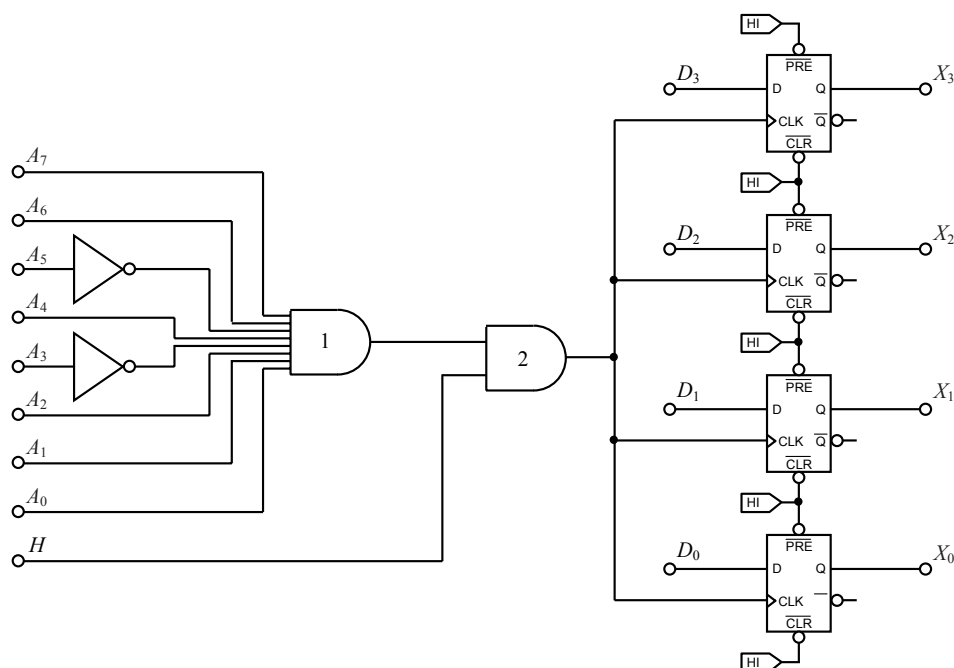


Fig. 146 – Exercice 9.11.

1. Quel code $N = A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0$ doit-on générer pour que les données $D_3 D_2 D_1 D_0$ soient transférées dans les sorties $X_3 X_2 X_1 X_0$?
Sur quel front l'horloge H est-elle active ?
2. Si $X_3 X_2 X_1 X_0 = 0110$, $A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0 = 11111111$
et $D_3 D_2 D_1 D_0 = 1101$,
quelle est la valeur de $X_3 X_2 X_1 X_0$ après le coup d'horloge ?
3. Comment doit-on placer des inverseurs en entrées de la porte 1 pour transférer les données D_i en X_i quand $N = 3$?

Réponses page 469.

9.12 – Janvier 2003

Soient deux bits A et B . On veut construire un circuit fournissant trois sorties indiquant les cas suivants :

- a) égalité de A et B ,
 - b) A inférieur à B ,
 - c) A supérieur à B .
1. Écrire les équations logiques correspondant aux trois sorties.
 2. Faire le schéma du circuit réalisant l'ensemble des trois fonctions.

Réponses page 470.

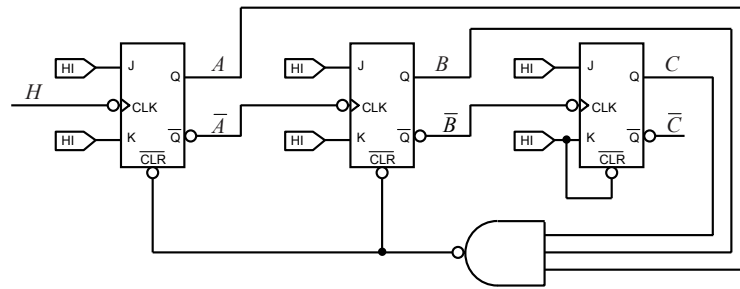


Fig. 147 – *Exercice 9.13.*

9.13 – Janvier 2002

Le circuit de la figure 147 utilise des bascules JK dont les horloges sont actives au front descendant. Les remises à zéro \overline{CLR} sont asynchrones et actives au niveau bas.

1. Le circuit a-t-il un fonctionnement synchrone ou asynchrone?
2. Indiquez la suite des valeurs fournies par ce circuit si au départ on a : $A = B = C = 0$.

Réponses page 470.

9.14 – Janvier 2002

Un nombre binaire de 4 bits A est noté $A_3 A_2 A_1 A_0$, A_0 étant le bit de poids faible et A_3 le bit de poids fort.

Concevoir un circuit logique tel que sa sortie soit à 1 lorsque le nombre A est strictement supérieur à 0010 et strictement inférieur à 1000.

Réponses page 470.