

## Transistor à jonction (JFET)

### I– Structure d'un JFET

On rappelle que le transistor bipolaire fonctionne avec deux types de porteurs, les trous et les électrons, tandis que le transistor unipolaire fonctionne avec un seul type de porteurs, les trous ou les électrons. Le transistor à effet de champ FET est un exemple de transistor unipolaire (Field Effect Transistor) désigné aussi par TEC (Le transistor à effet de champ).

Il existe deux sortes de transistors unipolaires :

- Les TEC à jonction (JFET : Junction Field Effect Transistor).
- Les TEC à porte isolée (IGFET : Insulated Gate Field Effect Transistor) appelés MOSFET (Métal oxyde semi-conductor Field Effect Transistor)

La construction d'un JFET est très différente par rapport à celle d'un transistor bipolaire, le JFET est principalement constitué d'un canal (matériau semi-conducteur) de type P ou de type N qui permet aux porteurs majoritaires de circuler entre le drain (D) et la source (S).

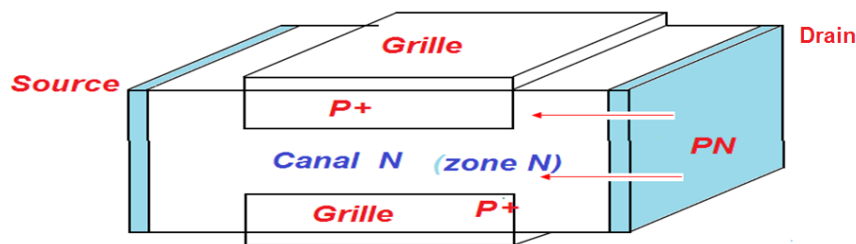


Figure 1. Structure d'un transistor JFET à canal N

Le JFET à canal N est dopé avec des donneurs et la conduction est dominée par le flux de porteurs majoritaires, qui sont les électrons. Le troisième contact, est appelé grille (G), celui-ci est constitué d'un matériau de type P formant ainsi une jonction PN avec le canal (jonction entre la grille (la porte) et le canal N).

#### I.1. Effet de champ

La circulation des porteurs dans un semi-conducteur est due à l'effet d'un champ électrique (électrostatique)  $\vec{E}$ , suite à l'application d'une tension électrique  $V$  aux bornes du semi-conducteur (Une d.d.p :  $\Delta V$  différence de potentiel). Cette d.d.p permet la création d'un champ électrique  $\vec{E}$ , qui à son tour donne naissance à une force électrique  $\vec{F}$  ( $\vec{F} = q\vec{E}$ ) qui favorise le mouvement des porteurs et qui donne ainsi naissance à un courant électrique  $I$ .

Le courant résultant du déplacement des porteurs de charges qui sont les électrons et les trous est appelé **courant de conduction**.

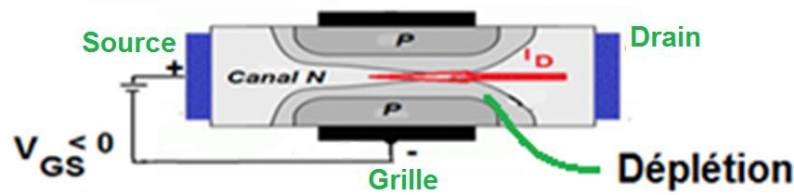


Figure 2. Principe de fonctionnement d'un JFET à canal N

En fonctionnement normal la tension entre le drain et la source est positive ( $V_{DS} > 0V$ ) et la tension entre la grille et la source est négative ( $V_{GS} < 0$ ). L'augmentation de cette tension inverse accroît les zones de déplétion (figure 2) qui sont des zones non conductrices. Lorsque la couche de déplétion devient plus importante, la section du canal devient alors plus faible, ce qui réduit le courant qui le traverse.

Si l'on continue à réduire la tension de grille, le courant diminue jusqu'au point où celui-ci devient nul ( $I_D = 0A$ ). La tension à laquelle le canal est fermé s'écrit ( $V_{GS \text{ off}}$ ).

L'intensité du courant circulant dans le canal drain-source est ainsi contrôlée par la tension de pilotage appliquée sur l'électrode de la grille.

## I.2 Symbole et orientation

Le symbole utilisé pour représenter les JFET est donné ci-dessous. Le trait qui correspond au canal est continu. La grille et le canal forment une jonction PN ; la flèche correspondante est orientée dans le sens passant de cette jonction.

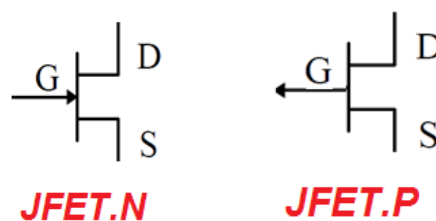


Figure 3. Symbole d'un JFET à canal N et d'un JFET à canal P.

## I.3 Courants et tensions.

La représentation des courants et des tensions pour un JFET.N est donnée comme suit :

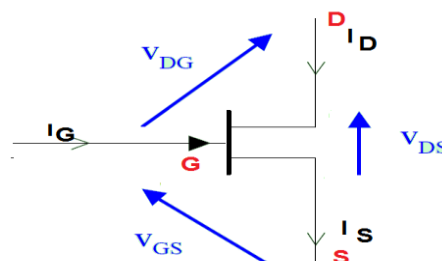


Figure 4. Courants et tensions pour un JFET à canal N

La différence de potentiel (ddp) entre deux bornes A et B d'un dipôle est notée  $V_{AB}$ .

Sachant que  $V_{AB} = V_A - V_B$ , on peut écrire que les tensions du transistor sont :

$$\begin{aligned} V_{GS} &= V_G - V_S \\ V_{DS} &= V_D - V_S \\ V_{DS} &= V_{GS} + V_{DG} \end{aligned}$$

Pour les courants électriques, la loi des nœuds donne :

$$I_D + I_G = I_S$$

## I.4 Réseaux de caractéristiques et Polarisation d'un JFET

### I.4.1 Réseaux de caractéristiques

Les caractéristiques d'un transistor JFET sont données pour un montage très simple, qui est le montage de base : montage source commune (Voir figure 5).

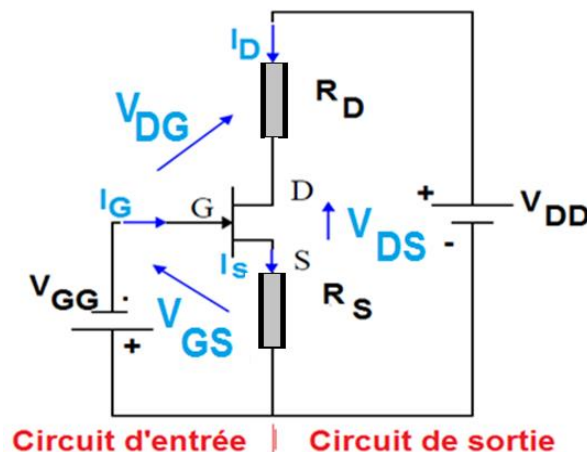


Figure 5. Montage source commune

- Réseau d'entrée ou de commande :

Le circuit d'entrée est polarisé par un générateur de tension continue réglable  $V_{GG}$  négative, afin que la jonction PN soit sous tension inverse. Dans ces conditions, l'intensité  $I_G$  a une valeur absolue nettement inférieure à un microampère ( $I_G < 1 \mu A = 10^{-6} A$ ), donc négligeable (impédance d'entrée très grande  $Z_e \gg$ ).

Les transistors JFET doivent être uniquement utilisés avec des tensions  $V_{GS}$  négatives

La caractéristique d'entrée est celle d'une diode polarisée en inverse. On a donc à l'entrée:

$$V_{GG} < 0 ; V_{GS} < 0 ; I_G \approx 0 A$$

Remarque : Le transistor JFET est commandé par une tension appelée tension de grille, en le comparant à un transistor bipolaire (NPN ou PNP) où la commande est un courant, appelé courant de base

- Réseau de sortie :

Le circuit de sortie est polarisé par une tension continue  $V_{DD}$ , le drain étant polarisé positivement. Le réseau de sortie est donné par  $I_D = f(V_{DS})$ , courbes tracées pour différentes valeurs constantes de  $V_{GS}$

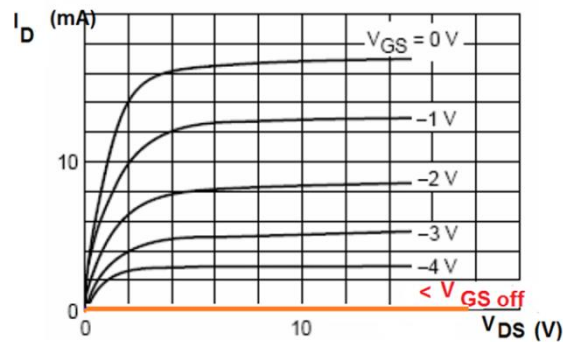


Figure 6. Caractéristiques de sortie d'un JFET.

Ce réseau de caractéristiques présente quatre régions appelées aussi zone de travail du transistor : Région ohmique, région de saturation, région de blocage et région de claquage.

- ✚ Région ohmique

Pour la région ohmique, on a toujours une variation linéaire de la caractéristique de sortie (les caractéristiques sont des droites pour la partie ohmique) pour une tension  $V_{DS}$  très faible (entre 0V et 2V), le JFET fonctionne comme une résistance contrôlée par une tension (résistance ohmique)

- ✚ Région de saturation (source de courant commandée)

Dans cette région, le transistor JFET se comporte comme une source de courant contrôlée par la tension de la grille. La caractéristique de sortie au delà de la région de coude (voir figure 06) est quasiment horizontale avec une légère croissance du courant  $I_D$ , à partir d'une certaine valeur de  $V_{DS} > V_P$  ( $V_P$  : tension de pincement)

**Exemple** : pour les caractéristiques de la figure 06 à la saturation :

$$V_{DS} > 5V ; V_{GS} = 0V ; I_D = 17mA$$

**Pour** :  $V_{GS} = 0V$ , on aura le courant maximal  $I_{D \text{ max}} (I_{DSS})$ . Pour d'autres valeurs de  $V_{GS}$ , on aura à la sortie d'autres valeurs de  $I_D$  (voir figure des caractéristiques de sortie) commandées par la tension de grille ( $V_{GS}$ )

- ✚ Région de blocage

Le blocage du transistor dans un montage quelconque est dû à une tension de commande  $V_{GS}$  suffisamment négative ( $I_D$  diminue quand  $|V_{GS}|$  augmente), le canal sera fermé et le courant  $I_D$  deviendra nul ( $I_D = 0A$ ). Le JFET est alors similaire à un circuit ouvert.

Pour :  $V_{GS} < V_{GS\ off}$  , le courant  $I_D$  est presque nul, le transistor est bloqué (off), quelque soit la valeur de  $V_{DS}$ . La tension de blocage est notée  $V_B$  ou en anglais Pinch-off-voltage  $V_{PO}$ .

#### 🚧 Région de claquage ou région d'avalanche

Pour une tension  $V_{DS}$  suffisamment élevée appelée tension de rupture  $V_{DS\ max}$  , Le courant  $I_D$  augmente alors de manière incontrôlée, ceci provoque la destruction du transistor.

#### • Réseau de transfert ou de transconductance:

C'est le réseau qui lie les caractéristiques de la partie commande (l'entrée) à la sortie, donc il correspond aux courbes  $I_D = f(V_{GS})$  pour  $V_{DS} = \text{Constante}$ .

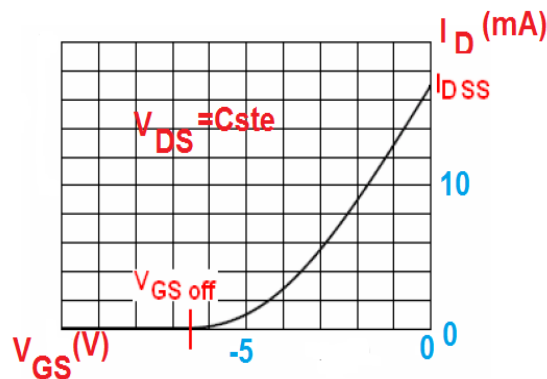


Figure 7. Caractéristique de transfert d'un JFET.

La caractéristique de transfert n'est tracée que lorsque le transistor est dans la zone de saturation ou dans la zone active, ce qui montre que les deux courbes , la courbe de sortie et celle de transfert d'un transistor JFET sont toujours tracées côte à côte pour bien déterminer les valeurs des caractéristiques du transistor à étudier (voir figure 08)

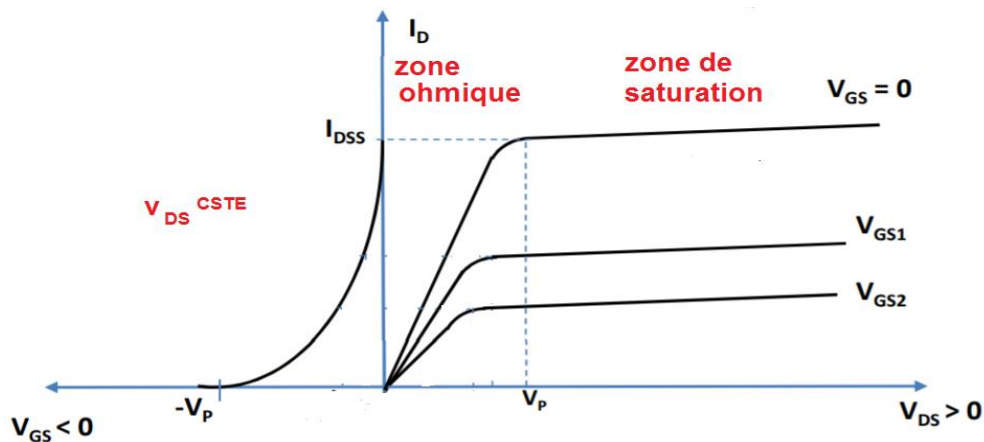


Figure 8. Caractéristique de transfert et caractéristiques de sortie d'un JFET

Dans la zone de saturation, la caractéristique est parabolique ,donc on peut écrire que :

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

La dérivée de l'expression de  $I_D$  donne la pente (slope) ou la transconductance de la caractéristique de transfert dans la zone de saturation du JFET. Elle est représentative de l'amplification du signal d'entrée.

En effet, pour un courant  $I_{DS}$  donné, la dérivée sera :

$$S = g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

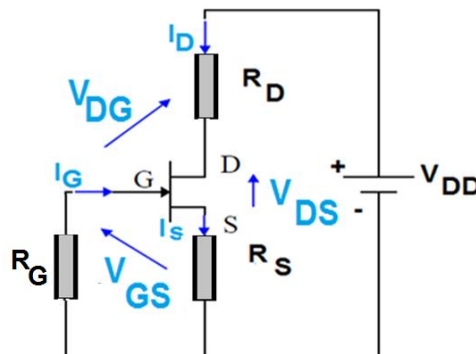
Cette pente  $g_m(\frac{mA}{V})$  représente le rapport de la variation du paramètre de sortie, qui est le courant ( $I_{DS}$ ) et celle du paramètre d'entrée, représenté par la tension de commande ( $V_{GS}$ ). La valeur maximale, sera atteinte pour  $V_{GS}=0$ , et  $I_D = I_{DSS}$  ;  $g_m = g_{m0}$

#### I.4.2 Polarisation d'un JFET

Le but de la polarisation d'un transistor **JFET (on prend un JFET à canal N)** en zone de saturation est de fixer les paramètres de l'utilisation du transistor comme :

$$V_{GS0}, V_{DS0} \text{ et } I_{D0}$$

**Exemple** : soit le montage de **polarisation automatique** dans la région de saturation suivant :



#### Droite d'attaque statique :

La maille d'entrée va servir pour extraire l'équation de la droite de polarisation ou la droite d'attaque.

Sachant que :  $I_S = I_D + I_G$  avec  $I_G$  très faible ( $I_G = 0$ )  $\rightarrow I_S = I_D$

$$V_{GS} = -R_G I_G - R_S I_S$$

Avec :  $I_G$  très faible ( $I_G = 0$ )  $\rightarrow I_S = I_D$

$$V_{GS} = -R_S I_D$$

L'équation de la droite d'attaque :

$$I_D = -\frac{V_{GS}}{R_S}$$

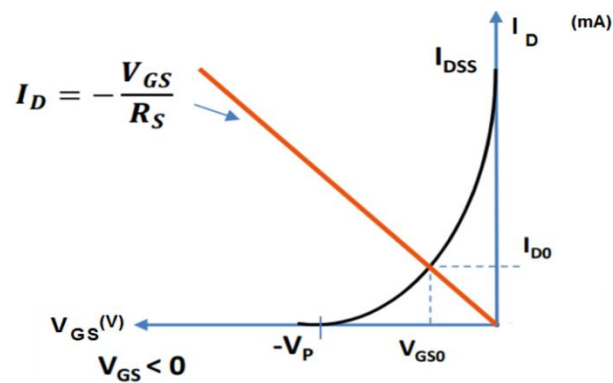


Figure 9. Droite d'attaque statique

### Droite de charge statique :

L'équation de la droite de charge statique est déduite de la maille de sortie du montage proposé :

$$V_{DD} = R_D I_D + V_{DS} + R_S I_S$$

$$V_{DD} - V_{DS} = R_D I_D + R_S I_S$$

Avec :  $I_G$  très faible ( $I_G = 0$ )  $\rightarrow I_S = I_D$

L'équation de la droite de charge :

$$I_D = \frac{V_{DD} - V_{DS}}{R_D + R_S}$$

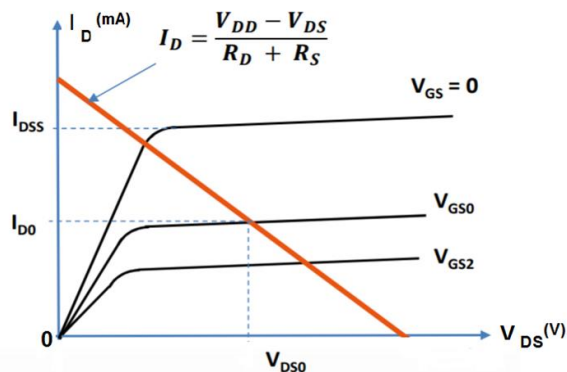


Figure 10. Droite de charge statique

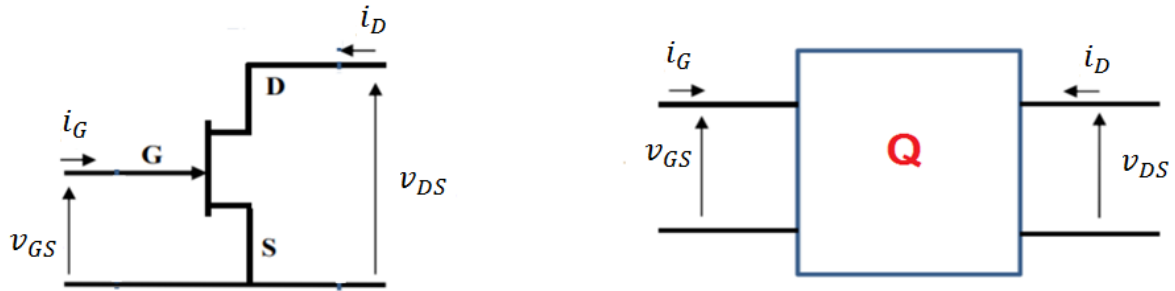
## II. Le régime dynamique :

Le Schéma équivalent en dynamique d'un transistor JFET est lié aux termes :

- Alternatif
- Petits signaux.
- Paramètres admittances.

Le transistor est considéré comme un quadripôle (voir figure 13) ; avec deux bornes d'entrée et deux bornes de sortie (une patte sera alors commune à l'entrée et à la sortie) et va être défini par quatre (4) signaux : courant et tension d'entrée, courant et tension de sortie (Chap. 01).

**N.B : prendre les désignations des courants et des tensions en minuscule.**



**Le quadripôle pour le cas d'un JFET est décrit par les paramètres admittances  $Y_{IJ}$**

$$\begin{cases} i_1 = Y_{11}v_1 + Y_{12}v_2 \\ i_2 = Y_{21}v_1 + Y_{22}v_2 \end{cases} \quad \begin{cases} i_G = Y_{11}v_{GS} + Y_{12}v_{DS} \\ i_D = Y_{21}v_{GS} + Y_{22}v_{DS} \end{cases}$$

Puisqu'on travaille avec un schéma équivalent d'un JFET en alternatif dans la zone de saturation, la détermination des paramètres admittances  $Y_{IJ}$  avec un courant grille nul ( $i_G = 0$ ) donne :

$$\begin{cases} i_G = 0 \\ i_D = Y_{21}v_{GS} + Y_{22}v_{DS} \end{cases} \quad Y_{11} = Y_{12} = 0$$

Avec  $i_D = \Delta I_D$ ,  $v_{GS} = \Delta V_{GS}$  et  $v_{DS} = \Delta V_{DS}$

Ces grandeurs de courant et de tension représentent des petites variations autour du point de fonctionnement du transistor JFET.

- L'admittance  $Y_{21}$  : avec  $V_{DS} = \text{constante}$ , et la variation de  $V_{GS}$  donc  $\Delta V_{GS}$

$$Y_{21} = \left( \frac{\Delta I_D}{\Delta V_{GS}} \right)_{\Delta V_{DS}=0} = g_m$$

$Y_{21} = g_m$  : la pente ou la transconductance du transistor.

- L'admittance  $Y_{22}$  : avec  $V_{GS} = \text{constante}$ , et la variation de  $V_{DS}$  donc  $\Delta V_{DS}$

$$Y_{22} = \left( \frac{\Delta I_D}{\Delta V_{DS}} \right)_{\Delta V_{GS}=0} = g_{ds} = \rho$$

$Y_{22} = g_{ds}$  : l'inverse de la résistance dynamique de sortie

$\rho$  : Admittance drain-source



### Schéma équivalent général

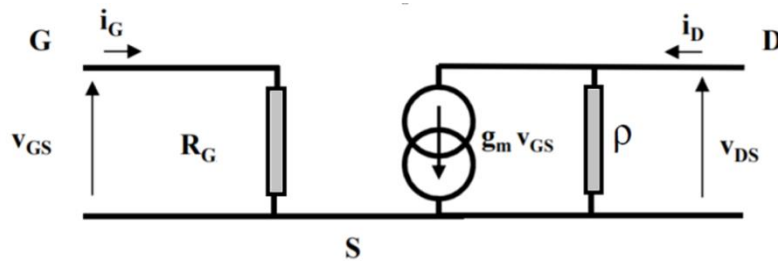


Figure 11. Schéma équivalent d'un JFET en dynamique

Avec :  $i_G = \frac{1}{R_G} v_{GS}$  et  $i_D = g_m v_{GS} + \frac{1}{\rho} v_{GS}$

### Schéma équivalent simplifié

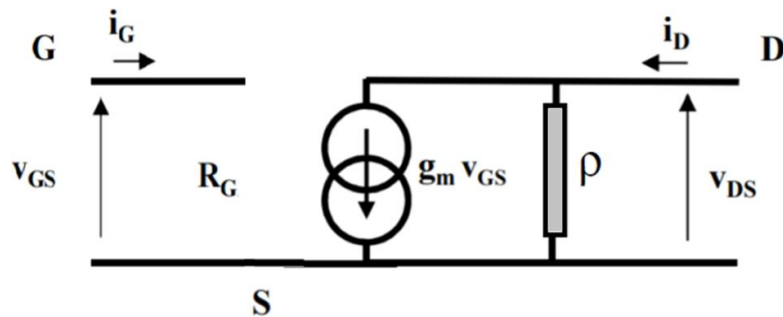


Figure 12. Schéma équivalent simplifié d'un JFET en dynamique

## II.1. Fonctionnement en petits signaux alternatifs.

Parmi les applications d'un transistor en régime dynamique, on cite l'amplification des basses fréquences, ce qui mène à calculer les paramètres de l'amplificateur :

- Gain en tension
- Gain en courant
- Résistance d'entrée
- Résistance de sortie

On retrouve différents types de montages pour l'amplification basses fréquences :

- Amplificateur à source commune
- Amplificateur à drain commun
- Amplificateur à grille commun

### II.1.1 Montage source commune :

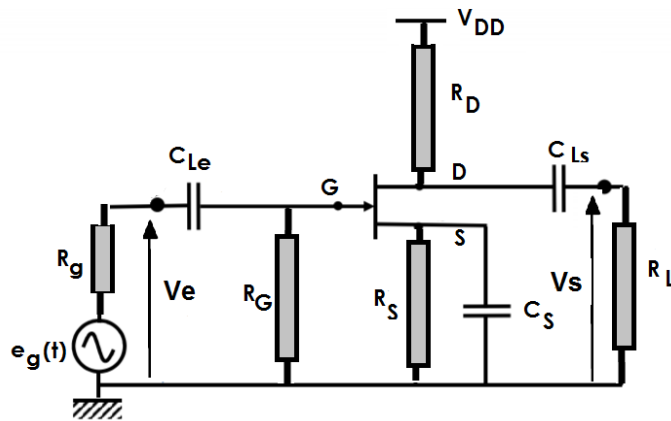


Figure 13. Montage source commune d'un JFET

Pour appliquer le signal d'entrée à amplifier et prélever le signal amplifié à la sortie (signaux alternatifs) sans perturber le point de fonctionnement statique du montage, on fait appel à des capacités de liaison qui laissent passer l'alternatif mais pas le continu.

Sur le montage les deux condensateurs  $C_{Le}$  et  $C_{Ls}$  sont appelés des condensateurs de liaison. Un condensateur de liaison permet de transmettre un signal d'une partie à une autre d'un circuit électronique mais en bloquant la composante continue, ce qui permet de garantir la polarisation statique de chaque partie séparément.

Sur le même montage, on retrouve la capacité  $C_s$  en parallèle avec la résistance  $R_s$ . Le rôle de cette capacité est le découplage de la résistance  $R_s$  en dynamique.

Un condensateur de découplage est un condensateur destiné à réduire le couplage entre le signal et l'alimentation. Le condensateur de découplage relie l'alimentation à la masse pour abaisser son impédance.

**Important :** Selon le montage proposé, la résistance  $R_s$  modifie les performances de l'amplificateur en dynamique, mais en statique elle a pour rôle la stabilisation du montage en statique. C'est pour cela qu'il est plus convenable d'un point de vue pratique de la découpler par un condensateur de capacité  $C_s$ .

Rappel :

#### En dynamique:

- Les impédances des condensateurs sont nulles
  - Court-circuit
- Les alimentations continues sont éteintes
  - Court-circuit
- Les grandeurs variables tensions et courants
  - Restent actives (lettres minuscules)

### II.1.2. Calcul des éléments dynamiques de l'amplificateur :

On court-circuite les sources de tension continues, on ouvre les sources de courant continues, on néglige les impédances des condensateurs ce qui donne des courts-circuits des capacités et on retrouve le **schéma électrique** en régime dynamique suivant :

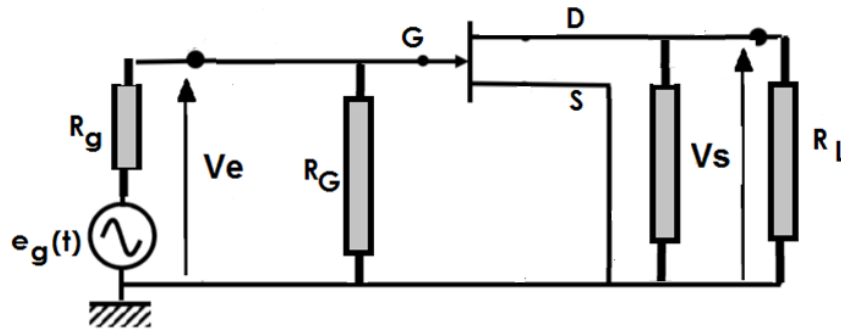


Figure 14 Schéma électrique en régime dynamique

### Schéma équivalent en dynamique :

On remplace le transistor JFET par son schéma équivalent simplifié et on l'intègre dans le montage global , on aura le schéma équivalent suivant :

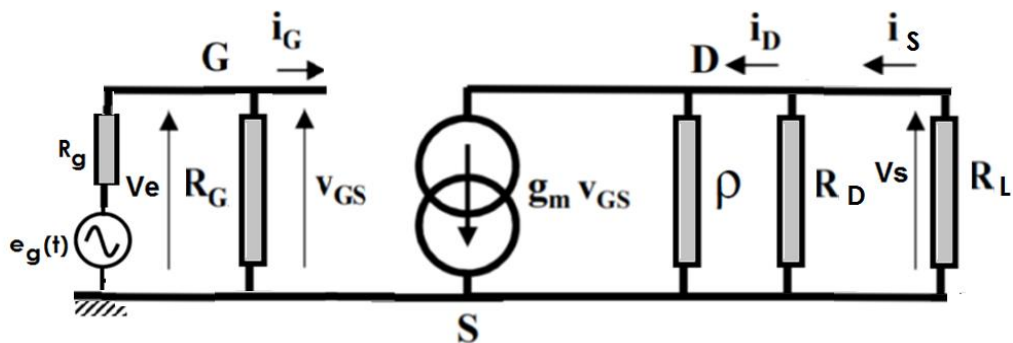


Figure 15. Schéma équivalent en régime dynamique

### Gain en tension avec charge :

$$A_V = \frac{V_s}{V_e}$$

La résistance de sortie  $R_{\text{Sortie}}$  avec la charge  $R_L$  en présence de  $\rho$  et  $R_D$ , toutes en parallèle :  $R_{\text{Sortie}} = R_L // \rho // R_D$ .

Avec  $V_s = - (R_{\text{Sortie}}) \cdot i_D = - (R_L // \rho // R_D) i_D$  ,  $V_e = v_{GS}$  et  $i_D = g_m v_{GS}$  .

On aura :

$$A_V = - (R_L // \rho // R_D) \cdot g_m$$

Le signe (-) signifie qu'il y a un déphasage entre le signal d'entrée et le signal de sortie amplifié.

### Résistance d'entrée:

$$R_e = \frac{V_e}{i_e} = \frac{R_G i_e}{i_e}$$

$$R_e = R_G$$

### Résistance de sortie:

$$R_s = \frac{V_s}{i_s} = \frac{(\rho // R_D) i_s}{i_s} = \rho // R_D$$

$$R_s = \rho // R_D$$

Le JFET peut être monté selon son utilité, soit en drain commun ou en grille commune.

### Montage drain commun :

Utilisé comme adaptateur d'impédance avec une résistance (impédance) d'entrée trop élevée, une résistance (impédance) de sortie faible et un gain en tension proche de l'unité ( $A_V \approx 1$ )

**N.B :** Le montage drain commun est différent d'un montage source commune par la liaison directe du drain à la source continue de polarisation ( $V_{DD}$ ), puisqu'en régime dynamique la source continue est court-circuitée ce qui ramène directement le drain à la masse (drain commun)

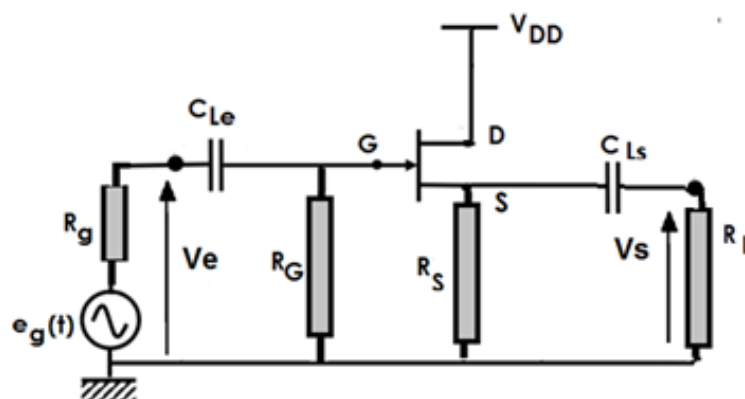


Figure 16. Montage drain commun d'un JFET

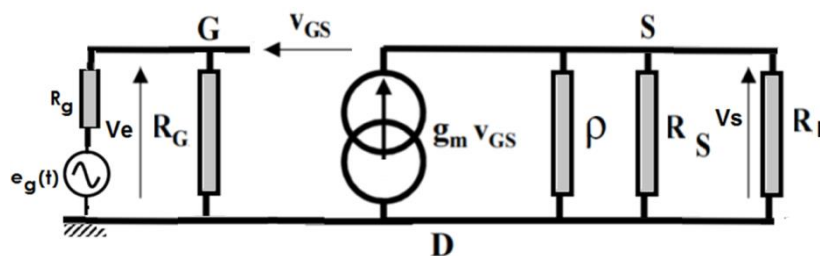


Figure 17. Schéma équivalent drain commun en régime dynamique

Bonne lecture