



## Interrogation écrite (45 min)

*Indiquez pour chaque proposition l'expression juste (ou les expressions justes).*

Remarque :

- *Vous pouvez trouver quatre, trois, deux ou une réponse juste.*
- *Lorsque toutes les réponses sont fausses, donnez la bonne réponse en corrigeant les expressions proposées.*

### **I – Une SDRAM est :**

1. Une mémoire vive statique.
2. Une mémoire vive dynamique asynchrone.
3. Une mémoire vive synchrone.
4. Une mémoire programmable.
5. **Autre :** .....

### **II – Quand on réalise l'addition ( ABCDE + 54321 ) :**

1. Le résultat est : FFFFF.
2. Le flag C se met à 1.
3. Le flag I peut être modifié.
4. On peut utiliser l'adressage immédiat ou étendu ou implicite.
5. **Autre :** .....

### **III – Le complément à 2 (C2) :**

1. Sert à représenter les nombres signés.
2. Sert à représenter les nombres négatifs.
3.  $C2 = C1 + 1$  .
4.  $C2 = C1 + 1$  si négatif sinon :  $C2 = C1$ .
5. **Autre :** .....

### **IV – Dans l'adressage immédiat :**

1. Les registres de données reçoivent la valeur de l'opérande sur **8** bits.
2. Les registres d'adresses reçoivent la valeur de l'opérande sur **16** bits.
3. Le registre d'index reçoit une adresse comme valeur.
4. L'accumulateur A reçoit une donnée comme valeur.
5. **Autre :** .....

### **V – Après exécution de l'instruction SBA :**

1. Le contenu de A est soustrait de B.
2. Le résultat n'est pas rangé dans A.
3. Le CCR n'est pas modifié.
4. Le flag V est mis à 1.
5. **Autre :** .....

#### VI – La pile est :

1. Un espacement mémoire alloué.
2. Une structure de forme **FIFO**.
3. Un registre appelé **SP**.
4. Un circuit électronique.
5. **Autre** : .....

#### VII – Dans la pile, en écriture :

1. **SP** change de valeur.
2. La valeur est écrite, puis **SP** décrémente.
3. **SP** décrémente après l'écriture de la pile.
4. **SP** s'incrémente puis la valeur est écrite.
5. **Autre** : .....

#### VIII – Pour enregistrer une donnée dans la pile :

1. La donnée doit être dans **A**.
2. L'adresse doit être définie par **X**.
3. **SP** doit être connu à l'avance.
4. Il faut décrémente **SP**.
5. **Autre** : .....

#### IX – Le flag I :

1. Se met à **1** lors de la demande d'interruption.
2. Se met à **1** après une requête d'interruption acceptée.
3. Se met à **0** lorsqu'il n'y a pas d'interruption.
4. Se met à **0** après une requête d'interruption acceptée.
5. **Autre** : .....

#### X – En 6800 :

1. On dispose de 03 lignes d'interruptions.
2. Il existe deux interruptions matérielles : **IRQ** et **SWI**.
3. Il existe deux interruptions masquables : **IRQ** et **SWI**.
4. On dispose d'une interruption normale NMI et prioritaire **WAI**.
5. **Autre** : .....



## Interrogation écrite (45 min)

*Indiquez pour chaque proposition l'expression juste (ou les expressions justes).*

**Remarque :**

- Vous pouvez trouver quatre, trois, deux ou une réponse juste.
- Lorsque toutes les réponses sont fausses, donnez la bonne réponse en corrigeant les expressions proposées.

### **I – Une SRAM est :**

1. Une mémoire vive statique.
2. Une mémoire vive dynamique asynchrone.
3. Une mémoire vive synchrone.
4. Une mémoire programmable.
5. **Autre :** .....

### **II – Quand on réalise l'addition ( ABCDEF + EDCBAA ) :**

1. Le résultat est : ..... (*Donnez le résultat*)
2. Le flag **C** = ..... (*Donnez le résultat*)
3. Le flag **I** reste inchangé.
4. L'adressage immédiat ou direct peut être utilisé.
5. **Autre :** .....

### **III – Dans les nombres signés :**

1. On utilise le complément à 2 pour représenter les nombres négatifs.
2. La représentation (Signe + Valeur absolue) est la meilleure méthode.
3. On peut utiliser les deux méthodes précédentes.
4.  $C2 = C1 + 1$  quelque soit le nombre.
5. **Autre :** .....

### **IV – Dans l'adressage immédiat :**

1. La présence du # est facultative.
2. L'opérande peut être une donnée ou une adresse.
3. La valeur est mise dans le registre sans passer par la mémoire.
4. L'opérande peut être sur 8 bits ou 16 bits.
5. **Autre :** .....

### **V – Après exécution de l'instruction CBA :**

1. Le contenu de **B** est soustrait de **A**.
2. Le résultat est rangé dans **A**.
3. Le **CCR** n'est pas modifié.
4. Le flag **N** est mis à 1.
5. **Autre :** .....

#### VI – La pile permet :

1. Stocker des données temporaires.
2. Gérer le registre **SP**.
3. Gérer les interruptions.
4. Créer des boucles.
5. **Autre** : .....

#### VII – Dans la pile, en lecture :

1. **SP** ne change pas de valeur.
2. La valeur est lue, puis **SP** s'incrémente.
3. **SP** s'incrémente après la lecture.
4. **SP** se décrémente puis la valeur est lue.
5. **Autre** : .....

#### VIII – Le pointeur de pile est :

1. Un registre qui contient l'adresse de l'instruction en cours.
2. Un registre qui contrôle les interruptions.
3. Un espacement mémoire.
4. Un registre qui gère la pile.
5. **Autre** : .....

#### IX – L'instruction SWI :

1. Peut remplacer l'instruction **END**.
2. Est une interruption logicielle.
3. Est utilisée pour les sous programmes.
4. Est utilisée pour diviser un programme très long.
5. **Autre** : .....

#### X – Lors d'une requête d'interruption :

1. Le **6800** ignore l'instruction actuelle et cherche la routine d'interruption.
2. Le **CCR** est enregistré dans la pile et le **PC** en mémoire.
3. Le flag **I** est mis à **0** afin d'empêcher le microprocesseur d'être interrompu.
4. Le **6800** cherche le contenu des adresses (**FFFE – FFFF**) afin d'obtenir la routine à exécuter.
5. **Autre** : .....