

Les mémoires

Introduction •

Définition , Caractéristiques des mémoires •

Classification des mémoires •

La mémoire centrale •

Caractéristiques d'une mémoire centrale •

Structure d'une mémoire centrale •

Conception d'une mémoire centrale •

Architecture d'une Mémoire centrale (architecture •
.modulaire et architecture entrelacée

Objectifs

- Comprendre **c'est quoi** une mémoire •
- .Comprendre le **rôle** et la **structure** d'une **mémoire centrale** •
- Apprendre à **concevoir** une mémoire centrale (modulaire et •
) .entrelacée

Introduction. 1

Avec une bascule c'est possible de mémoriser une •
.information sur **1 seul bit**

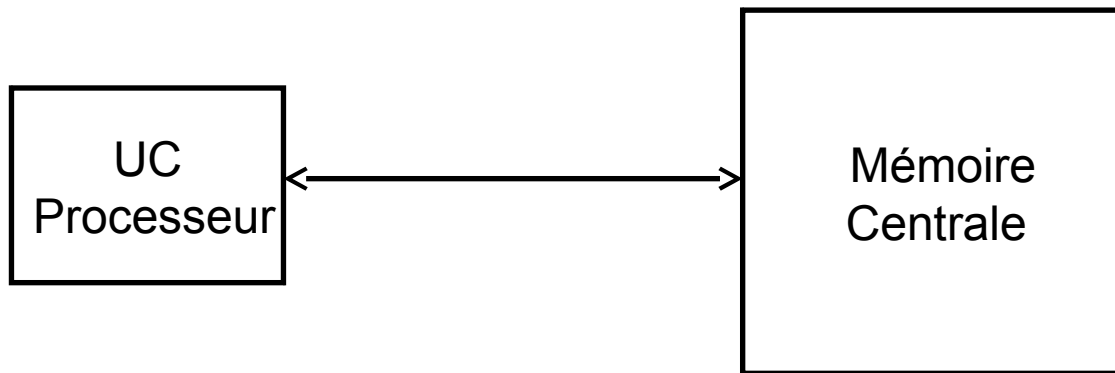
Avec un registre c'est possible de mémoriser une •
.information sur **n bits**

Si on veut mémoriser une information de **taille** •
.important → il faut utiliser **une mémoire**

Architecture matérielle d'une machine) (architecture de Von Neumann

:L'architecture de Von Neumann est composée

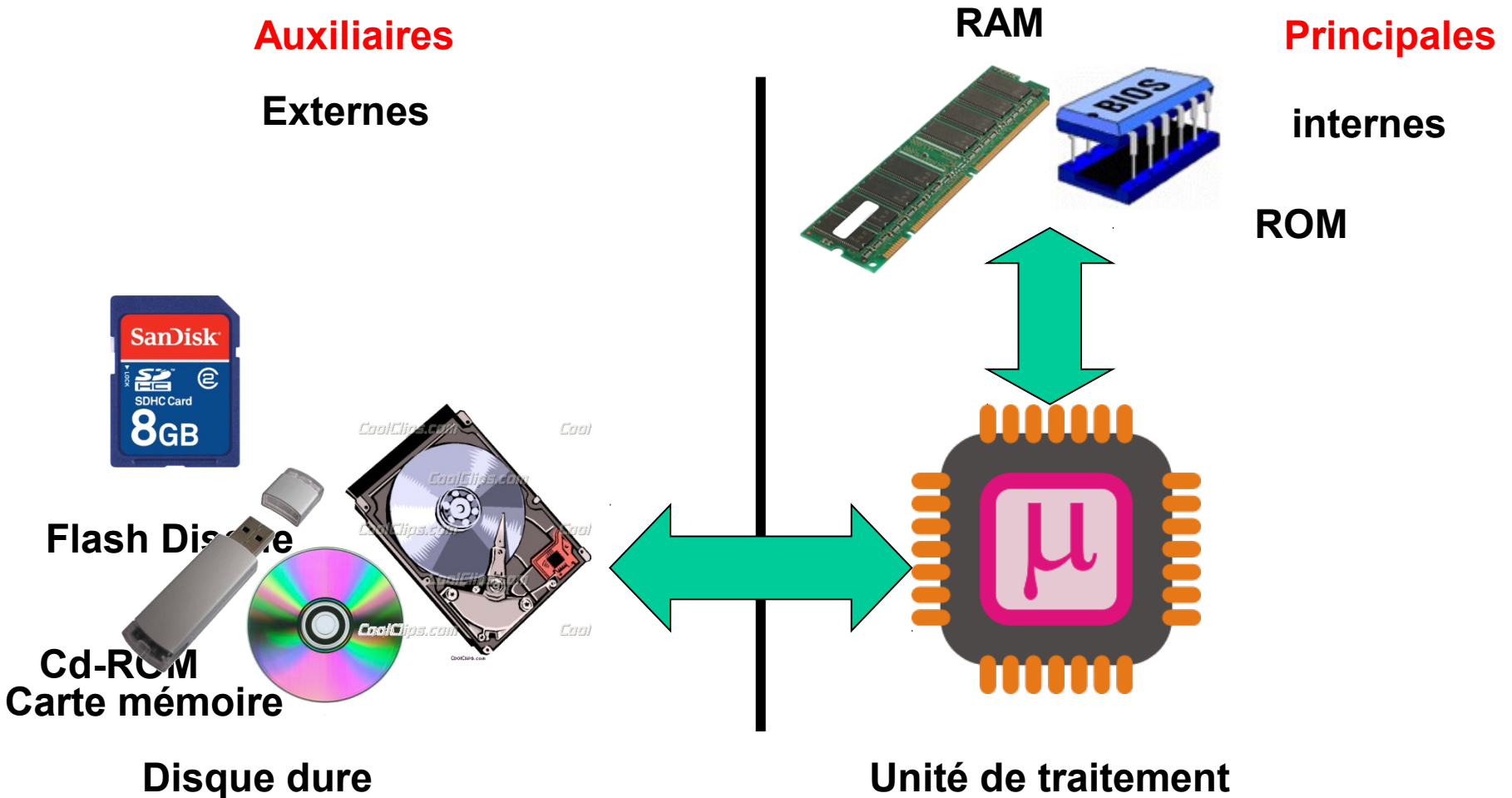
- ,D'une mémoire centrale
- D'une unité centrale (UC) ou CPU (Central Processing Unit),
- .processeur
- .Cette architecture est la base des architectures des ordinateurs



)L'Unité Centrale (UC

- L'unité centrale (appelée aussi processeur) a pour rôle d'exécuter les programmes
- L'UC est composée d'une unité arithmétique et logique (UAL) et d'une unité de contrôle
- L'unité arithmétique et logique réalise une opération élémentaire - (addition, soustraction, multiplication, . . .) du processeur à chaque top d'horloge
- L'unité de commande contrôle les opérations sur la mémoire- (lecture/écriture) et les opérations à réaliser par l'UAL selon l'instruction en cours d'exécution
- Pour pouvoir effectuer les opérations sur des données et exécuter des programmes l'UC doit disposer d'un espace de travail . Cette espace de travail s'appelle la mémoire centrale

Mémoires ذاكرة



?C'est quoi une mémoire. 2

- : Une mémoire est un **dispositif** capable
 - , D'enregistrer une information
 -)De la conserver (mémoriser
 - et de la restituer (possible de la lire ou la
 -).récupérer par la suite
 - تسجيل
 - حفظ
 - استرجاع

Caractéristiques des mémoires. 3

- La capacité d'une mémoire. 1 •
- volatilité. 2 •
-)Mode d'accès à l'information (lecture /écriture. 3 •
- Temps d'accès. 4 •

La capacité d'une mémoire. 1

La **capacité** (taille) d'une mémoire est **le** •
nombre (quantité) d'informations qu'on
peut enregistrer (mémoriser) dans cette
.mémoire

Multiples d'octets

-

Préfixe binaire		
Nom	Symbole	Valeur
kilooctet	Kio	2^{10}
mégaoctet	Mio	2^{20}
gigaoctet	Gio	2^{30}
téraoctet	Tio	2^{40}
pétaoctet	Pio	2^{50}
exaoctet	Eio	2^{60}
zettaoctet	Zio	2^{70}
yottaoctet	Yio	2^{80}

Multiple d'octets

caractère	octets
Text / Image	kilo octet
Fichier	Mega Octet
CDROM	Mega Octets 700
DVD	Giga Octets 4.7
Disque dur	Tera octets

Volatilité

Volatile

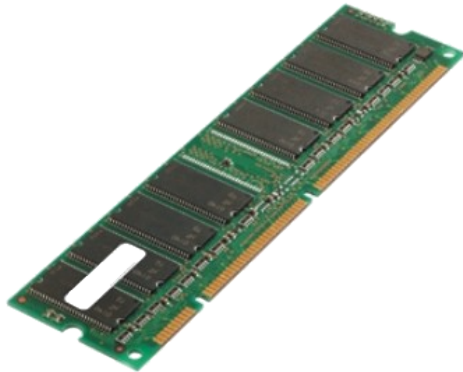
**perd sont contenu
d'alimentation est coupée**

Non volatile

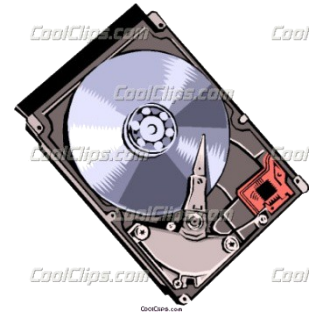
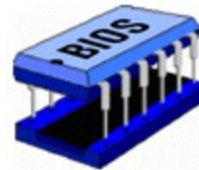
**)ne perd pas (conserve
mémoire permanente ou
stable**

Volatilité

Volatile



Non volatile



Caractéristiques des mémoires .3

)3. Mode d'accès à l'information (lecture /écriture

Sur une mémoire on peut effectuer l'opération •

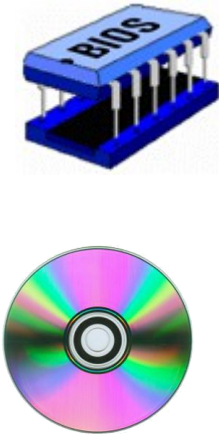
: de

lecture : récupérer / restituer une –
. information à partir de la mémoire

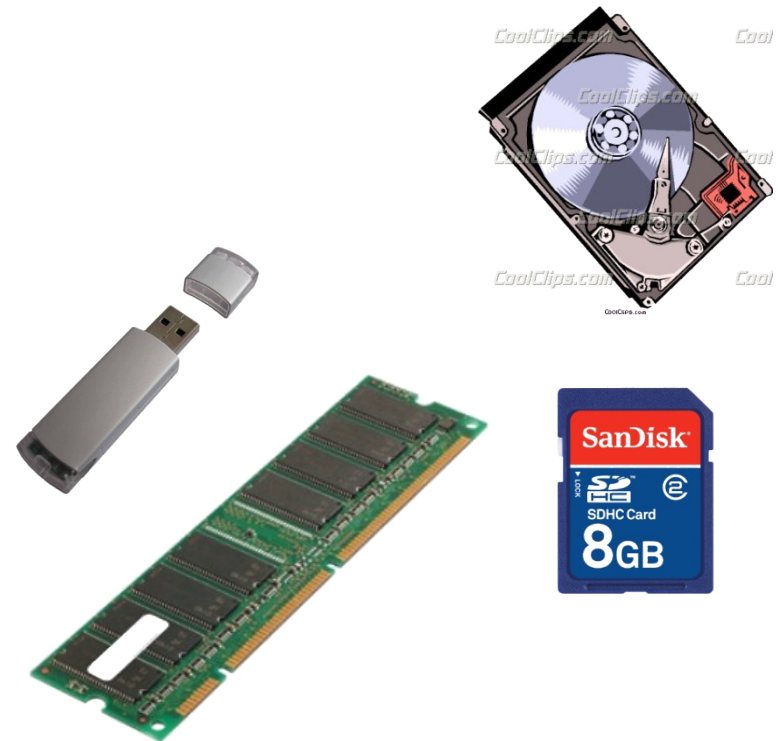
écriture : enregistrer une nouvelle –
information ou modifier une information
.déjà existante dans la mémoire

Lecture /Ecriture

Lecture seule •
Mémoires mortes •



Lecture/ Ecriture •
.mémoires vives

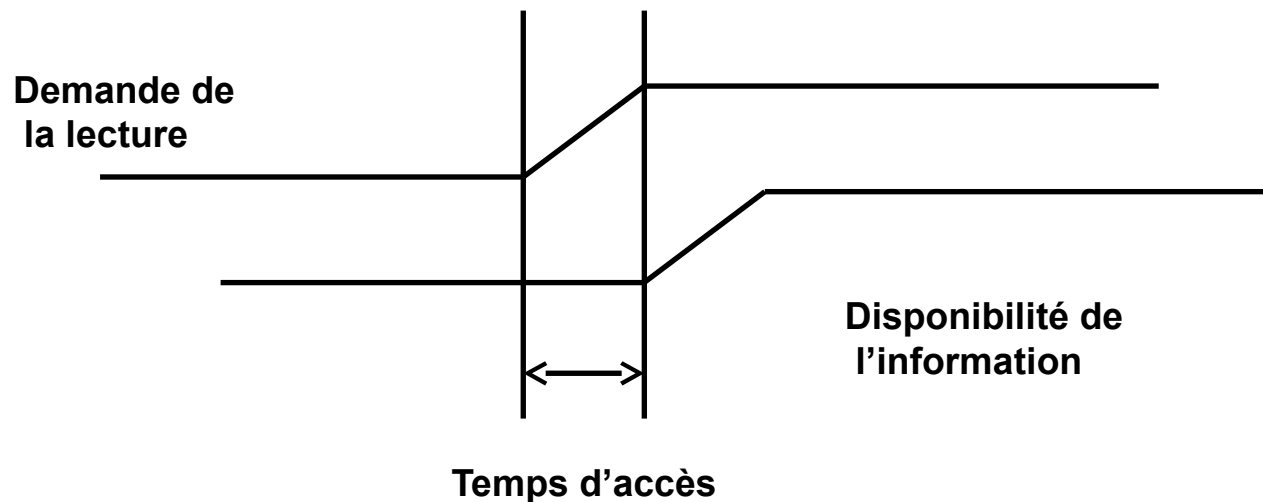


Caractéristiques des mémoires . 3

4. Temps d'accès

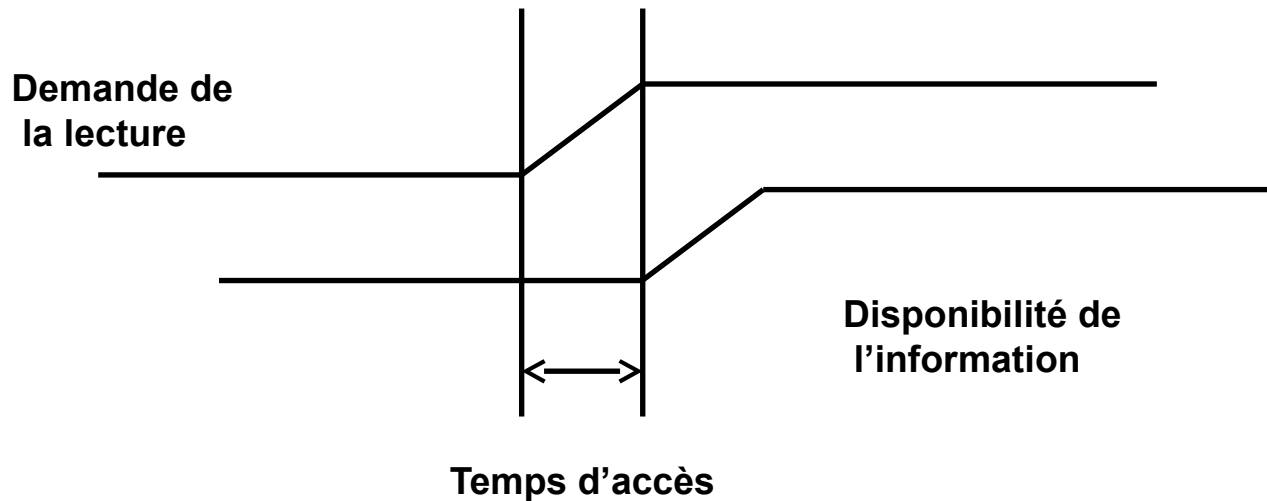
C'est le temps **nécessaire pour effectuer** une opération de lecture ou d'écriture •

Par exemple pour l'opération de lecture , le temps d'accès est le **temps** qui •
sépare **la demande** de la **lecture** de la **disponibilité** de l'information



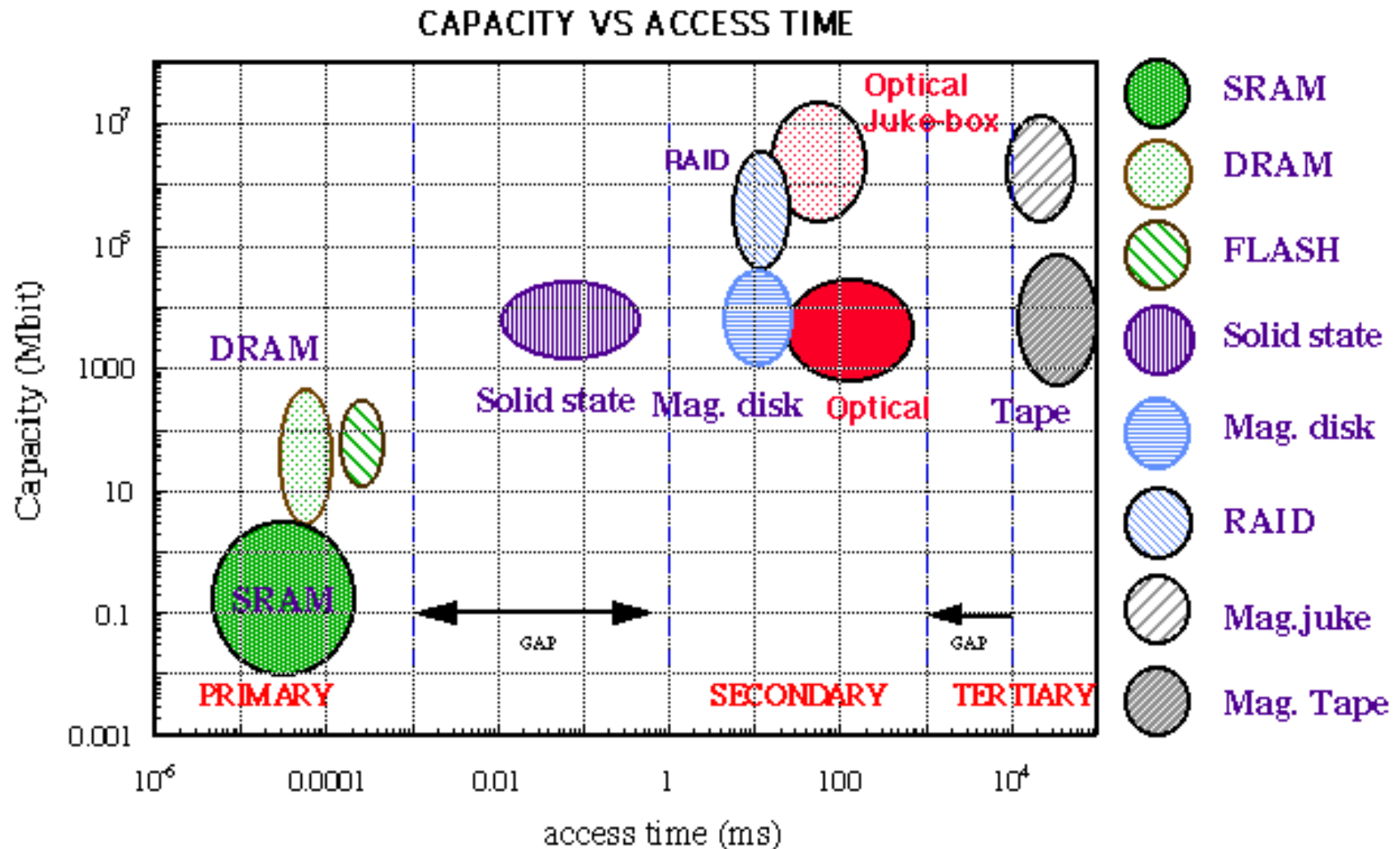
Caractéristiques des mémoires . 3

4. Temps d'accès



Le temps d'accès est un **critère important** pour déterminer **les performances** d'une mémoire ainsi que les performances d'une machine.

Temps d'accès



Caractéristiques des mémoires. 3

- La capacité d'une mémoire. 1 •
- volatilité. 2 •
-)Mode d'accès à l'information (lecture /écriture. 3 •
- Temps d'accès. 4 •

Classification par technologie. 4

Les mémoires peuvent être classées en trois catégories •
:selon la technologie utilisée

Mémoire à semi-conducteur (mémoire centrale, ROM, PROM,) : très rapide mais de taille réduite –

Mémoire magnétique (disque dur, disquette,...) : moins rapide –
.mais stocke un volume d'informations très grand

,..)Mémoire optique (DVD, CDROM –

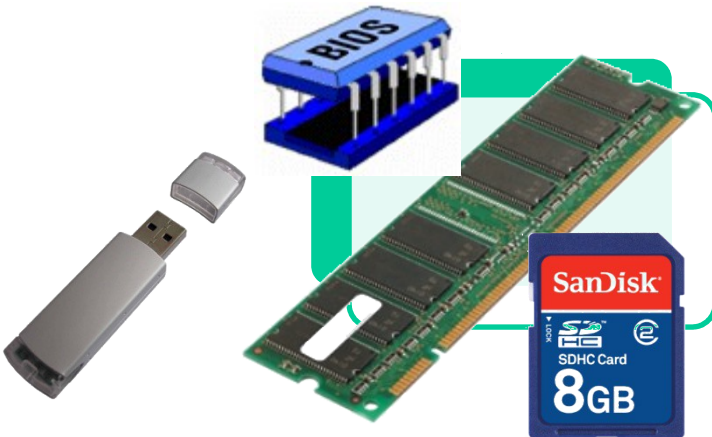
Classification par. 4 technologie

Technologies

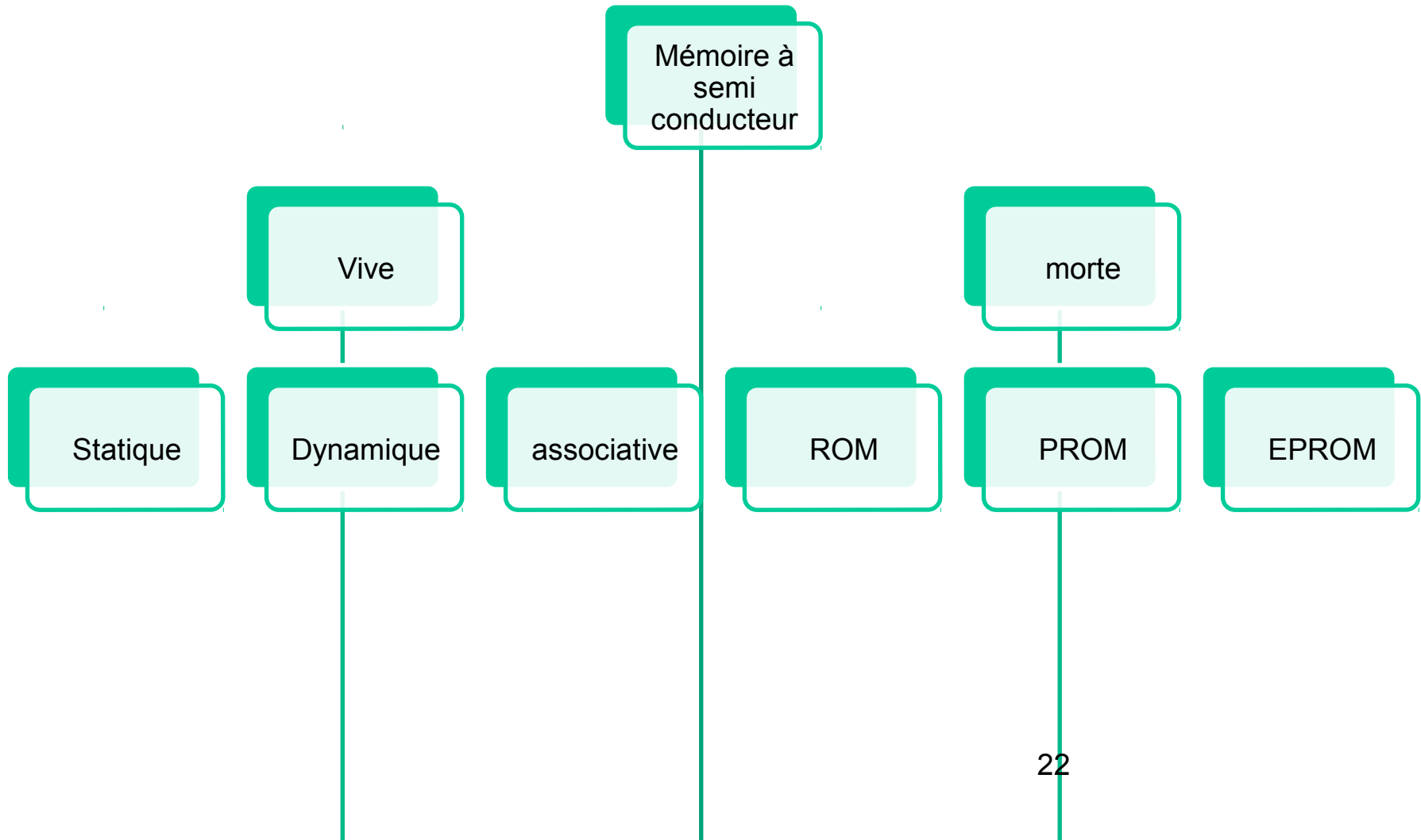
Semi
conducteur

Optique

Magnétique



Mémoires à semi conducteurs



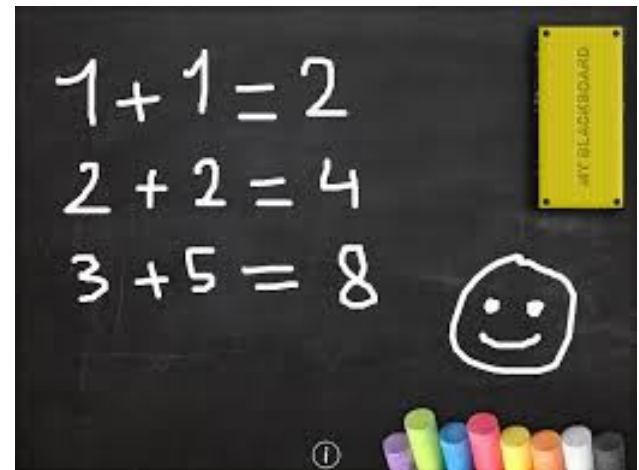
La mémoire centrale

RAM : Random Acces memory

Mémoire à accès aléatoire

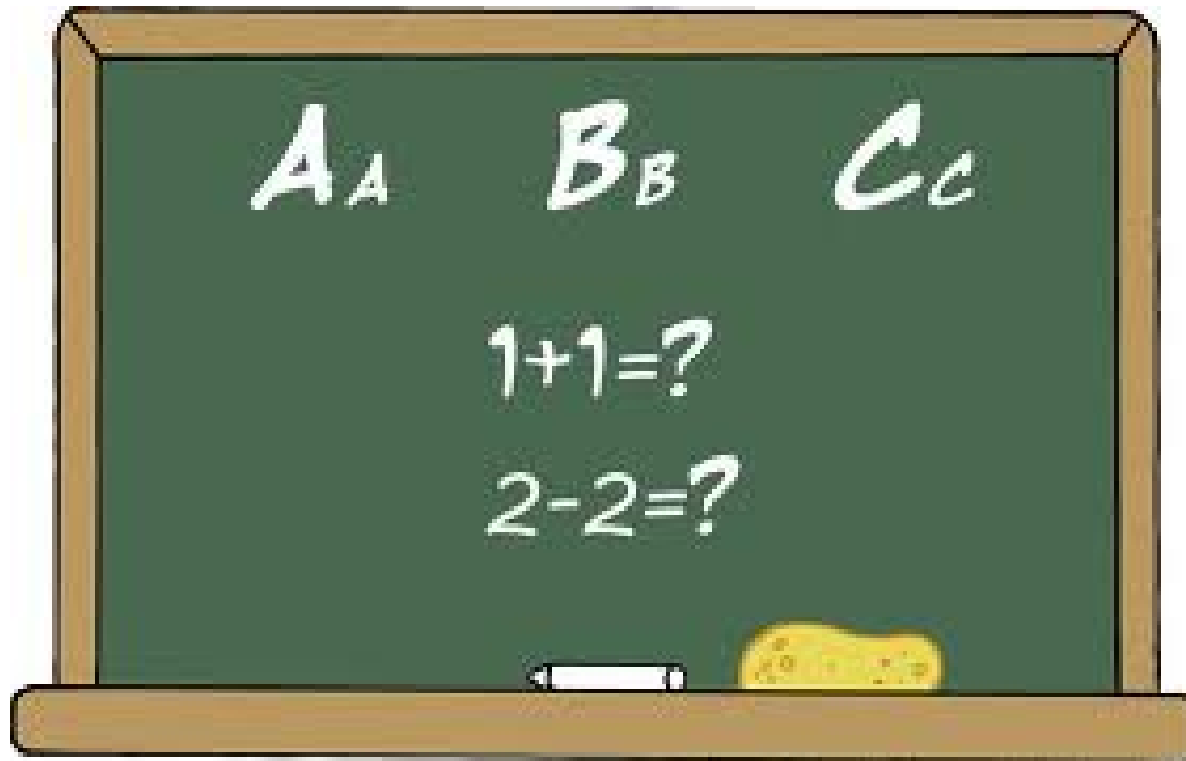
La mémoire centrale 2.1

- La mémoire centrale (MC) représente l'espace •
.de travail de l'ordinateur
- C'est l'organe principal de rangement des •
.informations utilisées par le processeur



La mémoire centrale 2.1

C'est l'organe principal de **rangement** des •
.informations utilisées par le processeur



La mémoire centrale 2.1

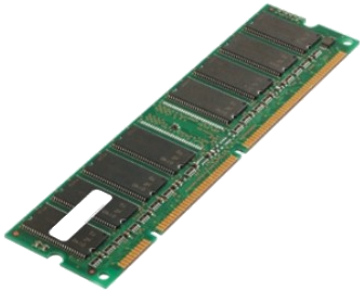
Dans un ordinateur pour **exécuter** un programme il faut le **charger** (copier) dans la .mémoire centrale •

Le **temps d'accès** à la mémoire centrale et sa **capacité** sont deux éléments **qui influent** sur le **temps d'exécution** d'un programme •
(performances d'une machine

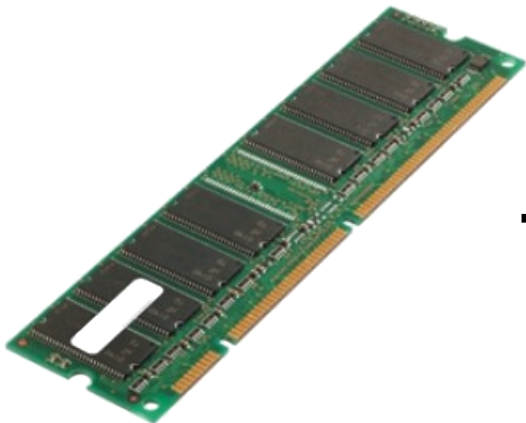
Caractéristiques de la mémoire. 2 centrale

- .Technologie semi-conducteurs •
- .**mémoire vive** : accès en lecture et écriture •
- accès aléatoire** (RAM : Random Acces •
) Memory
- volatile** •
- Un temps d'accès est moyen •
- La **capacité est limitée, extensible** •
- Communication par bus** •

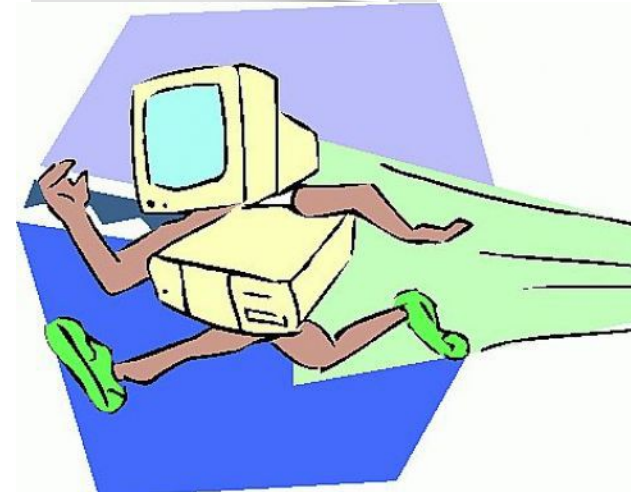
Capacité et temps d'accès



+



+

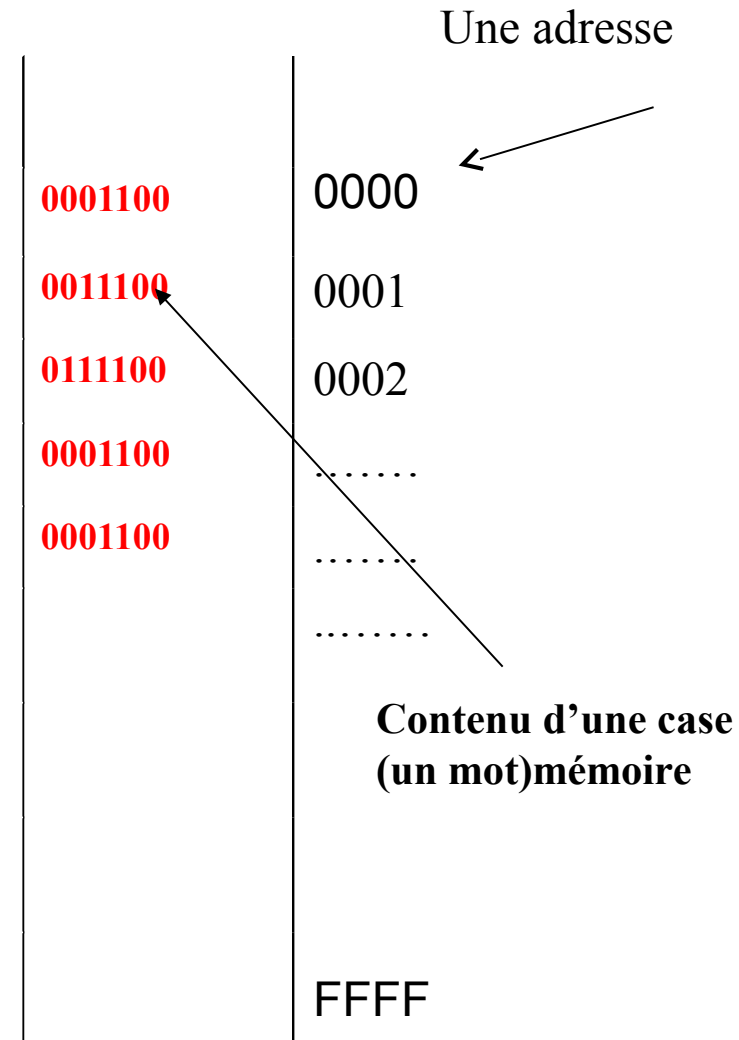


La mémoire centrale peut être vue •
comme un large **vecteur (tableau)** de
.mots ou octets

Un mot mémoire stocke une •
.information sur **n** bits

Chaque mot possède sa propre •
.adresse

La mémoire peut contenir des •
programmes et les **données utilisées**
.par les programmes



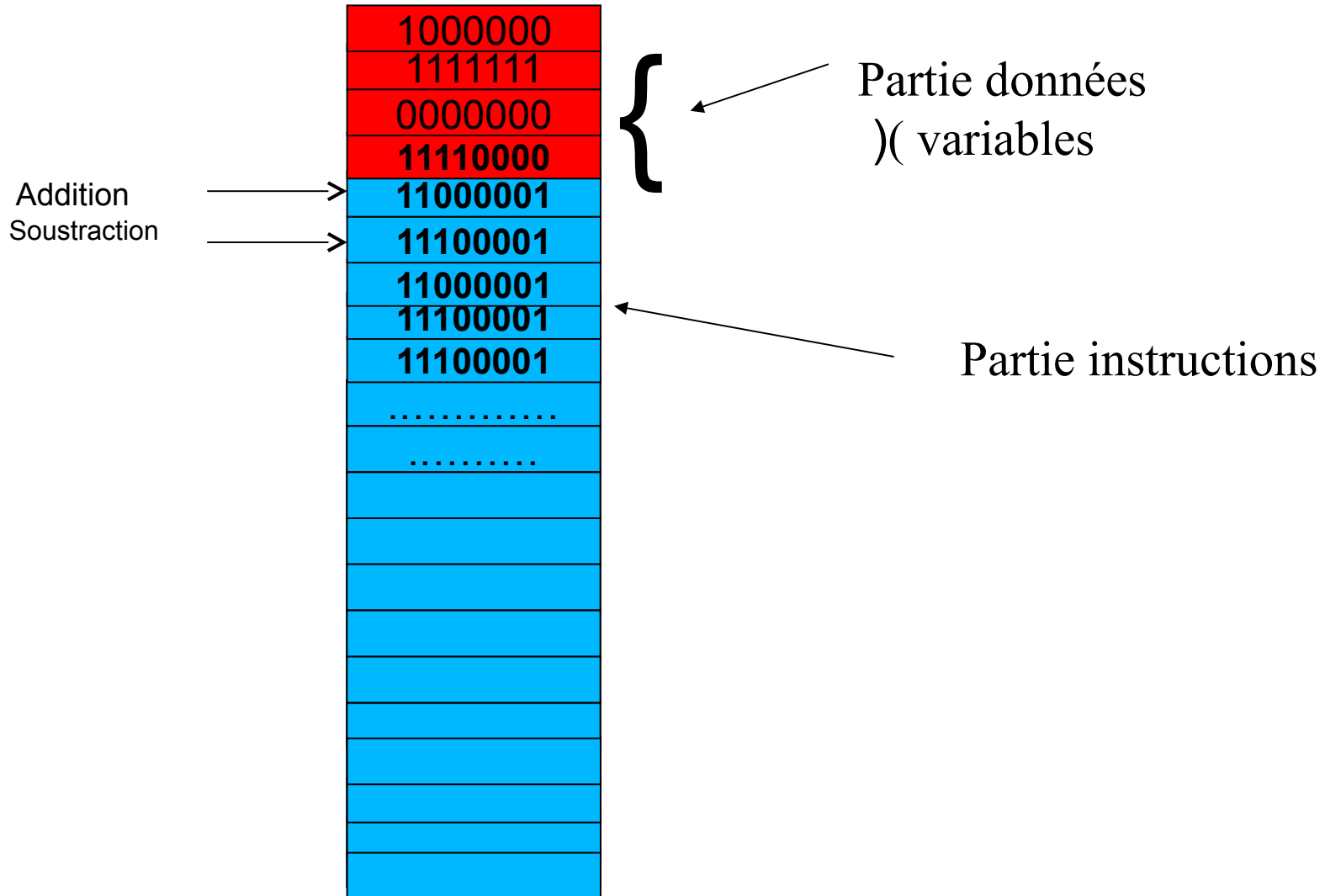
Cellule → 1 bit •

→ n cellules = n Bits Mot •

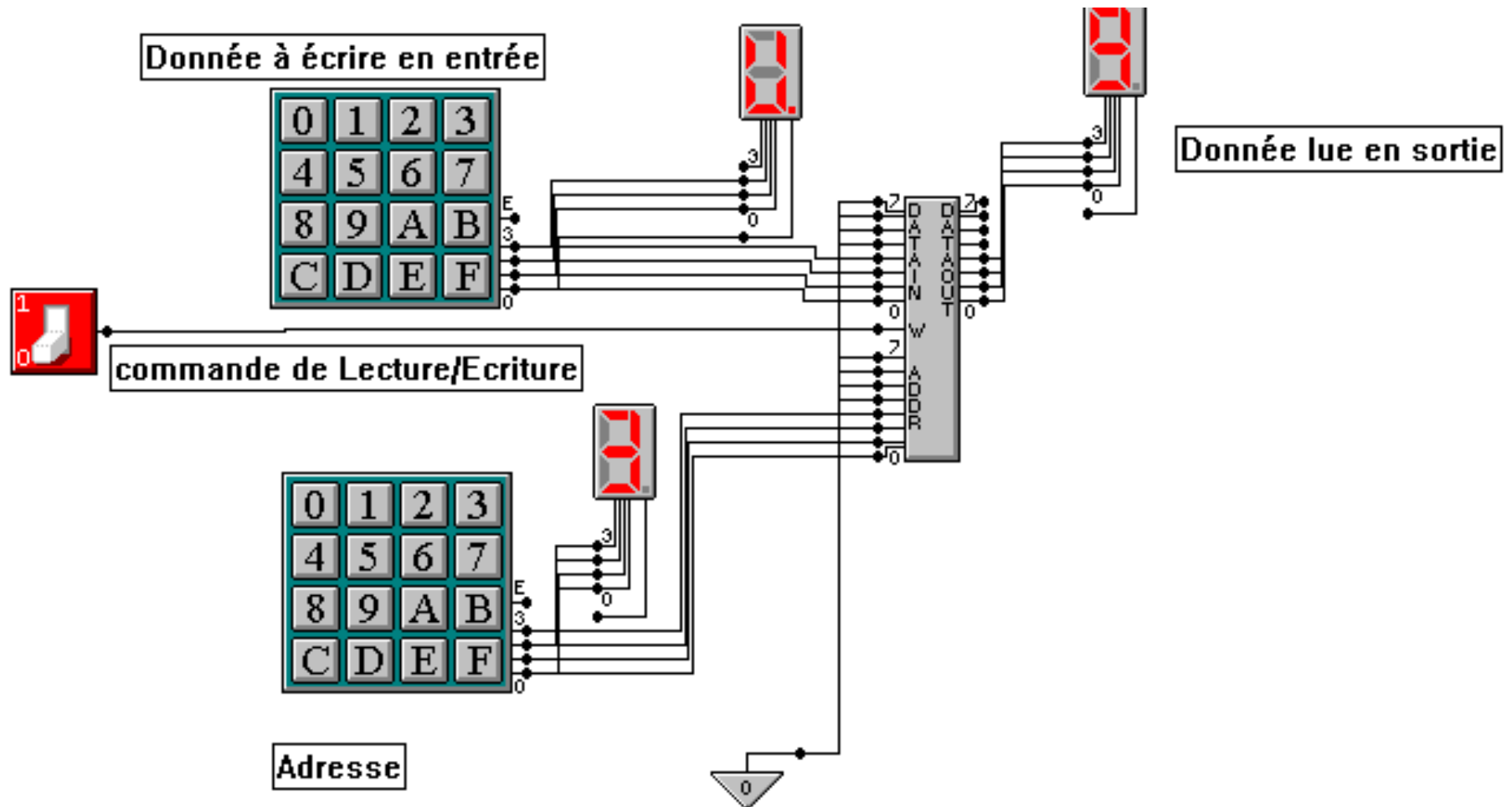
Mémoire → vecteur de mots •

Chaque mot à une adresse •

Structure d'un programme en MC



Bloc mémoire



Exercice

Quelles est la taille de l'adresse pour adresser d'une mémoire de 4 Go •

Solution

$$Go = 4 \times 2^{30} = 2^{22} \times 2^{30} = 2^{32} \quad \bullet$$

La taille de l'adresse est 32 bits •

Question

Si une adresse de 32 bits suffit pour •
,adresser 4 Go

Pourquoi un système d'exploitation •
Windows 32 bits ne reconnaît pas une
.RAM de 4 Go

Types des mémoires. 3

centrales

Mémoires statiques

)(SRAM

**à base de bascules de
type D**

faible taux d'intégration

temps d'accès rapide

Utilisation pour les(

).mémoires cache

Mémoires dynamiques

)(DRAM

à base de condensateurs

Très grand taux

d'intégration

plus simples que les

mémoires statiques

.temps d'accès plus long

Structure physique d'une mémoire. 5 centrale

RAM (Registre d'adresse Mémoire) : •
ce registre stock l'adresse du mot à lire
.ou à écrire

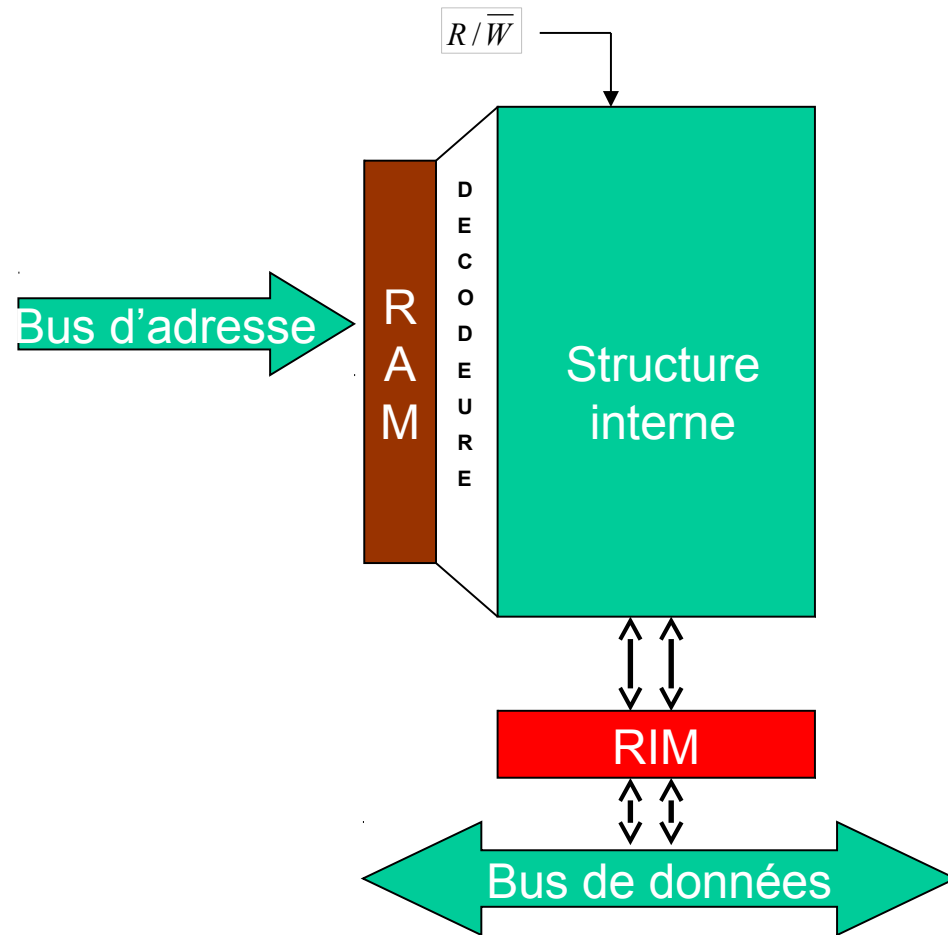
RIM (Registre d'information •
mémoire) : stock l'information lu à
partir de la mémoire ou l'information à
.écrire dans la mémoire

Décodeur : permet de sélectionner un •
.mot mémoire

R/W : commande de lecture/écriture , •
cette commande permet de lire ou
d'écrire dans la mémoire (si $R/\overline{W}=1$
)alors lecture sinon écriture

Bus d'adresses de taille **k bits** •

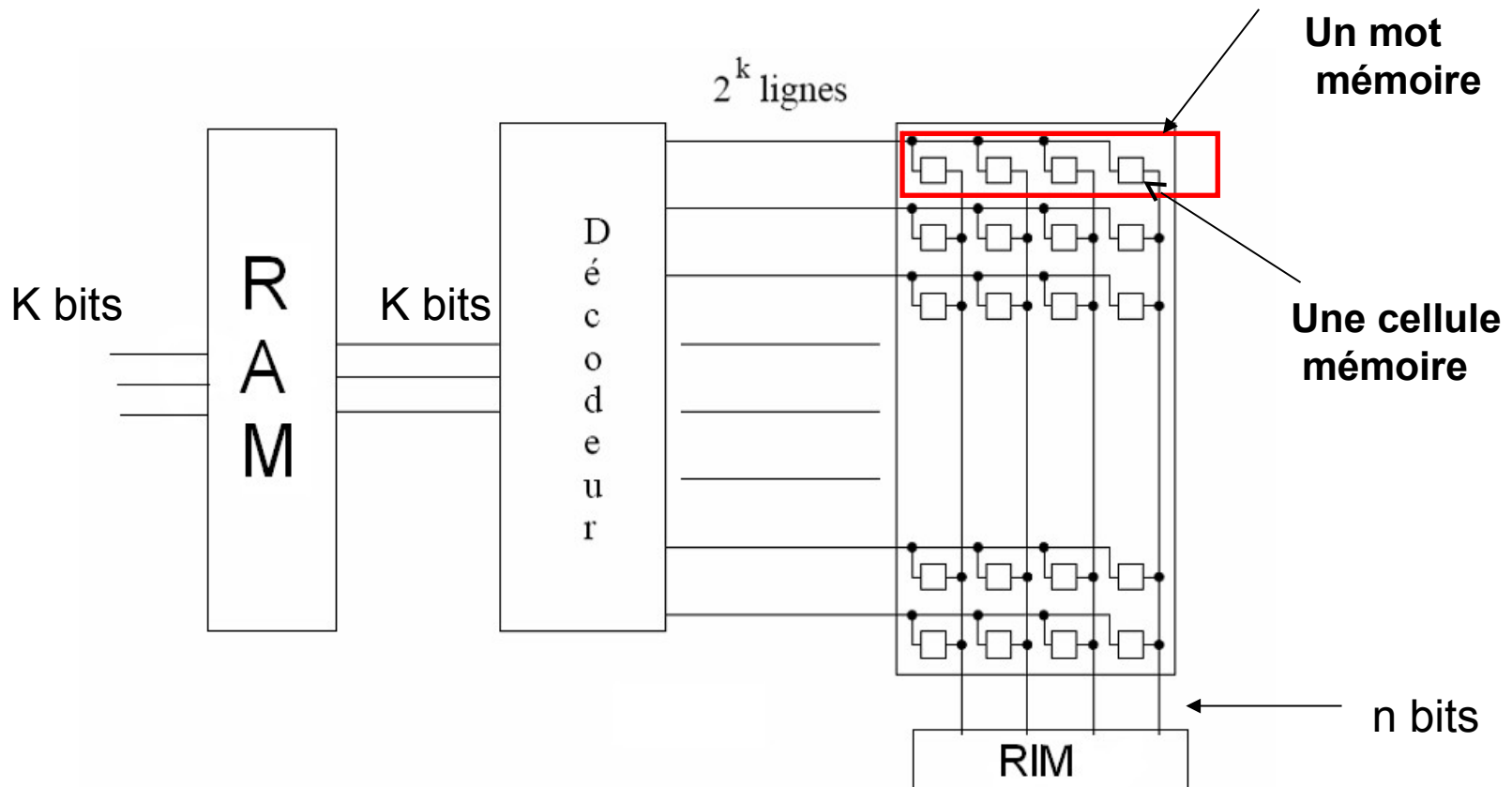
Bus de données de taille **n bits** •



?Comment sélectionner un mot mémoire. 5.1

Lorsque une adresse est **chargée** dans le registre **RAM**, le •
décodeur va recevoir la même information que celle du RAM

A la sortie du décodeur nous allons avoir **une seule sortie** qui •
est active → Cette sortie va nous permettre de sélectionner **un**
seul mot mémoire



?Comment calculer la capacité d'une MC 5.2

- Soit k la taille du bus d'adresses (taille du registre RAM)
- Soit n la taille du bus de données (taille du registre RIM ou la taille d'un mot mémoire)
- On peut exprimer la capacité de la mémoire centrale soit en nombre ,....)de **mots mémoire** ou en **bits** (octets, kilo-octets

La capacité = 2^k Mots mémoire –

La capacité = $2^k * n$ Bits –

:Exemple

Dans une mémoire la taille du bus d'adresses $K=14$ et la taille du bus de données $n=4$. Calculer la capacité de cette mémoire

$C=2^{14} = 16384$ Mots de 4 bits

$C= 2^{14} * 4 = 65536$ Bits = 8192 Octets = 8 Ko

?Comment lire une information 5.3

Pour lire une information en mémoire centrale il faut effectuer les •
:opérations suivantes

.Charger dans le registre RAM l'adresse du mot à lire –

)Lancer la commande de lecture ($R/W=1$ –

L'information est disponible dans le registre RIM au bout d'un –

)certain temps (temps d'accès

?Comment écrire une information 5.4

Pour écrire une information en MC il faut effectuer les opérations •
:suivantes

.Charger dans le RAM l'adresse du mot ou se fera l'écriture –

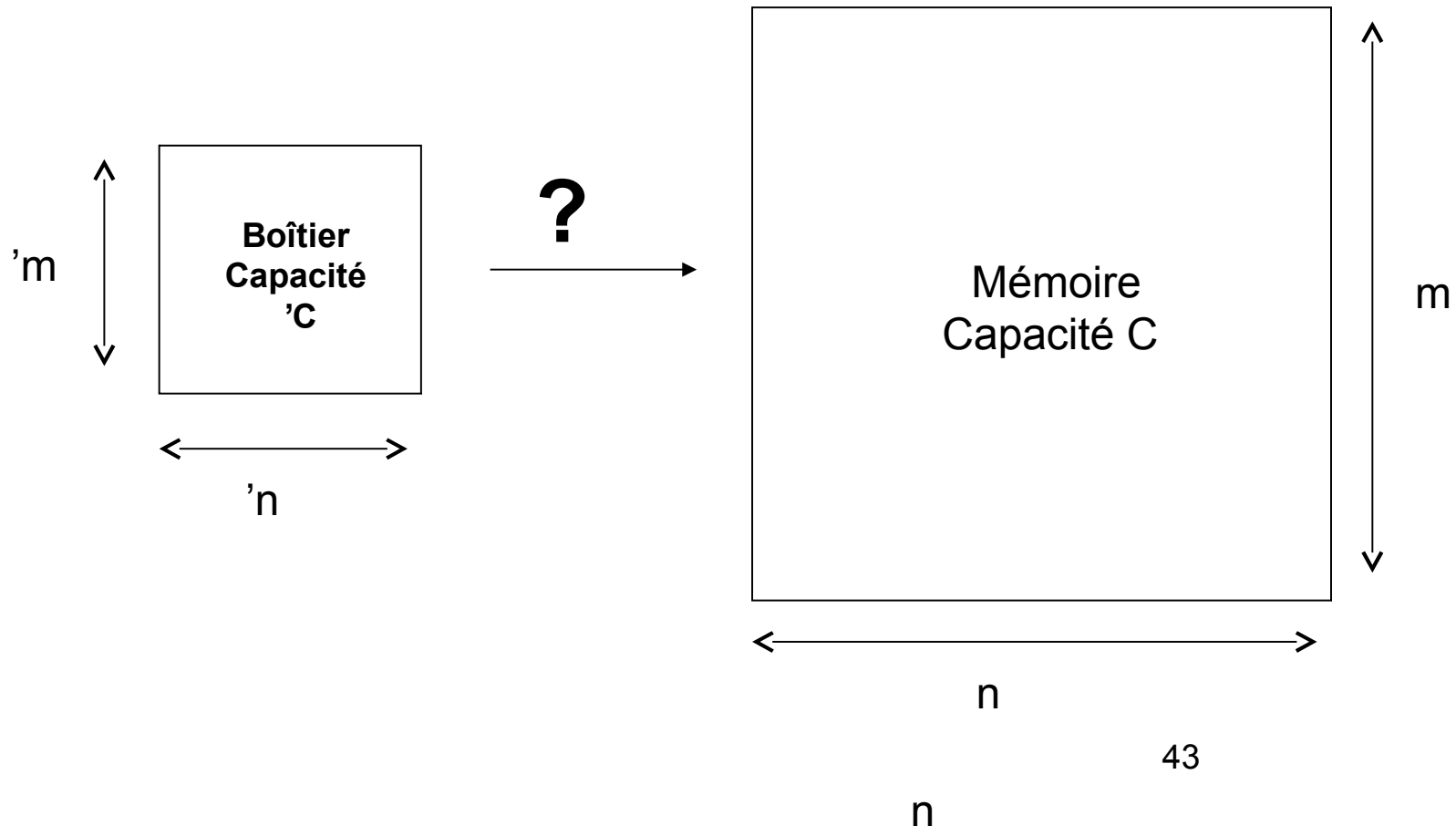
.Placer dans le RIM l'information à écrire –

Lancer la commande d'écriture pour transférer le contenu du RIM –
.dans la mémoire

Conception des MC. 6

?Problème

On veut réaliser une mémoire de **capacité C** , mais nous disposons •
? uniquement de boîtiers (des circuits) de **taille inférieur**



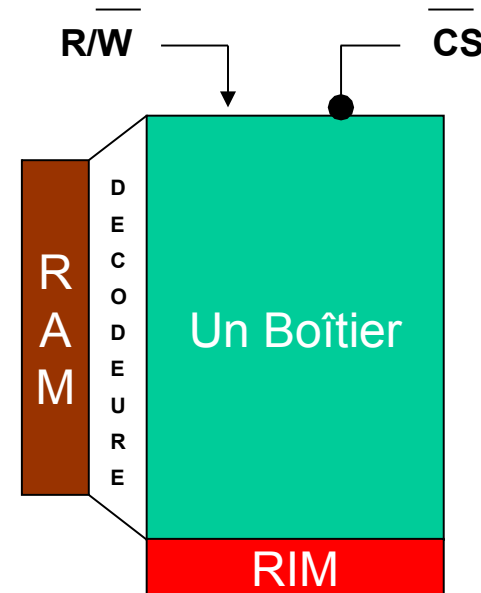
Structure d'un boîtier

,....) Un boîtier possède la même structure qu'une mémoire (RAM,RIM
.en plus de la commande \overline{CS}

\overline{CS} (Chip Select) : c'est une
commande en logique négative qui
permet de sélectionner (activer) un
.boîtier

$\overline{CS}=0$ le boîtier est sélectionné

$\overline{CS}=1$ le boîtier n'est pas sélectionné



Solution

Soit M une mémoire de capacité C , tel que **m** est le nombre de mot •
et **n** la taille **d'un mot**

Soit M' un boîtier de capacité C' , tel que m' le nombre de mot et n' •
la taille d'un mot

)On suppose que $C > C'$ ($m \geq m'$, $n \geq n'$ •

Quel est le **nombre de boîtiers** M' nécessaire pour réaliser la •
?mémoire M

Pour connaître le nombre de boîtiers nécessaire , il faut calculer les •
:deux facteurs suivants

'P = m/m' –

'Q = n/n' –

)Solution (suite

P : permet de déterminer de nombre de boîtiers M' nécessaire pour •
.obtenir le **nombre de mots** de la mémoire M (extension lignes

Q : permet de déterminer le nombre de boîtier M' nécessaire pour •
obtenir la **taille de mot** de la mémoire M (extension mots ou
.extension colonnes

P.Q donne le nombre totale de boîtiers nécessaire pour réaliser la •
.mémoire M

Pour sélectionner les boîtiers on utilise **les bits de poids forts** •
d'adresses. Si P est le facteur d'extension lignes alors on prend k
.bits tel que $P=2^k$

Les autres bits d'adresses restants sont utilisés pour sélectionner •
.un mot dans un boîtier

Exemple 1

Réaliser une mémoire de 1Ko (la •
taille d'un mot est de 8 bits) en
utilisant des boîtiers de taille 256
?mots de 8 bits

Exemple 1

: Solution •

$m,n)=(1024,8) \rightarrow$ taille du bus d'adresses est de 10 bits **A90**(A9...A0), taille()du bus de données est de 8 bits **D70**(D7....D0

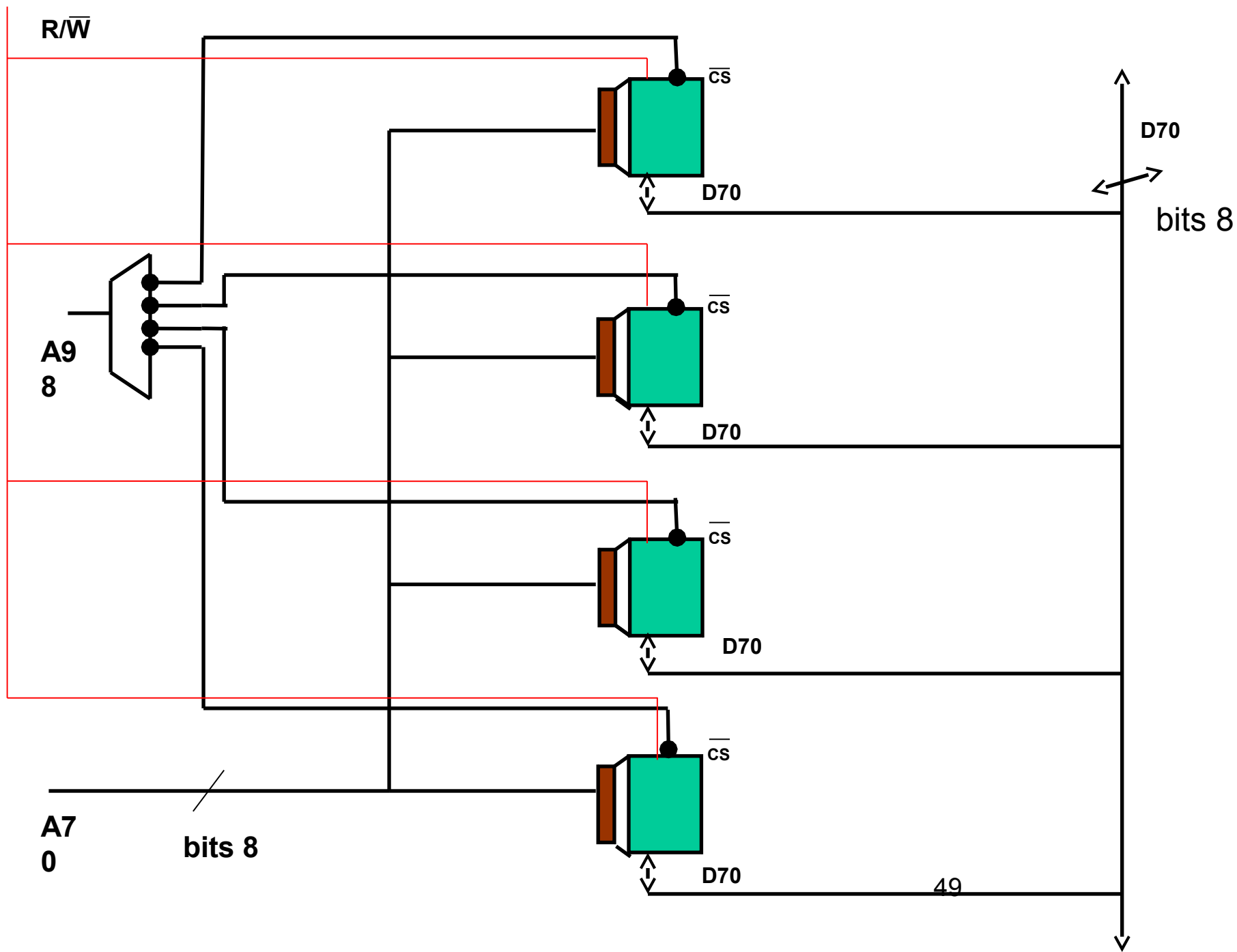
$m',n')=(256,8) \rightarrow$ taille du bus d'adresses est de 8 bits (A7'...A0'), taille du bus(')de données est de 8 bits (D7'....D0

:Calculer les deux facteurs d'extension lignes et colonnes •

) $P= m/m' =1024/256=4$ (extension lignes

) $Q= n/n' =8/8=1$ (extension colonnes

Le nombre totale de boîtiers $P.Q=4$ •



Exemple 2

On veut réaliser une mémoire de 1Ko (la taille d'un mot est de 16 bits) en utilisant des boîtiers •
) ?de taille 1Ko mots de 4 bits

Exemple 2

: Solution •

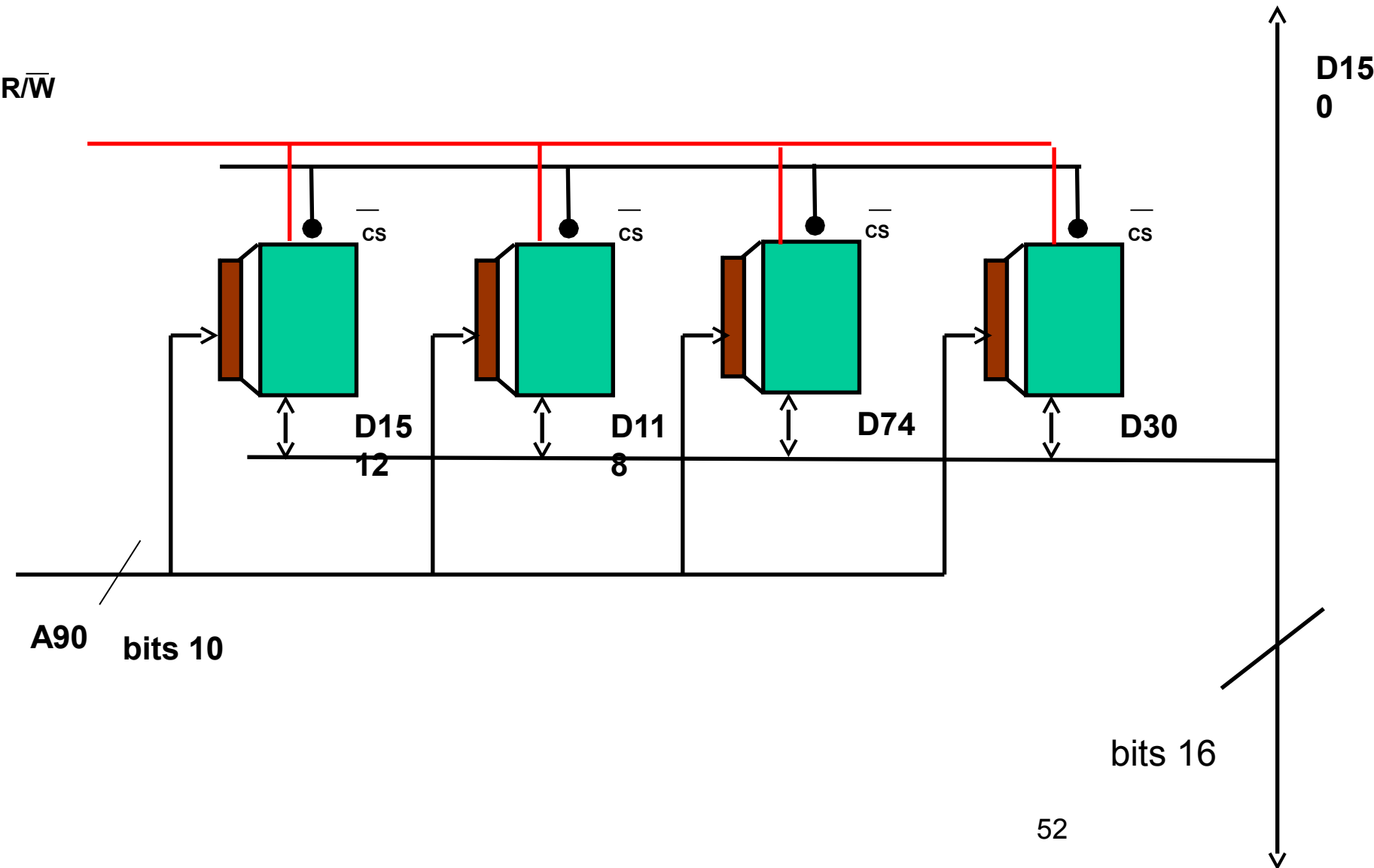
$m,n)=(1024,16) \rightarrow$ taille du bus d'adresses est de 10 bits ($A9...A0$), taille de()bus de données est du 16 bits ($D15....D0$

$m',n')=(1024,4) \rightarrow$ taille du bus d'adresses est de 10 bits ($A9'...A0'$), taille de(')bus de données est du 4 bits ($D3'....D0$

) $P=1024/1024=1$ (extension lignes •

) $Q=16/4=4$ (extension colonnes •

Le nombre totale de boîtiers $P.Q=4$ •



Exemple 3

On veut réaliser une mémoire de 1KO (la taille d'un mot est de 8 bits) en •
) ?utilisant des boîtiers de taille 256 mots de 4 bits

: Solution •

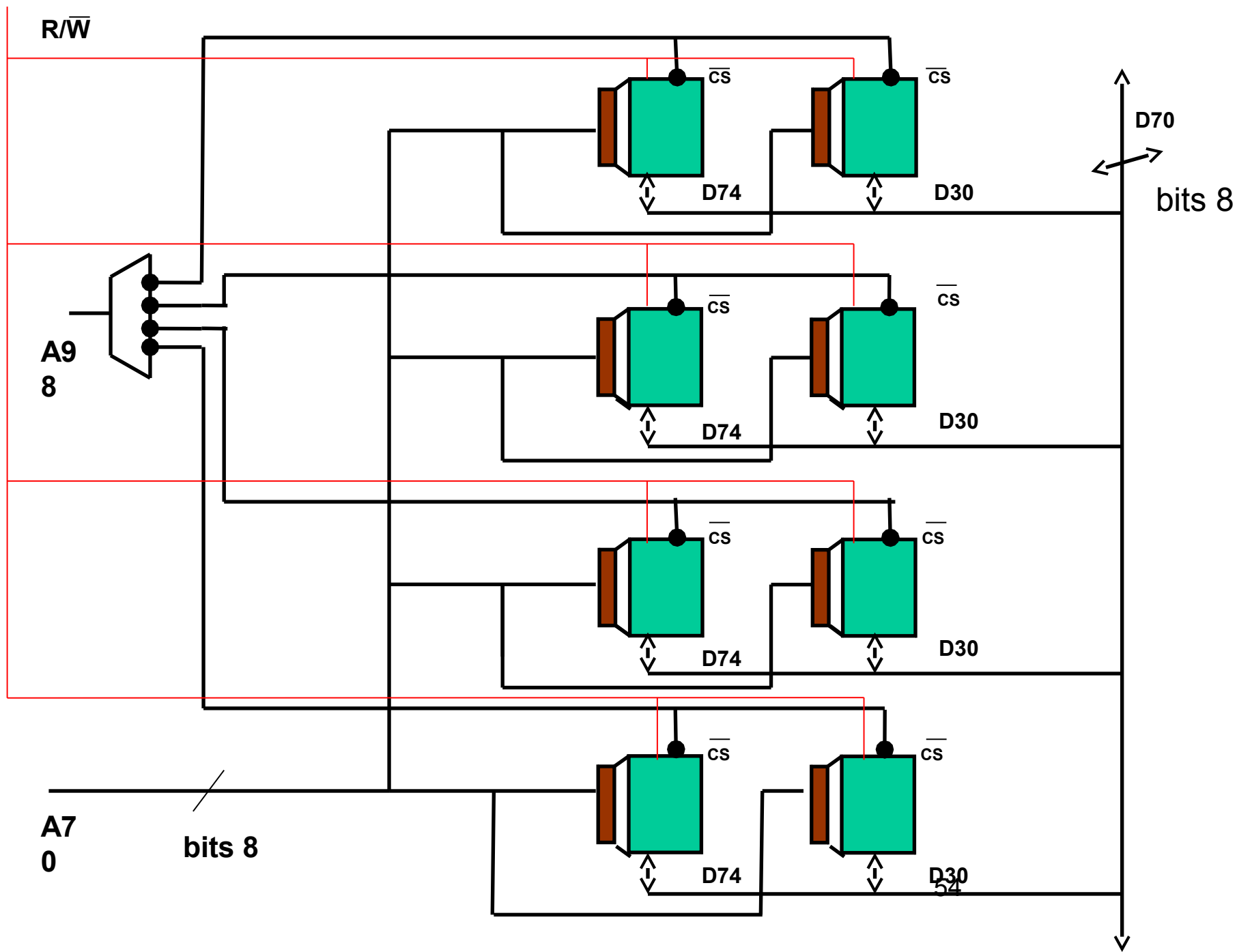
$m,n)=(1024,8) \rightarrow$ taille du bus d'adresses est de 10 bits ($A9...A0$), taille du bus(
)de données est de 8 bits ($D7....D0$)

$m',n')=(256,4) \rightarrow$ taille du bus d'adresses est de 8 bits ($A7...A0$), taille du bus(
)de données est de 4 bits ($D3....D0$)

) $P=1024/256=4$ (extension lignes •

) $Q=8/4=2$ (extension colonnes •

Le nombre totale de boîtiers $P.Q=8$ •

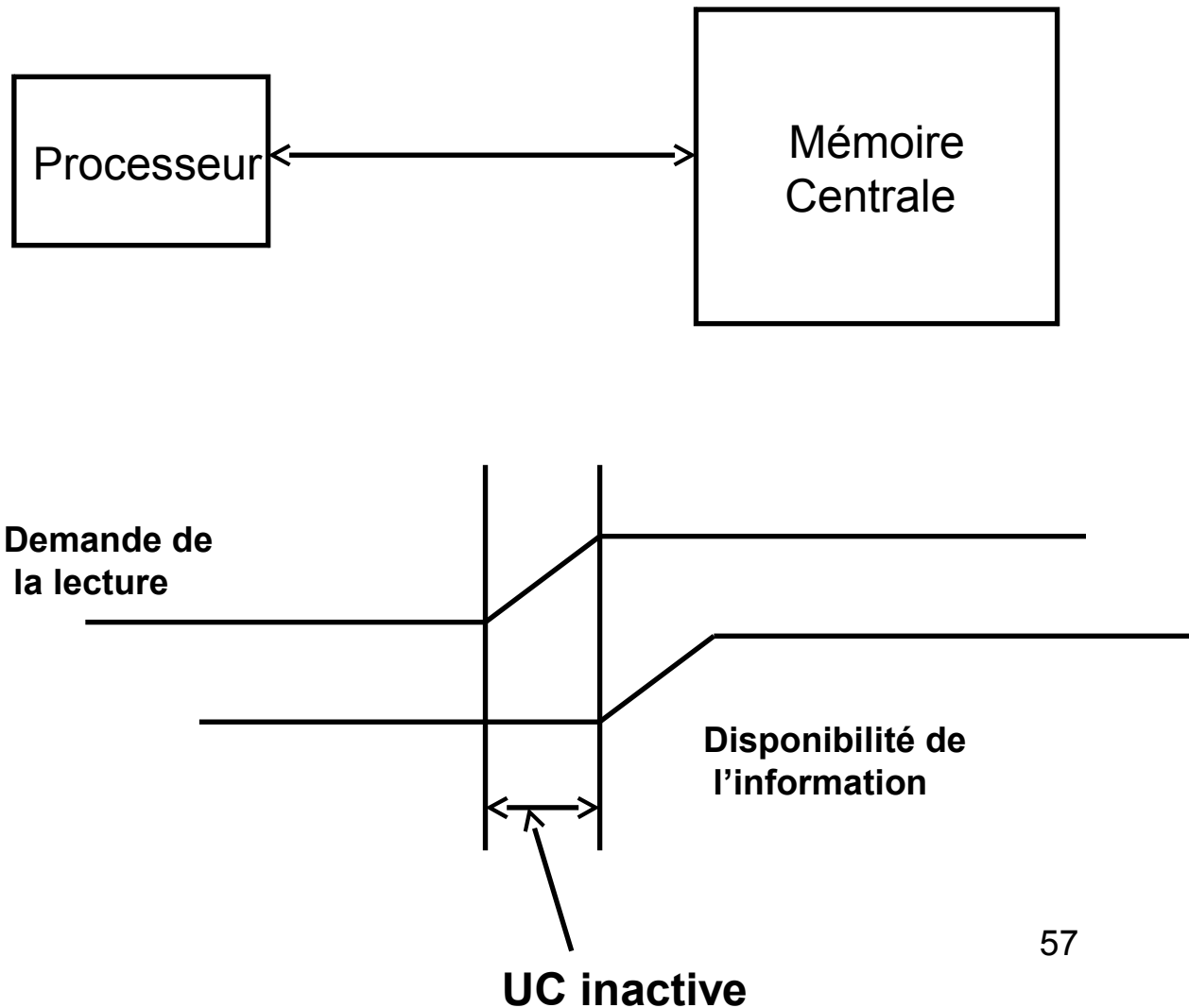


Exercice

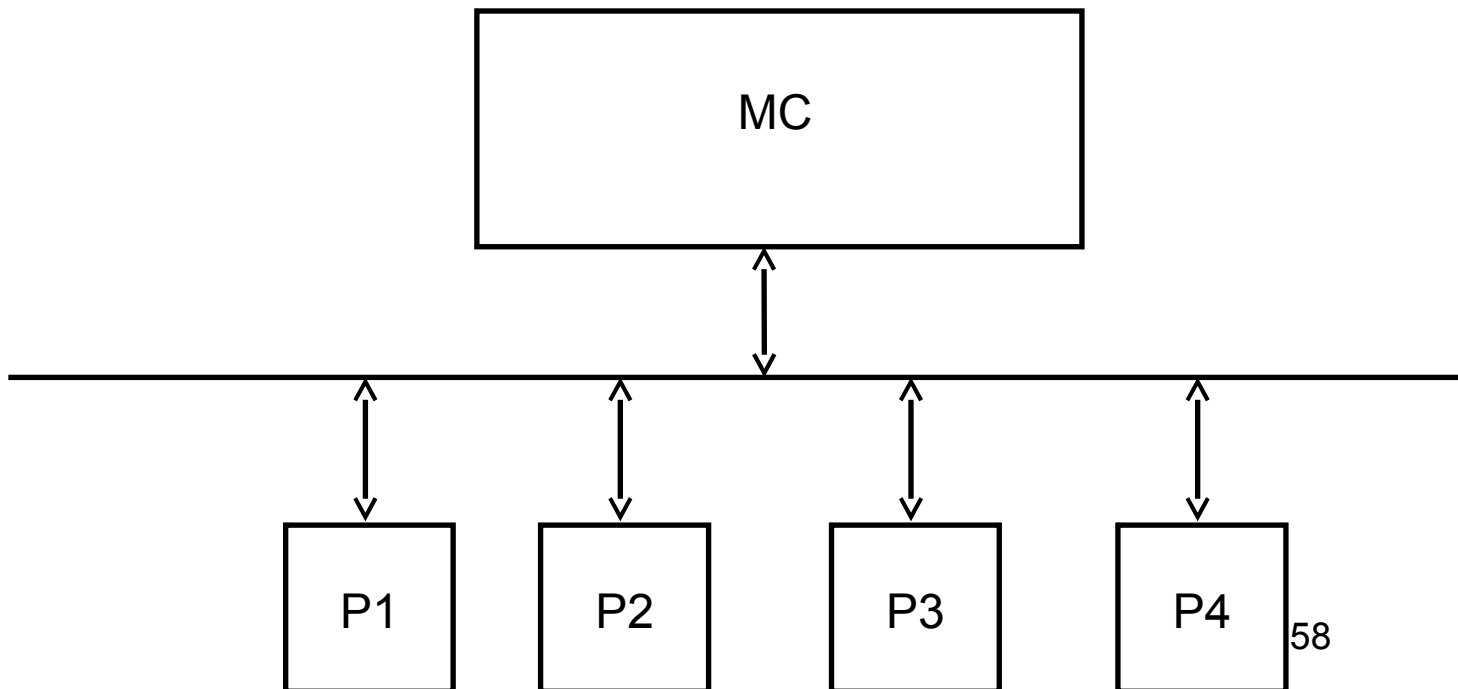
Réaliser une mémoire de 8K X12 (la taille d'un mot est de 12 bits) en utilisant des boîtiers de taille 2048 mots •
) ?de 4 bits

Architectures des mémoires. 7 centrales

Dans une architecture à **un seul processeur** : le processeur à l'exclusivité d'accéder à la mémoire. Le rendement de l'UC n'est conditionnée que par le temps d'accès à la MC

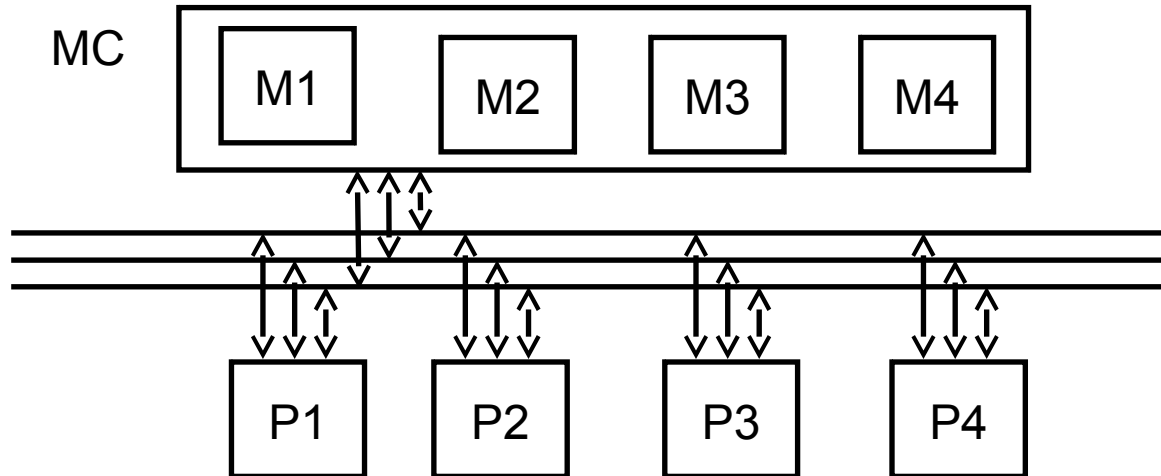


- Si le calculateur possède **plusieurs processeurs** qui fonctionnent en parallèle (en même temps), c'est possible que deux processeurs ou plus demandent d'accéder à la mémoire à la **même instant**
- Si la mémoire est structurée en un **seul bloc** alors un processeur peut monopoliser la MC
- Même si le temps d'accès est très petit, des processeurs vont être pénalisés
→ donc la structure de la MC est aussi importante



Mémoire modulaire 7.1

- La solution est de découper la mémoire en **plusieurs modules**
- Plusieurs bus permettent d'accéder simultanément (en même temps) à la MC
- Possible d'avoir autant d'accès que de modules
- On ne peut pas accéder simultanément **à un module**



:Remarques

- Les adresses à l'intérieur d'un module sont séquentiels (successives
- C'est possible qu'un module soit réaliser avec des boîtiers de taille inférieur
-)(il faut calculer les facteur d'extension lignes et colonnes

Comment sélectionner un mot dans une ?architecture modulaire

:L'adresse est divisée en deux parties •

Les **bits de poids** forts pour sélectionner un –
module. Si le nombre de module est égale à n , alors
il faut prendre k bits tel que $2^k \geq n$

Les bits de **poids faibles** pour sélectionner un mot –
.dans un module

N° module	adresse mot
-----------	-------------

Exemple

Soit une mémoire de taille de 4 Ko. Cette •
mémoire est découpée en 4 modules.
Donner le schéma de cette mémoire en
?utilisant des boîtiers de 1 Ko

Exemple

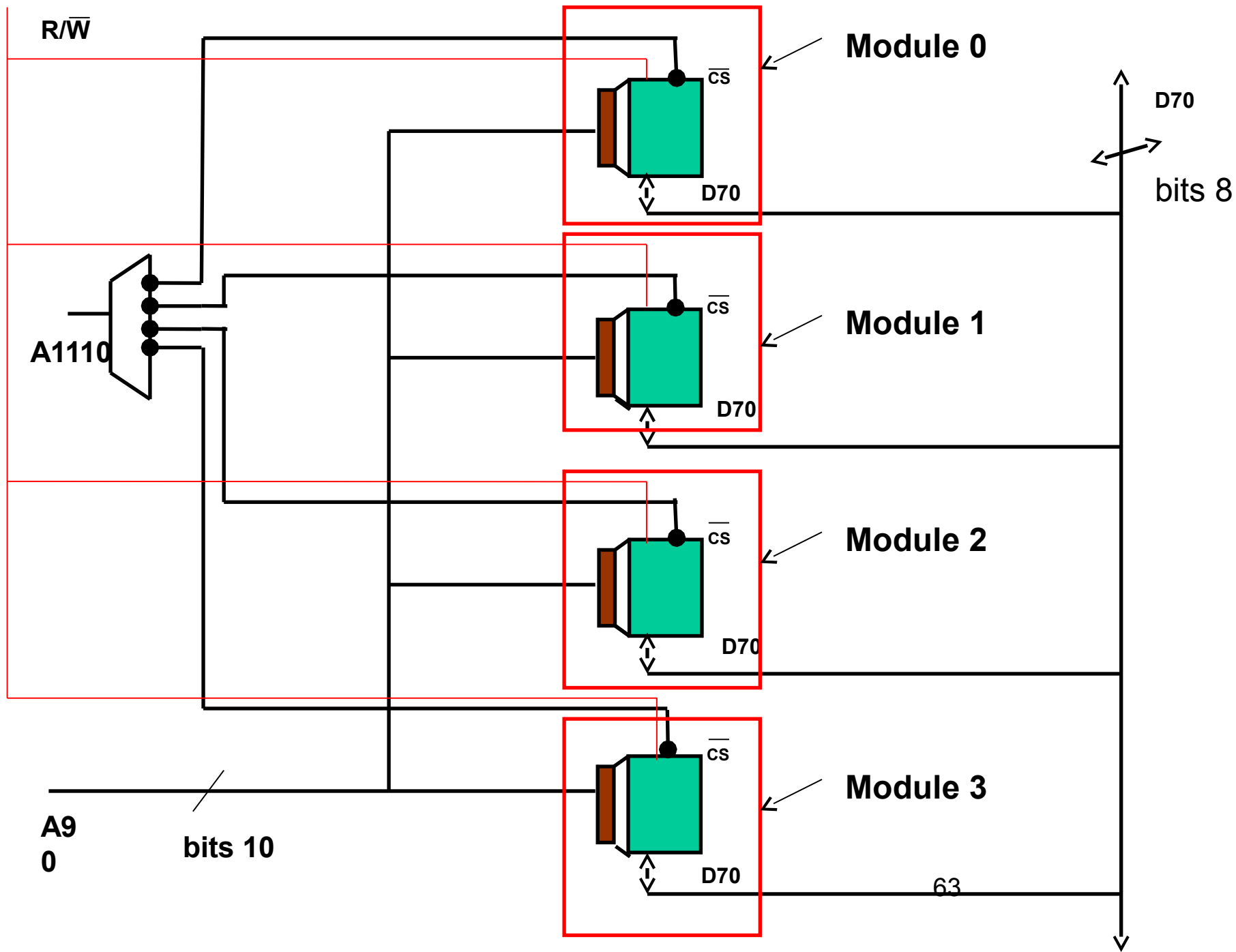
Soit une mémoire de taille de 4 Ko. Cette mémoire est découpée en 4 modules. Donner le schéma de cette mémoire en utilisant des boîtiers de 1 Ko

:Solution

Capacité = 4 Ko = $4 \times 2^{10} = 2^{12}$ → la taille du bus d'adresses est de 12 bits (A110)

modules → 2 bits du poids forts pour la sélection des modules 4 (A1110)

Les autres bits pour la sélection d'un mot dans un module (A90)



Mémoire entrelacée 7.2

- Avec une MC modulaire , c'est possible qu'un processeur •
monopolise un module (par exemple il accède a des adresse
:consécutives), Pour éviter ce problème
- .Un module est divisé en plusieurs Blocs –
 - .les adresses consécutives sont placées dans des blocs différents –
 - .Le nombre de blocs représente le degré d'entrelacement –

Sélectionner un mot dans une MC entrelacée

:L'adresse est divisée en deux parties •

Les **bits de poids faibles** pour sélectionner le bloc. –

Si on dispose de n bloc , il faut prendre k bits tel que
. $2^k \geq n$

Les bits de poids forts pour sélectionner le mot dans –
.le bloc

Adresse du mot	N° bloc
----------------	---------

Exemple 1 : une mémoire entrelacée avec un degré d'entrelacement égale à 4 , un bloc est de taille de 4 mots

blocs et la taille d'un bloc est égale à 4 mots de 4 bits → taille de la **4** •

.mémoire est égale à 16 mots de 4 bits

Il existe 4 blocs → 2 bits de poids faibles pour la sélection A10 •

.Les bits de poids forts (A32) pour sélectionner un mot dans un bloc •

)L'adresse 00**00** → bloc 0 (bits poids faible 00 •

)L'adresse 00**01** → bloc 1 (bits poids faible 01 •

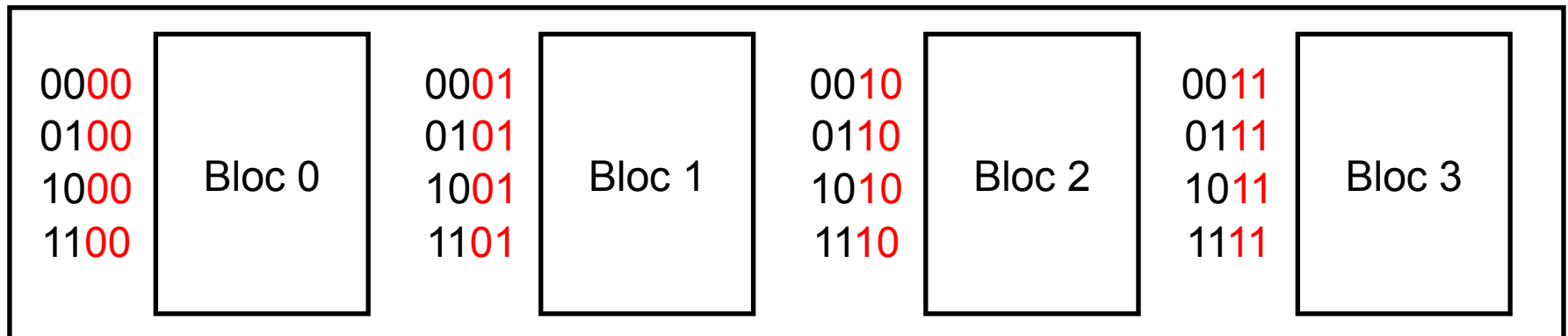
L'adresse 00**10** → Bloc 2 •

L'adresse 00**11** → **Bloc 3** •

L'adresse 01**00** → Bloc 0 •

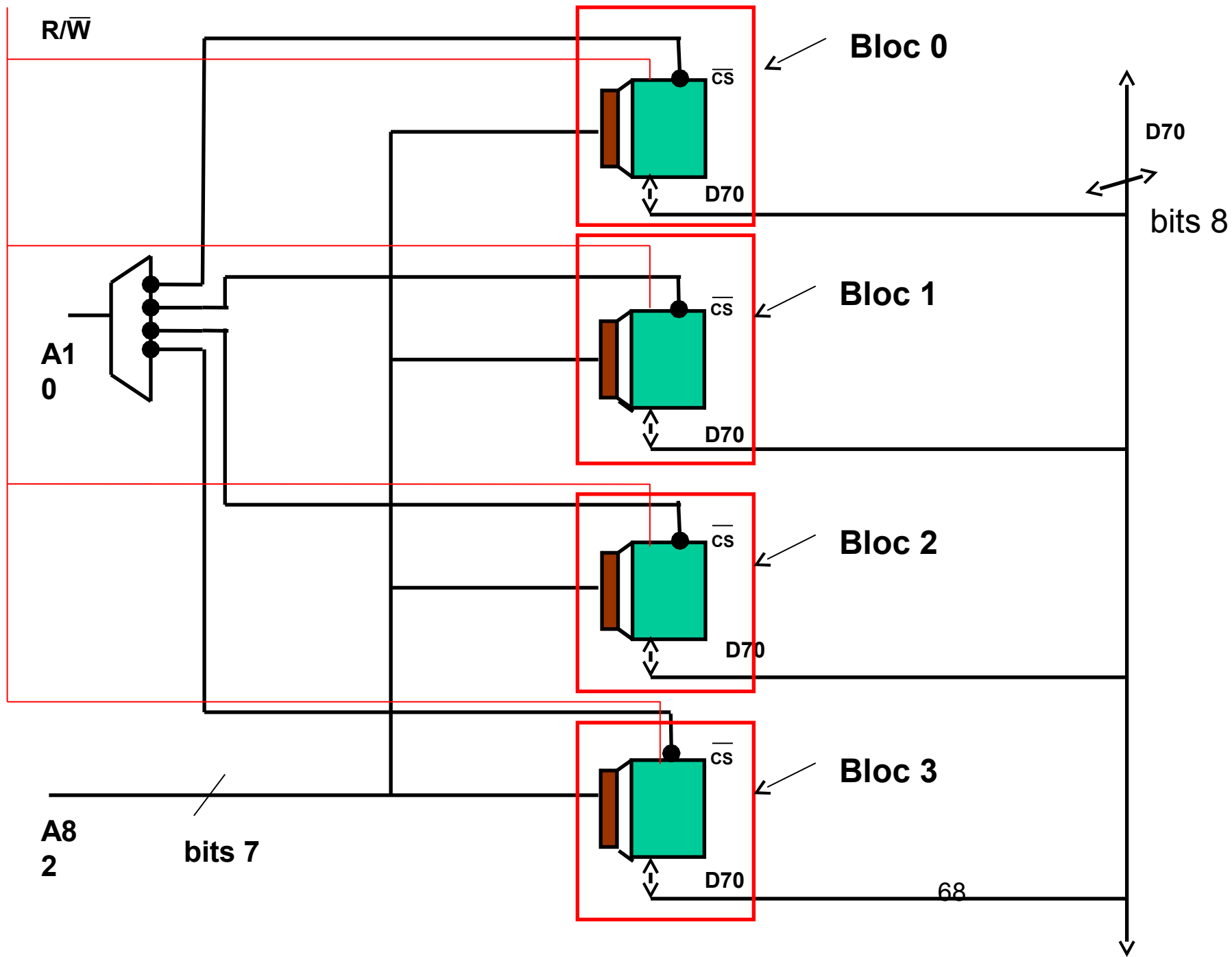
..... •

..... •



Exemple 2

- Réaliser une mémoire de capacité 512 mots de 8 bits avec des boîtiers de 128 mots de 8 bits avec un degré entrelacement de 4
-)Capacité 512 = 29 (taille de bus d'adresses = 9
- Taille d'un mot = 8 → taille du bus de données = 8
- blocs → taille d'un bloc = $512/4 = 128$
- Taille d'un boîtier = $128 * 8$ → un boîtier par bloc est suffisant
- bits de poids faibles pour la sélection d'un bloc A10 2
- .Les bits de poids fort (A82) pour sélectionner un mot dans un bloc



Les mémoires modulaires entrelacées 7.3

La MC est divisée en plusieurs modules •

) Chaque module est divisé en n Blocs (n le degré d'entrelacement •

:Pour sélectionner un mot •

)Il faut sélectionner le module (bits de poids forts –

)Sélectionner le bloc dans le module (bits de poids faibles –

) Sélectionner le mot dans le bloc (les bits restant –

N° module	adresse mot	N° Bloc
-----------	-------------	---------

Exemple

Réaliser une mémoire de 64 mots de 8 bits organisé en deux modules entrelacé , l'entrelacement se fait à l'intérieur ($D=2$). En utilisant des circuits (boîtiers) de 16 mots de 8 bits

La taille du bus d'adresses $k=6$ ($64=2^6$) $\rightarrow A_5$

Le nombre de module $m=2$, la taille d'un module est égale à 32 mots

).Le nombre de bits pour sélectionner un module est égale à 1 (A_5)

Le nombre de blocs dans un module $D=2 \rightarrow$ le nombre de bits nécessaire pour sélectionner un bloc est égale à 1 (A_0)

la taille d'un bloc est égale 16 mots \rightarrow un circuit suffit pour réaliser un bloc

Le nombre de bits nécessaire pour sélectionner une mot dans le bloc est égale à 4 (A_4)

