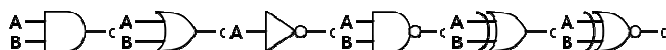


Séance de TD N°7 (semaine du 13 au 17 avril 2014)

**Exercice 1** Indiquez pour chacun des symboles suivants, la fonction réalisée et la table de vérité correspondante :



Réponse :

Symbole	Fonction	Symbole	Fonction
	ET		NAND
	OU		XOR Ou excmusif
	NON		NXOR Négation du OU excusif

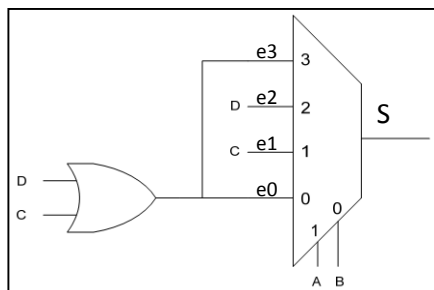
Table de Vérité

xy	$\bar{x}$	x+y	x.y	$\overline{x.y}$	$x \oplus y$	$\overline{x \oplus y}$
00	1	0	0	1	0	1
01	1	1	0	1	1	0
10	0	1	0	1	1	0
11	0	1	1	0	0	1

**Exercice 2** Analyse d'un circuit logique

**A** - Faire l'analyse du circuit suivant. Nous vous rappelons que l'analyse d'un circuit consiste à trouver la (ou les) fonction(s) du circuit. Autrement dit, trouver l'équation reliant ses sorties à ses entrées.

Circuit 1 :



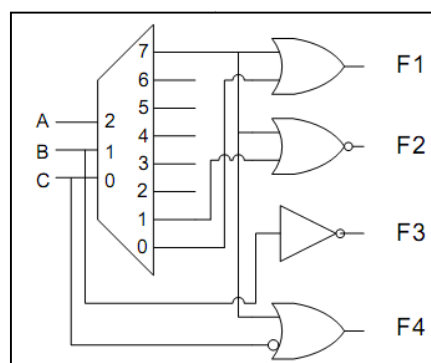
$$S = \bar{A}.\bar{B}.e0 + \bar{A}.B.e1 + A.\bar{B}.e2 + A.B.e3$$

On voit que

- $e0 = e3 = C.D$
- $e2 = D$
- $e1 = C$

Ce qui donne :  $S = \bar{A}.\bar{B}.C.D + \bar{A}.B.C + A.\bar{B}.D + A.B.C.D$

Circuit 2 :



$$F1 = m7 + m0 = A.B.C + \bar{A}.\bar{B}.\bar{C}$$

$$F2 = \overline{m7 + m1} = \overline{A.B.C + \bar{A}.\bar{B}.C}$$

$$F3 = \bar{B}$$

$$F4 = m7 + \bar{C} = A.B.C + \bar{C}$$

**B** - Essayez de trouver des formules simplifiées pour les fonctions des deux circuits précédents en vous servant uniquement des portes "ET", "OU" et "NON".

Réponse :

$$F1 = A.B.C + \bar{A}.\bar{B}.\bar{C}$$

$$F2 = \bar{A}.B + A.\bar{B} + A.\bar{C}$$

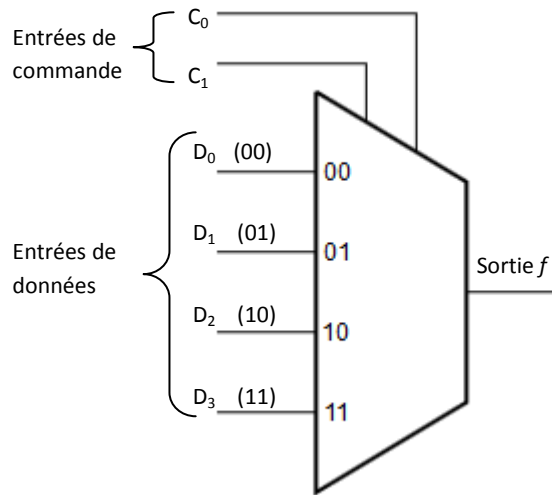
$$F3 = \bar{B}$$

$$F4 = A.B + \bar{C}$$

**Exercice 3** Nous vous rappelons qu'un multiplexeur est un circuit qui a  $n$  entrées de commande,  $2^n$  entrées de données et une sortie.

Par exemple avec un MUX 4:1, nous avons deux entrées de commande ( $C_0$  et  $C_1$ ), quatre entrées de données ( $D_0$ ,  $D_1$ ,  $D_2$  et  $D_3$ ) et une sortie définie par la formule suivante:

$S = m_0D_0 + m_1D_1 + m_2D_2 + m_3D_3$  où  $m_i$  sont des mintermes définies à partir des variables de commande  $C_0$  et  $C_1$ .



On vous demande de :

- A. réaliser un multiplexeur 8:1 à partir de deux multiplexeurs 4:1 et d'un multiplexeur 2:1.

**Réponse :**

Posons :

- d0, d1, ..., d7 les entrées de données notre multiplexeur 8:1
- x, y et z ses entrées de commande
- S sa sortie

Alors nous avons

$$S = m_0d_0 + m_1d_1 + m_2d_2 + m_3d_3 + m_4d_4 + m_5d_5 + m_6d_6 + m_7d_7$$

$$S = \bar{x}\bar{y}\bar{z}.d_0 + \bar{x}\bar{y}z.d_1 + \bar{x}y\bar{z}.d_2 + \bar{x}yz.d_3 + x\bar{y}\bar{z}.d_4 + x\bar{y}z.d_5 + xy\bar{z}.d_6 + xyz.d_7$$

$$S = \bar{x}(\bar{y}\bar{z}.d_0 + \bar{y}z.d_1 + y\bar{z}.d_2 + yz.d_3) + x(\bar{y}\bar{z}.d_4 + \bar{y}z.d_5 + y\bar{z}.d_6 + yz.d_7)$$

Posons :

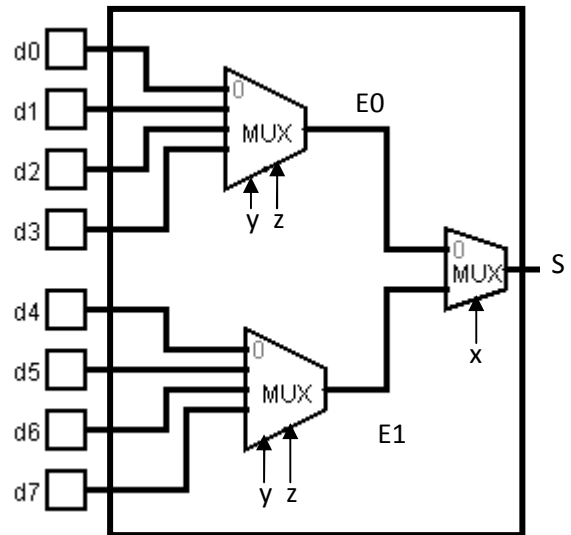
- $E_0 = \bar{y}\bar{z}.d_0 + \bar{y}z.d_1 + y\bar{z}.d_2 + yz.d_3$
- $E_1 = \bar{y}\bar{z}.d_4 + \bar{y}z.d_5 + y\bar{z}.d_6 + yz.d_7$

L'équation de E0 n'est rien d'autre qu'une équation d'un multiplexeur à 4 entrées de données (d0, d1, d2 et d3) et deux entrées de commandes (y et z)

L'équation de E1 n'est rien d'autre qu'une équation d'un multiplexeur à 4 entrées de données (d4, d5, d6 et d7) et deux entrées de commandes (y et z)

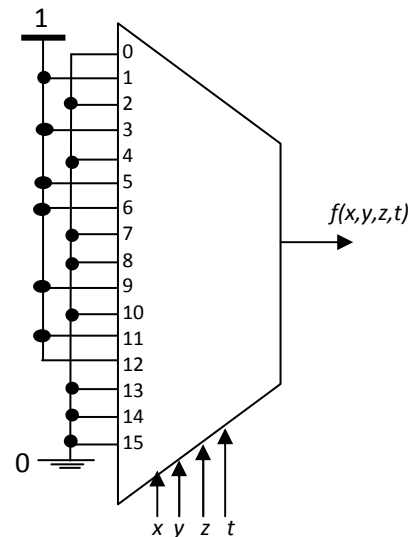
On a  $S = \bar{x}.E_0 + x.E_1$

On reconnaît ici l'équation d'un multiplexeur à deux entrées de données (E0 et E1) et une entrée de commande : x.



- B. En vous servant d'un seul MUX (à vous de trouver le nombre d'entrée de données) réaliser la fonction suivante :  $f(x,y,z,t) = \sum(1,3,5,6,7,9,11,12)$

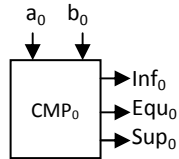
**Réponse :**



## Séance de TD N°8 (semaine du 20 au 24 avril 2014)

### Exercice 4 Comparateurs

**A** - Faire la synthèse d'un circuit permettant de comparer deux mots A et B de 1 bit chacun. Ce circuit doit avoir 3 sorties qui indiquent si A=B, A>B ou A<B.



**Réponse** : Nous avons trois fonctions à deux entrées. Établissons la table de vérité:

$a_0$	$b_0$	$Inf_0$	$Equ_0$	$Sup_0$
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

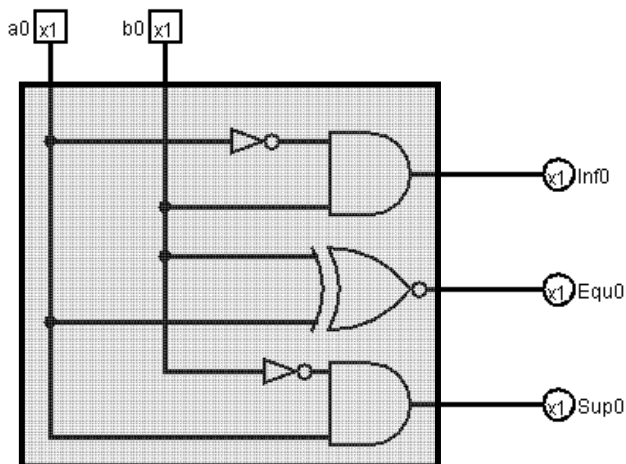
Établissons les équations des fonctions:

$$Inf_0 = \overline{a_0} \cdot b_0$$

$$Equ_0 = \overline{a_0 \oplus b_0}$$

$$Sup_0 = a_0 \cdot \overline{b_0}$$

Voici leur logigramme :

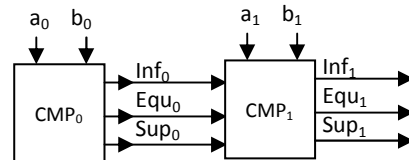


**B** - En vous servant du comparateur 1 bits que vous aurez proposé en réponse à la question A, proposer un circuit permettant de comparer deux mots A et B de deux bits chacun.

**Réponse** : Il s'agit de concevoir un circuit ayant trois sorties  $inf_1$ ,  $equ_1$  et  $sup_1$ . Voici un tableau résumant toutes les situations:

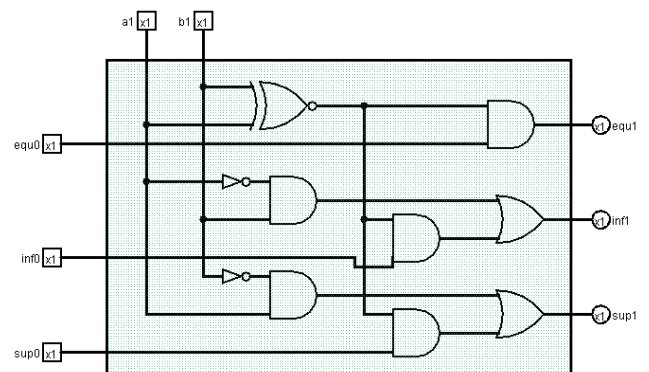
$a_1, b_1$	$a_0, b_0$	$Inf_1$	$Equ_1$	$Sup_1$
$a_1=b_1$	$a_0=b_0$	0	1	0
$a_1=b_1$	$a_0<b_0$	1	0	0
$a_1=b_1$	$a_0>b_0$	0	0	1
$a_1<b_1$	Peu importe	1	0	0
$a_1>b_1$	Peu importe	0	0	1

- Un mot de deux bits A ( $a_1a_0$ ) est égale à un mot B ( $b_1b_0$ ) si: ( $a_0=b_0$ ) et ( $a_1=b_1$ )  
ce qui donne :  $equ_1 = equ_0 \cdot \overline{a_1 \oplus b_1}$
- Un mot de deux bits A ( $a_1a_0$ ) est inférieur à un mot B ( $b_1b_0$ ) si: ( $a_1<b_1$ ) OU ( $a_1=b_1$ ) ET ( $a_0<b_0$ )  
ce qui donne :  $inf_1 = \overline{a_1} \cdot b_1 + \overline{a_1 \oplus b_1} \cdot inf_0$
- Un mot de deux bits A ( $a_1a_0$ ) est supérieur à un mot B ( $b_1b_0$ ) si: ( $a_1>b_1$ ) OU ( $a_1=b_1$ ) ET ( $a_0>b_0$ )  
ce qui donne :  $sup_1 = a_1 \cdot \overline{b_1} + \overline{a_1 \oplus b_1} \cdot sup_0$



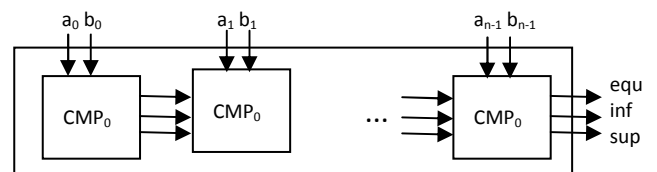
Le circuit du comparateur  $CMP_0$  est déjà donnée dans la réponse à la question A.

Voici le circuit détaillé du comparateur  $CMP_1$ :



**C** - Généraliser en proposant un comparateur  $n$  bits.

Pour réaliser un comparateur  $n$  bits, il suffit de mettre en cascade le comparateur précédent:



### Exercice 5

En vous servant du circuit intégré 7400 (4 portes NAND à 2 entrées chacune), réaliser les fonctions du comparateur 1 bits que vous avez conçu lors de l'exercice précédent

Rappelons les équations du comparateur 1 bit:

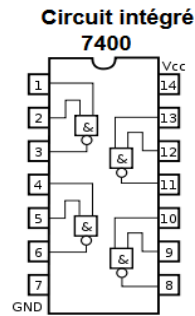
Etablissons les équations des fonctions:

- $Inf0 = \overline{a_0} \cdot b_0$
- $Equ0 = a_0 \oplus b_0$
- $sup0 = a_0 \cdot \overline{b_0}$

Nous montrerons comment nous servir du circuit 7400 uniquement pour la fonction  $inf0$ .

$$Inf0 = \overline{a_0} \cdot b_0 = \overline{\overline{a_0} \cdot b_0}$$

$$Inf0 = ((a_0 \uparrow a_0) \uparrow b_0) \uparrow ((a_0 \uparrow a_0) \uparrow b_0)$$



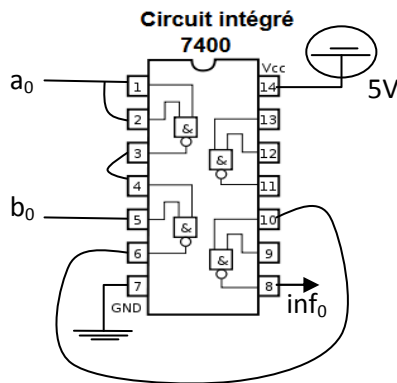
On déduit donc que si  $D = 0$  alors la bascule va être mise à zéro.

Cas où  $D$  est à 1:  $S = \overline{Q}$  et  $R = 0$ .

- Si  $Q = 1$  alors  $R=S=0$  ce qui correspond à la mémorisation, donc  $Q$  va rester à 1.
- Si  $Q = 0$  alors  $S=1$  et  $R=0$  ce qui correspond à la mise à 1, donc  $Q$  va devenir égale à 1.

On déduit donc que si  $D = 1$  alors la bascule va être mise à 1.

En définitif, on peut dire que la bascule mémorise l'état de l'entrée  $D$ .

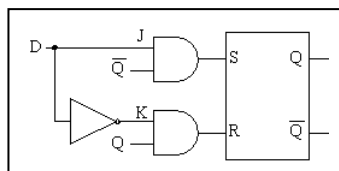


**Exercice 6** Connaissant le fonctionnement d'une bascule RS, on vous demande d'expliquer le fonctionnement de la bascule D donnée par le schéma suivant

Rappel :

R	S	
0	0	Mémorisation
0	1	Mise à 1
1	0	Mise à 0
1	1	Interdit

Bascule D



**Réponse :** D'après le schéma:

- $S = D \cdot \overline{Q}$
- $R = \overline{D} \cdot Q$

Cas où  $D$  est à 0:  $S = 0$  et  $R = Q$ .

- Si  $Q = 0$  alors  $R=S=0$  ce qui correspond à la mémorisation, donc  $Q$  va rester à zéro
- Si  $Q = 1$  alors  $R=1$  et  $S=0$  ce qui correspond à la mise à zéro, donc  $Q$  va devenir égale à zéro