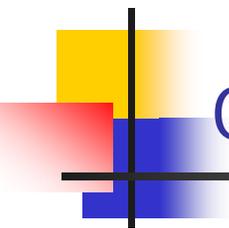


Nouvelles architectures d'alimentation DC-DC



Objectifs

- Montrer les évolutions en cours dans les architectures des systèmes d'alimentations DC-DC et les raisons qui les ont amenées
- Présenter les évolutions technologiques qui y sont liées (composants actifs, passifs, connectique, packaging)
- Montrer l'évolution des performances des composants actifs
- Présenter les principes permettant la montée en fréquence
- Présenter quelques structures adaptées à ces évolutions

Contraintes actuelles d'alimentation DC DC

Domaines d'application

Traitement de l'information, télécom

- Électronique numérique forte densité VLSI, en accroissement
- Diminution des tensions d'alimentation 3,3 – 2,5 – 1,8 – 1,5 – 1,2 – 1 – 0,8 – 0,5V
- Accroissement des fréquences d'horloge (qqes GHz)
→ **accroissement de la consommation**
- Courants très élevés : > 100A
- Ondulation très faible : < qqes mV
- Comportement dynamique : di/dt de l'ordre du 1kA/ μ s
- Gestion de la maintenance et de la thermique

Grand public, grande diffusion

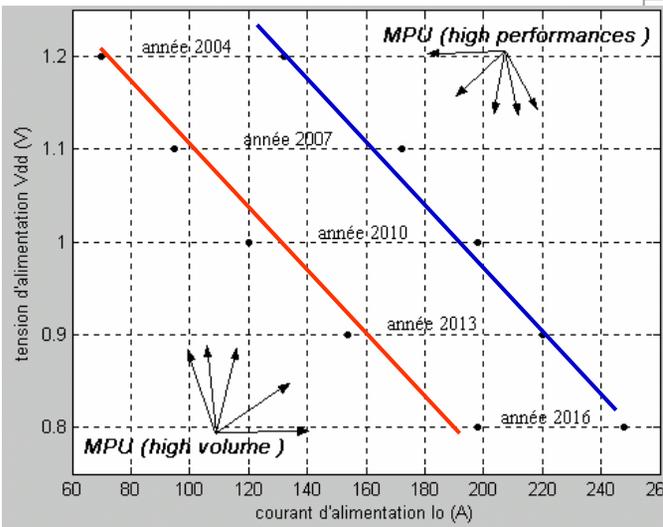
- Compacité
- Fiabilité
- Coûts limités car grandes séries
- Équipement domotique, son, vidéo grand public
- Alimentation des auxiliaires dans les automobiles



Domaine de forte évolution des concepts et des technologies de conversion statique

Contraintes d'alimentation des circuits numériques

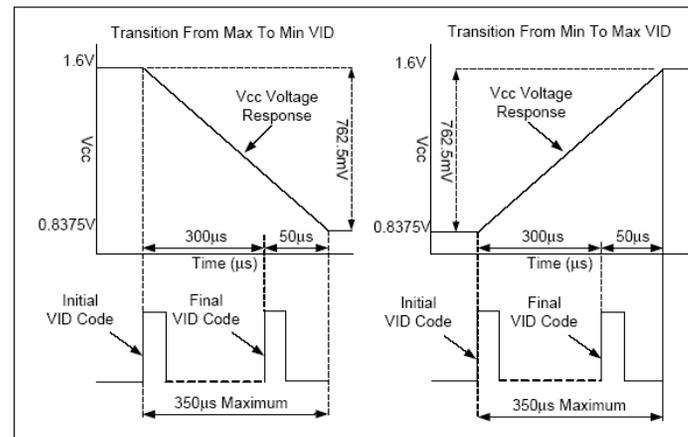
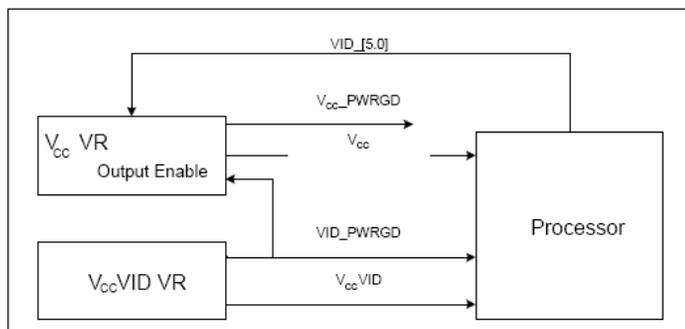
	2004	2007	2010	2013	2016
Technology node en nm	hp90	hp65	hp45	hp32	hp22
DRAM ½ pitch in nm	90	65	45	32	22
MPU/ASIC physical gate length in nm	37	25	18	13	9
Vdd in volts	1.2	1.1	1	0.9	0.8
(high performance)					
Allowable max power with heatsink	158	189	198	198	198
(high performance)					
Millions transistors at production	553	1106	2212	4424	8848
(high performance)					
Chip size at production in mm ²	310	310	310	310	310
(high performance)					
Vdd	1.2	1.1	1	0.9	0.8
(high volume)					
Allowable max power with heatsink	84	104	120	138	158
(high volume)					
Millions transistors at production	193	386	773	1546	3092
(high volume)					
Chip size at production in mm ²	140	140	140	140	140
(high volume)					
Chip to board speed in GHz	2.5	4.883	9.536	18.62 6	36.37 9



Evolution technologique :
réduction des dimensions

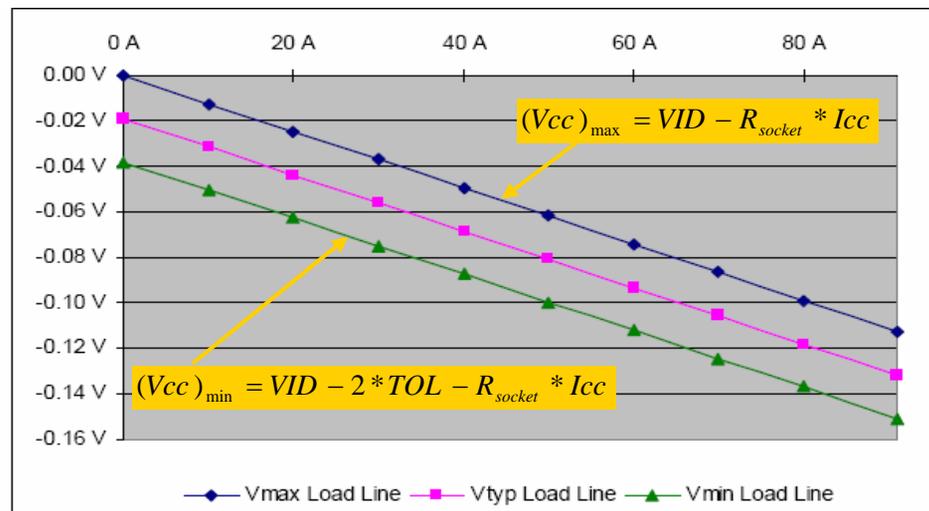
Contraintes statiques et dynamiques

- Programmation de l'alimentation : adaptation à l'état du processeur
62 incréments de 12.5 mV



- Caractéristique statique

- Caractéristique dynamique :
 - Dépassement de +/-5mV sur un transitoire de +/- 70A
 - dI_{dd}/Dt de l'ordre de 1kA/ μ s



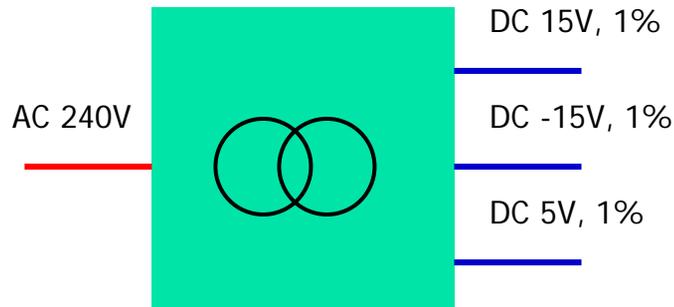
$(VID)_{max} = 1.4V$

$TOL = \pm 19mV$

$R_{socket} = 1.24m\Omega$

Architectures des alimentations DC-DC

Centralisée



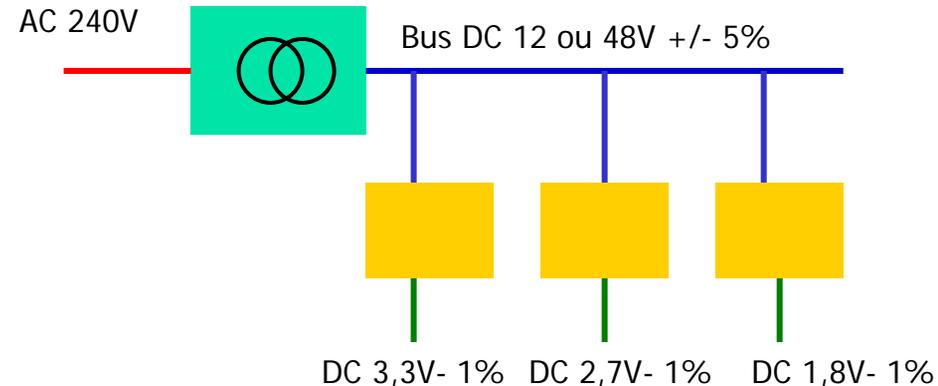
Avantages

- Simplicité, coût, solutions éprouvées
- Isolation galvanique, régulation aisée

Inconvénients

- Défaillance généralisée en cas de défaut sur une des sorties
- Structure figée en cas d'évolution du système alimenté
- Coût élevé si nécessité de redondance
- Gestion de la thermique centralisée : critique parfois
- Problèmes en cas de connectique de sortie longue
- Rendement faible pour les très faibles tensions de sortie (<80%)

Distribuée



Avantages

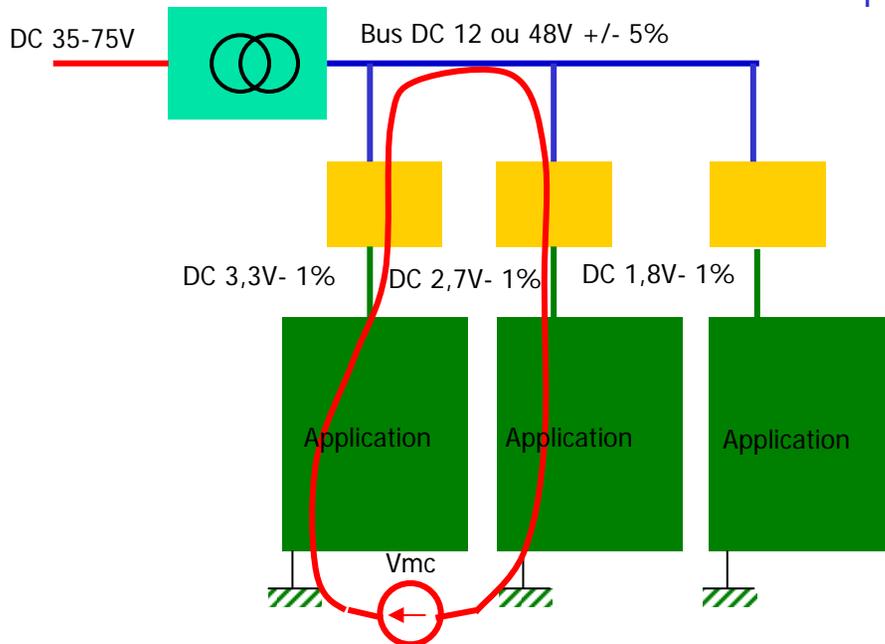
- Meilleure gestion de la fiabilité et de la redondance
- Mise en œuvre plus facile grâce à la modularité
- Meilleure gestion des connexions longues : le courant élevé est délivré au plus près de la charge meilleur réponse dynamique
- Évolutivité aisée par remise à niveau du module correspondant
- Optimisation possible de chaque module
- Gestion distribuée de la thermique → plus facile

Inconvénients

- Coûts plus élevés

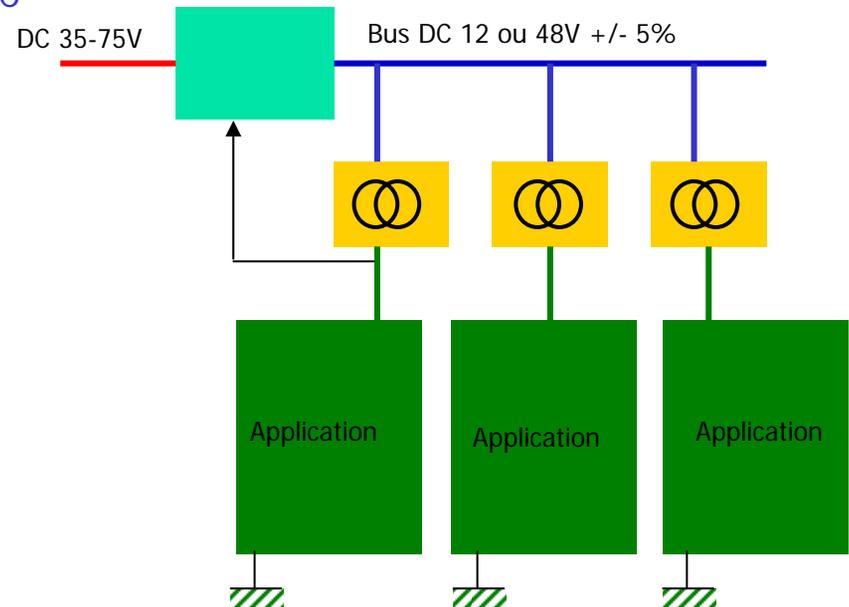
Architectures distribuées : nouvelles techniques

Différentes stratégies



- à partir d'un bus DC non régulé : applications télécom (cas présenté)

- à partir du réseau AC direct : convertisseur de tête à PFC



Le module d'entrée assure l'isolation galvanique

→ 1 transformateur : coût réduit

Les modules d'application assurent l'isolation galvanique

→ coût plus élevé

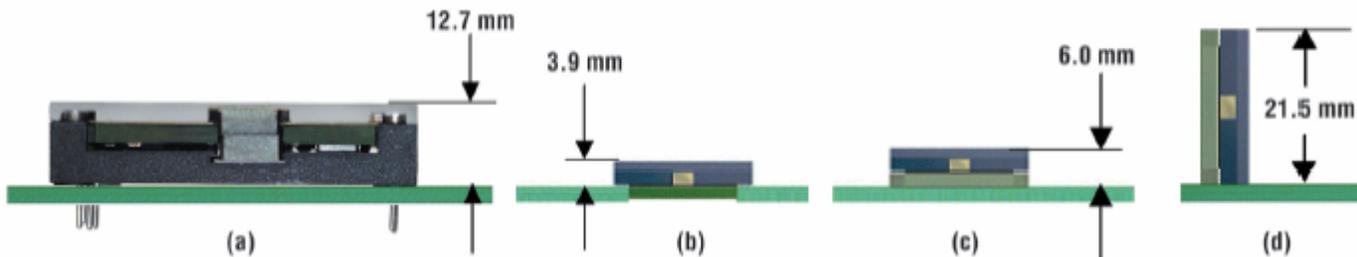
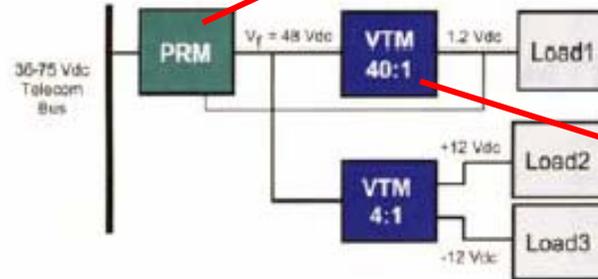
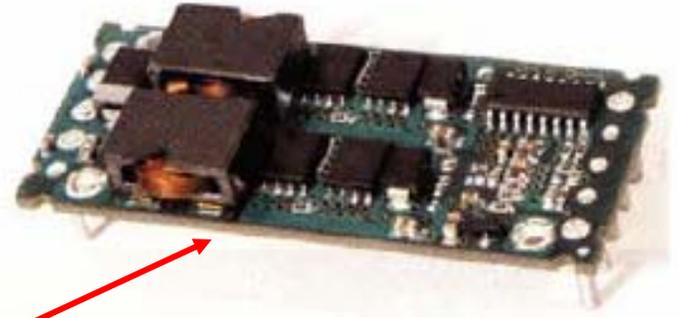
→ L'isolement est assurée au niveau du module d'application : ouverture de la boucle de mode commun, plus favorable pour la CEM

Possibilité de post-régulation d'un module de charge vers le module d'entrée.

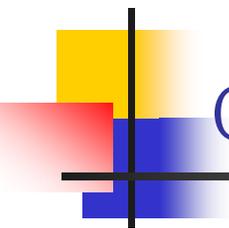
Caractéristiques technologiques des modules

Performances attendues

- ✓ Très forte puissance massique : 2 → 20 kW/l
- ✓ Compatibilité avec les standards classiques d'encombrement (format brick) : implantable sur CI
- ✓ Grande dynamique de tension d'entrée
- ✓ Réponse dynamique très sévère : $\Delta V_s/V_s < 5\%$ pour un dI_s/dt de l'ordre de 300A/ μ s



Exemple de dimensions de dispositifs et d'implantation



Contraintes technologiques à résoudre

La diminution du volume nécessite un accroissement de la fréquence de découpage : $F > 500\text{kHz}$, tendance : quelques MHz

- Réduction des pertes par commutation et conduction dans les semi-conducteurs, notamment les diodes,
- Mise en œuvre de structures à commutation douce (ZVS ZCS)
- optimisation des propriétés des matériaux magnétiques
- Optimisation de la connectique

Principes de commutation des structures

- Mode quasi résonant à fréquence libre :
 - basés sur la cellule hacheur ZCS ou ZVS
- Mode résonant complet : circuit résonant série
- Fréquence fixe :
 - auxiliaires de commutation douce
 - Commande par déphasage

Évolution technologique des semi-conducteurs

Réduction des pertes : MOSFET

$$\text{Pertes} = R_{\text{dson}} \cdot I_{\text{ds}}^2_{\text{eff}} + F \cdot V_{\text{gs}} \cdot Q_{\text{gs}} + \text{Pertes}_{\text{com}}$$

Réduction de la résistance
à l'état passant

COOL MOS → <5mΩ

Pertes dans la grille :
minimisation de C_{gs}

Commutation douce

- Nécessité de réduire les parasites d'environnement qui contribuent aux pertes (résistances et inductances parasites de connectique)
- Le packaging doit faciliter la gestion de la thermique
- Diodes soft ou Schottky en basse tension

Évolution technologique des semi-conducteurs

Amélioration des performances : cool-mos
Amélioration du packaging



Ancienne génération

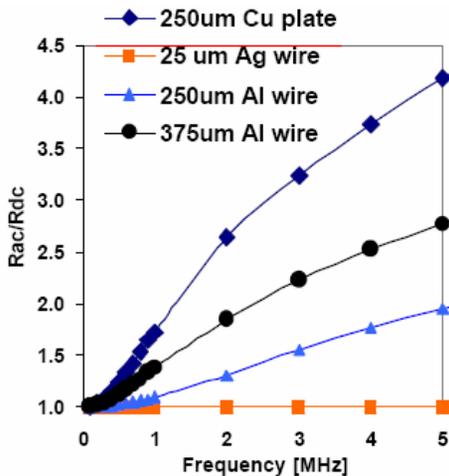


Figure 1. Range of packages investigated. From left to right: D2PAK, DPAK, SO-8, MLP and DirectFET™

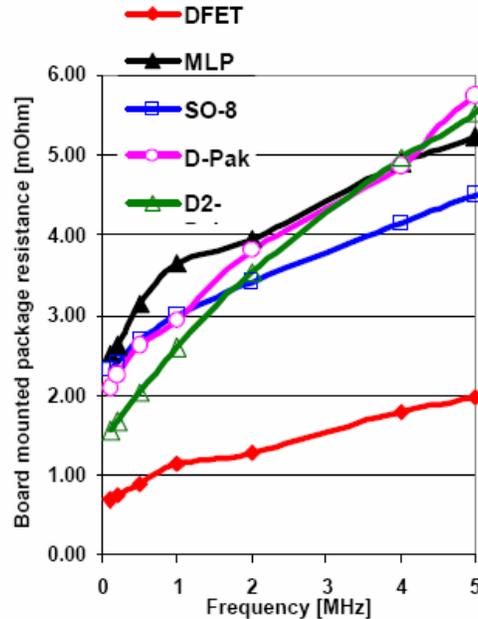


nouvelle génération

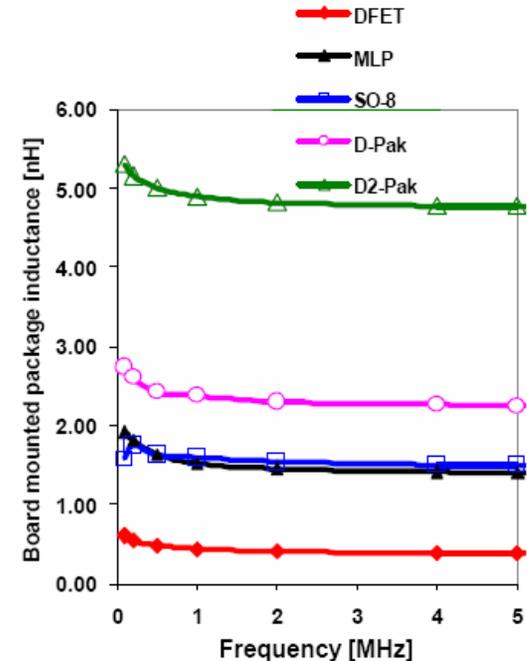
Influence des matériaux de connectique



Résistance de connexion dans le boîtier

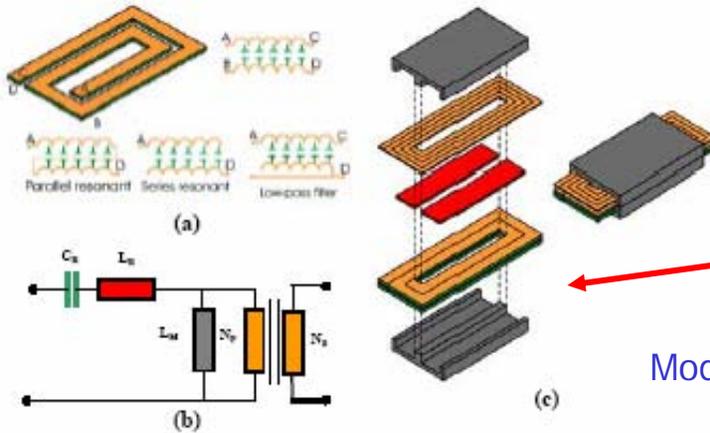


Inductance de connexion dans le boîtier

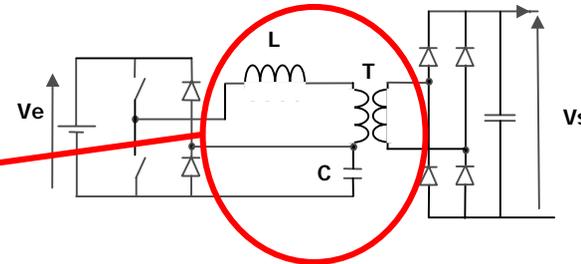


Évolution technologique des passifs

Tendance à l'intégration hybride de fonctions complexes



convertisseur quasi-résonant mode ZCS

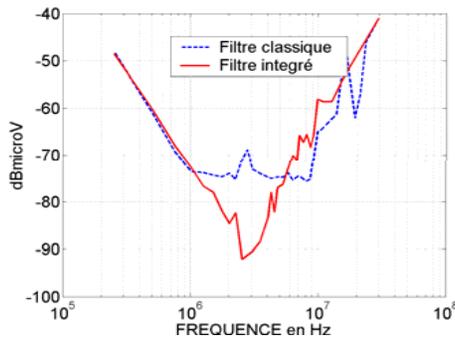
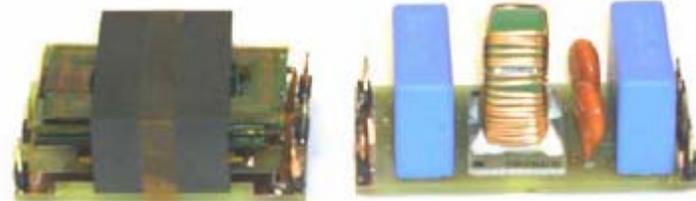
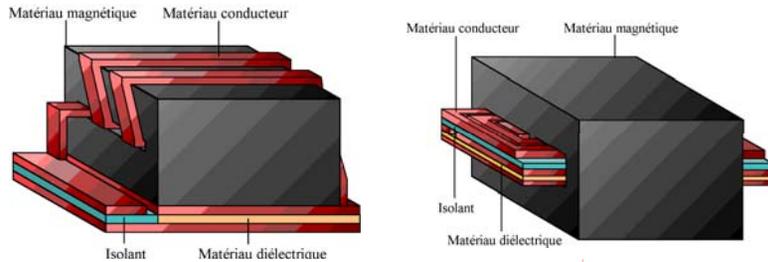


Module LCT pour convertisseur quasi-résonant

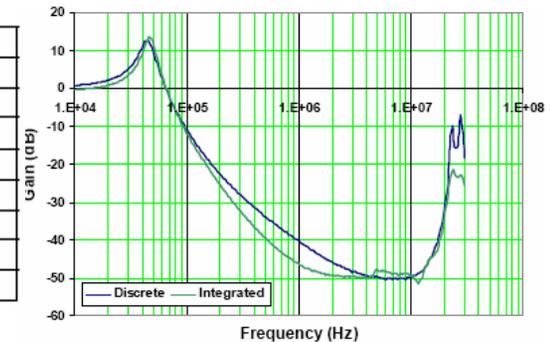
(V. Wick et al., IEEE IECON, 2003)

Exemples de Filtre LC de sortie (E. Labouré et al., EPF 02)

Exemples de Filtre CEM d'entrée

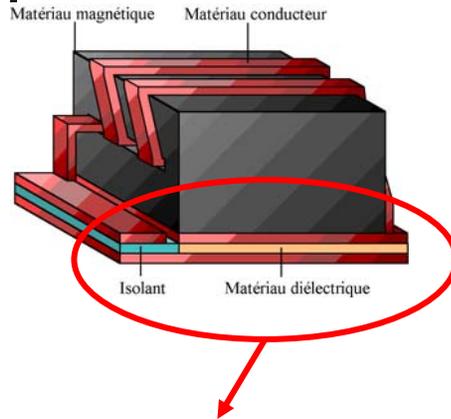


Parameters	Integrated	Discrete
L_{CM} (mH)	3.1	3.3
C_{CM} (nF)	6	6.6
L_{DM} (μ H)	20	16.7
C_{DM} (μ F)	0.6	0.56
EPC (pF)	3	12
No. of components	1	5
Profile (cm)	1.6	2.6
Volume (cm^3)	27.4	39.8

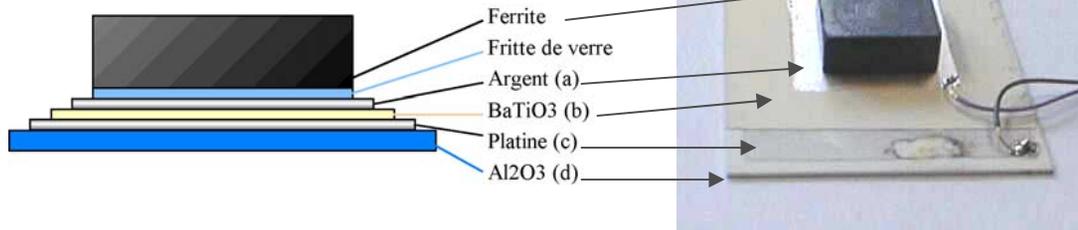


(V. Wick et al., IEEE IECON, 2003)

Évolution technologique des passifs

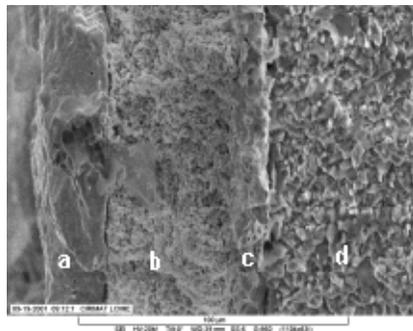


- Nécessité de développer de nouvelles techniques d'intégration de matériaux diélectriques, conducteurs et magnétiques
- Notion de compatibilité technologique et de process



(Labouré et al., GDR ISP, 2002)

Intégration de couches de matériaux isolant (Al₂O₃), conducteur (Ag, Pt), diélectrique (BaTiO₃) et magnétique (ferrite MnZn)



La conception de ces fonctions doit associer génie des procédés et ingénierie électrique

Vue MEB des interfaces diélectriques conductrices

Évolution technologique des assemblages

Vers plus d'intégration

- meilleure gestion de la CEM (réduction des inductance parasites)
- Meilleure gestion de la thermique

Compatibilité des matériaux
Nouveaux procédés d'assemblage

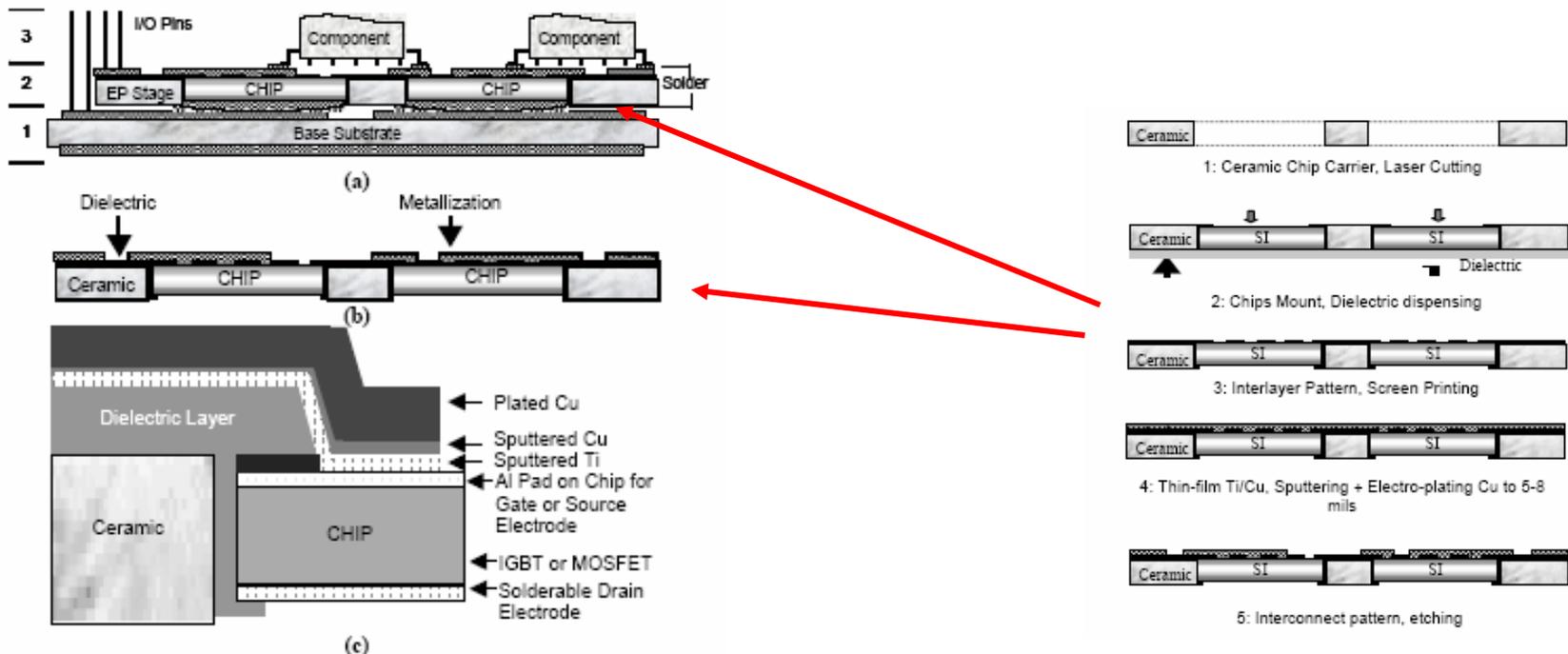
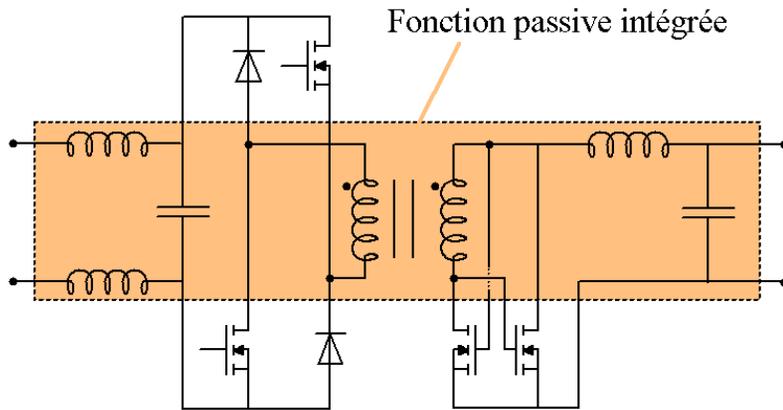


Fig.4. (a) Structural schematic of an embedded power module, (b) an integrated power chips stage, and (c) chip mount, isolation and pad contact.

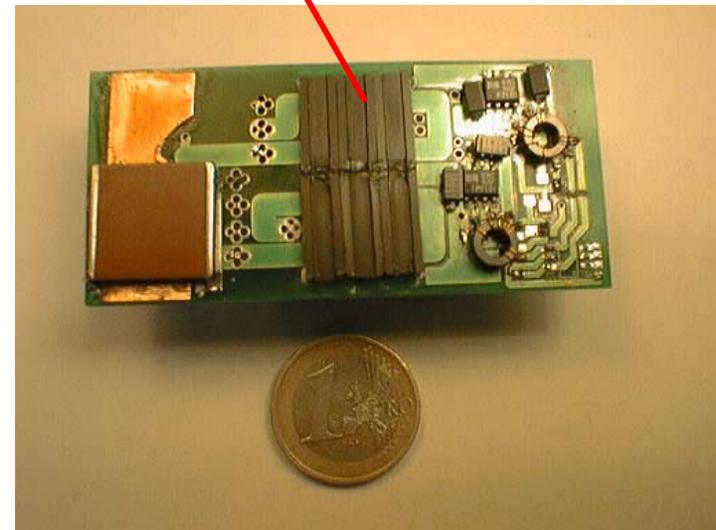
Évolution technologique des assemblages

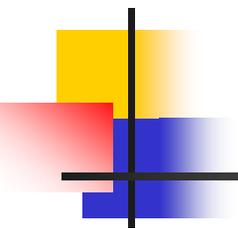
Un exemple (M. Arab, E. Labouré et al., SATIE, 2006)



- Redressement synchrone
- 48V – 3,3V / 500kHz / $\eta=92\%$

Transformateur et inductance intégrée

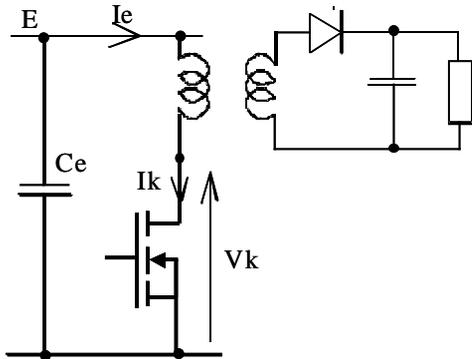




Analyse de quelques structures

Structures de base

Structure Flyback



Avantages

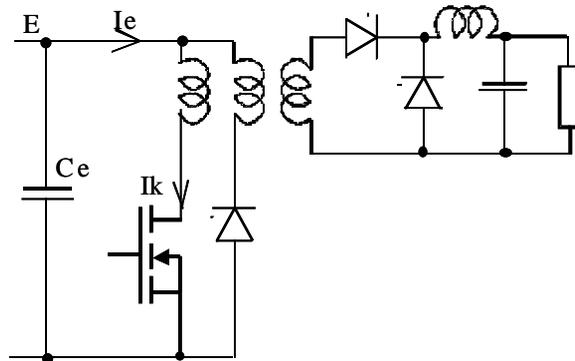
Structure simple et peu coûteuse
Puissance : <100W

Peu de pertes dans les semi-conducteurs en régime de conduction discontinue.

Inconvénients

Rendement peu élevé : l'inductance de fuite du transformateur est difficilement minimisable et nécessite un écrêteur (non représenté) qui dégrade le rendement.

Structures Forward



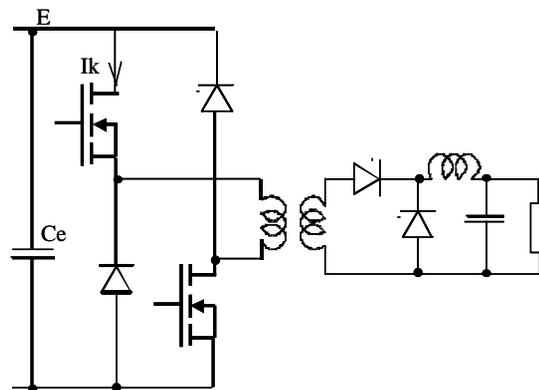
Avantages

Structure simple adaptée à des puissances < 200-300W

Inconvénients

L'inductance de fuite du transformateur nécessite un écrêteur (non représenté) qui dégrade le rendement

Le redresseur à diode est mal adapté aux forts courants et basse tension.

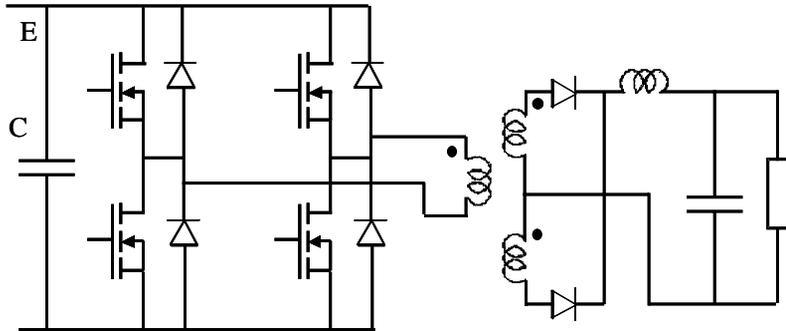


Avantages

Puissance : 100W à quelques kW (structure en 1/2 pont asymétrique)

Rendement élevé si le transformateur est optimisé, l'énergie de fuite est mieux gérée

Structures en pont complet



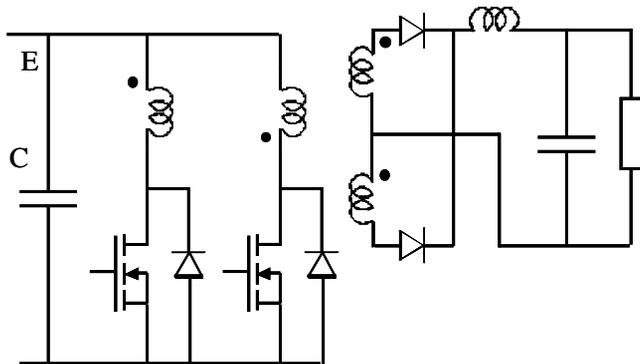
Structure en pont complet

Avantages

- Densité de puissance massique élevée grâce à l'utilisation du transformateur à flux symétrique, bien adapté aux puissances élevées → quelques kW.
- Possibilité de fonctionnement en structure en $\frac{1}{2}$ pont avec un point milieu capacitif, supprime l'inconvénient de la structure complète.

Inconvénients

- Le transformateur est sensible aux dissymétries de commande des interrupteurs primaires, qui créent une composante continue de flux avec un risque de saturation.



Structure Push-Pull

Avantages

- Nombre réduit d'interrupteur et bonne densité massique de puissance,

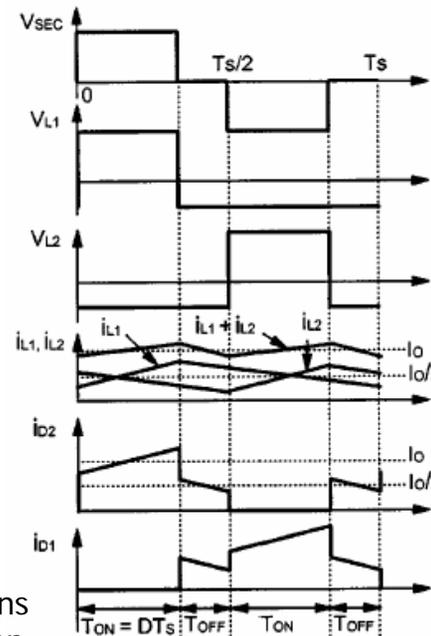
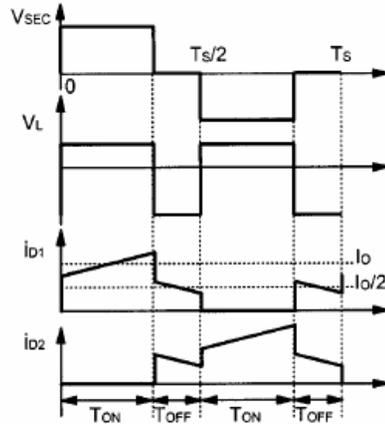
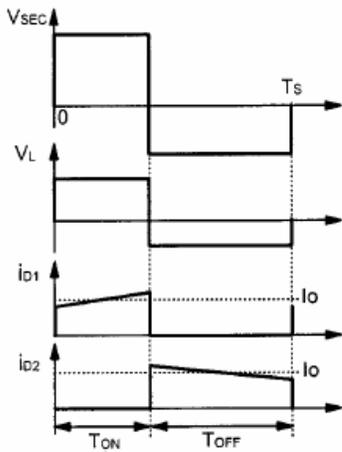
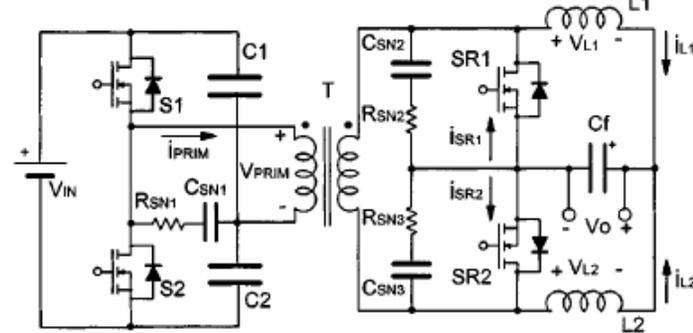
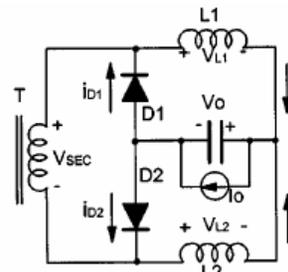
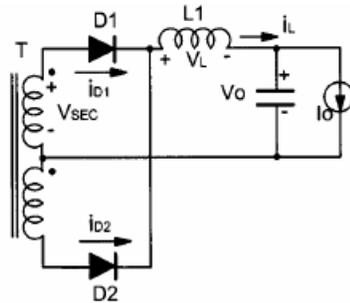
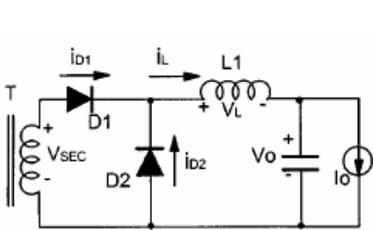
Inconvénients

- l'inductance de fuite du transformateur nécessite un écrêteur (non représenté) qui dégrade le rendement.
- Le transformateur est sensible aux dissymétries de commande des interrupteurs primaires, qui créent une composante continue de flux avec un risque de saturation

Structures classiques

Caractéristique : BT, fort courant, entrée 48V

Structure complète



Redresseur simple

Filtre volumineux

Pertes par conduction dans les redresseurs

Redresseur à point milieu :

doublage de la fréquence de l'ondulation, filtre plus réduit

Répartition de I_o durant T_{off} dans D1 et D2, réduction des pertes en conduction totales ($R_d \cdot I^2_{eff}$)

Doubleur de courant :

Entrelacement des courants i_{L1} et i_{L2} , réduction de l'ondulation dans Cs.

Répartition de I_o durant T_{off} dans D1 et D2, réduction des pertes en conduction totales

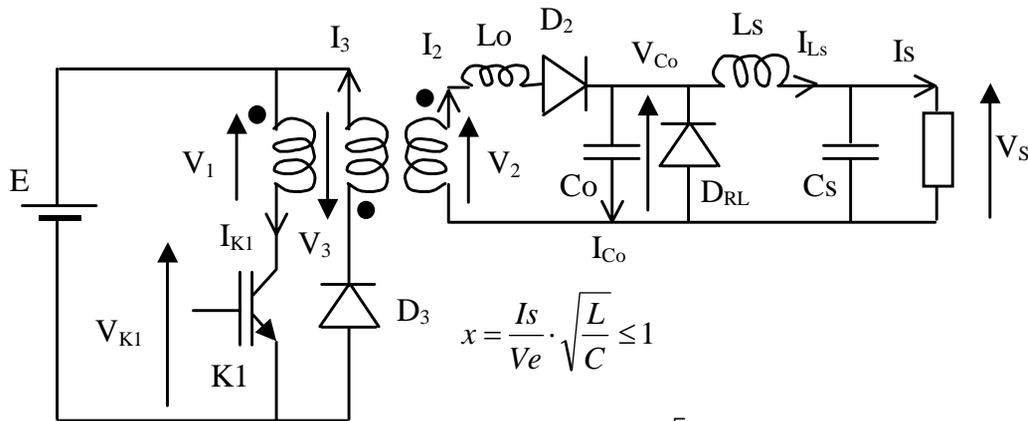
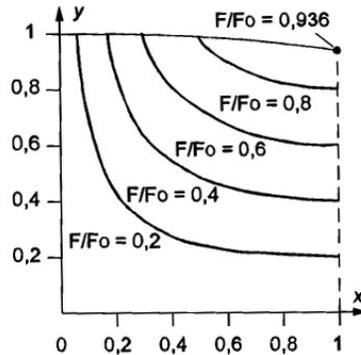
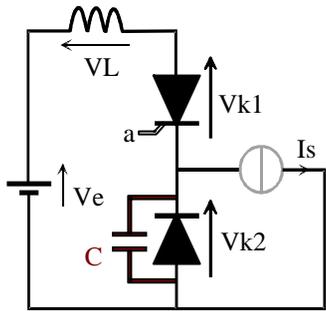
Division par 2 du courant inducteur et secondaire \rightarrow moins de pertes

Intégration possible des inductances et du transformateur sur un seul circuit magnétique

Topologie bien adaptée BT, forts I_s

Structures quasi-résonantes

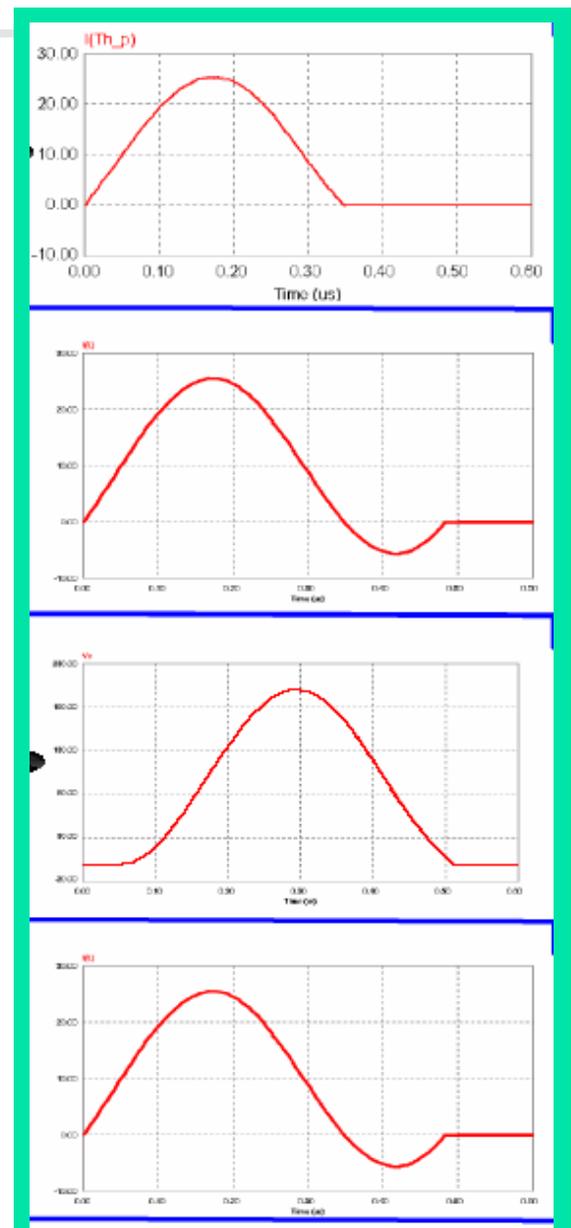
Basées sur la cellule de commutation en mode ZCS ou ZVS



$$x = \frac{I_s}{V_e} \cdot \sqrt{\frac{L}{C}} \leq 1$$

$$Y = \frac{V_s}{V_e} = \frac{F}{2\pi \cdot F_o} \cdot \left[\pi + a \sin(x) + \frac{x}{2} + \frac{1}{x} \cdot (1 + \sqrt{1-x^2}) \right]$$

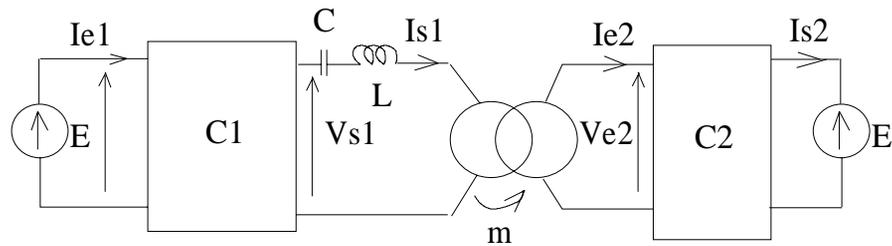
Intérêt : exploitation de l'inductance de fuite du transformateur



Structures résonantes

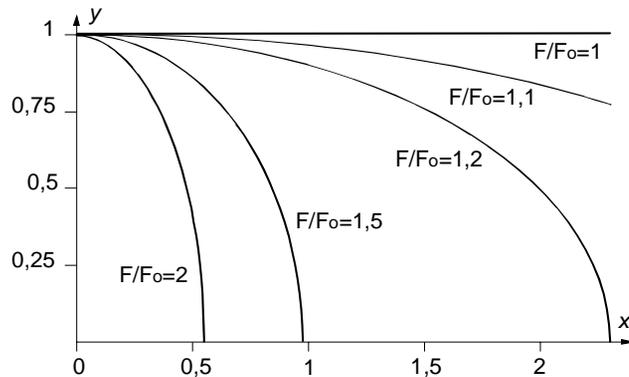
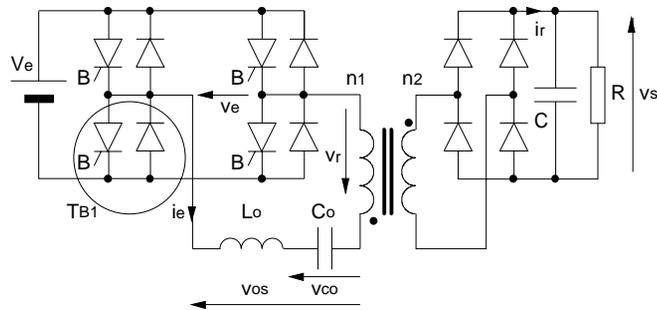
Principe

- Étage d'entrée onduleur HF en mode ZVS (courant i_{s1} en retard sur V_{s1})
- Étage redresseur HF en sortie, filtrage par capacité



Structure résonante

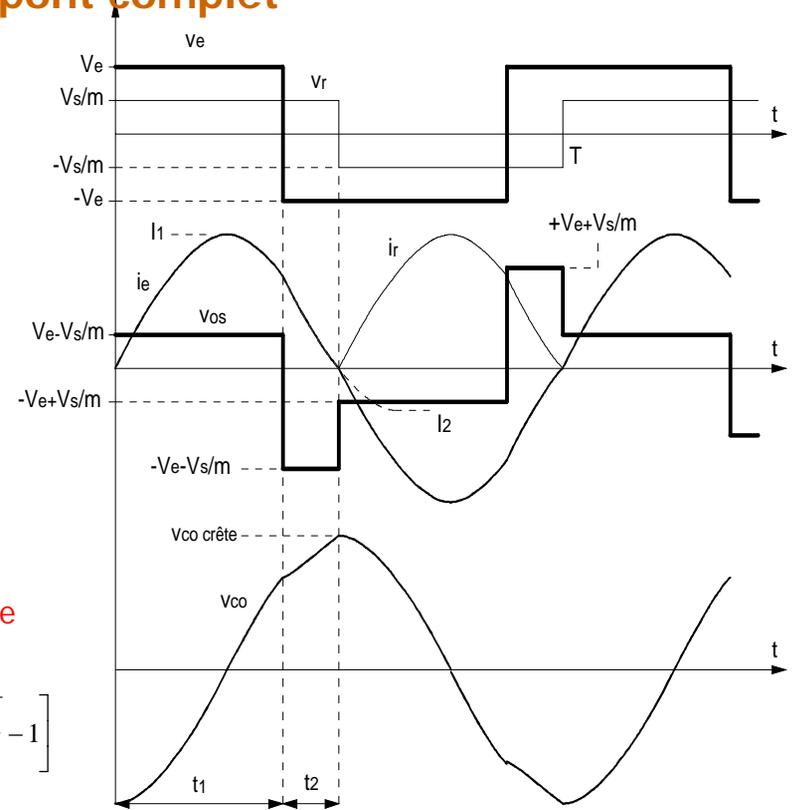
Commutation en mode ZVS, structure en pont complet Redresseur en courant



Caractéristique de court-circuit

$$I_{cc} = \frac{2V_e}{\pi m \sqrt{\frac{L_o}{C_o}}} \frac{F}{F_o} \left[\sqrt{\frac{2}{1 + \cos \theta}} - 1 \right]$$

$$x_{cc} = \frac{2F}{\pi F_o} \left[\sqrt{\frac{2}{1 + \cos \theta}} - 1 \right] = \frac{2}{\theta} \left[\frac{1}{\cos(\theta/2)} - 1 \right]$$



Caractéristique normalisée de sortie

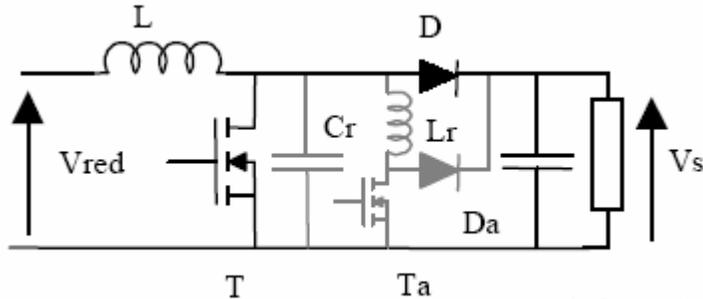
$$y = \sqrt{1 - \frac{1 + \cos \theta}{1 - \cos \theta} \left[\theta x + \left(\frac{\theta x}{2} \right)^2 \right]} = \sqrt{1 - \left(\cotg \frac{\theta}{2} \right)^2 \left[\theta x + \left(\frac{\theta x}{2} \right)^2 \right]}$$

$$y = \frac{V_s}{m V_e}$$

$$x = \frac{I_s}{m V_e} m^2 \sqrt{\frac{L_o}{C_o}} = \frac{m I_s}{V_e} \sqrt{\frac{L_o}{C_o}}$$

$$\theta = \pi \frac{F_o}{F}$$

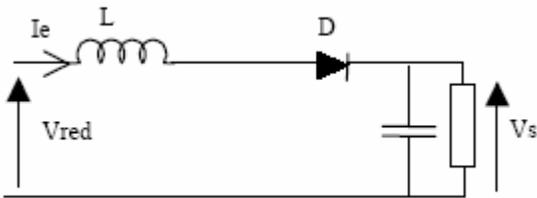
Structures Boost en mode ZVT



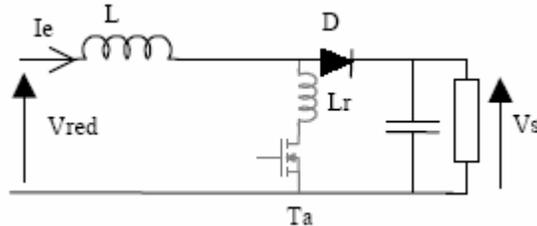
Fréquence fixe + auxiliaire de commutation douce

il détermine la mise en conduction de T

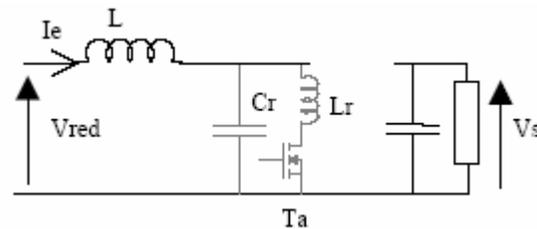
1- T bloqué, D passante



2- Amorçage Ta, phase de blocage de D linéaire → blocage soft à di/dt faible

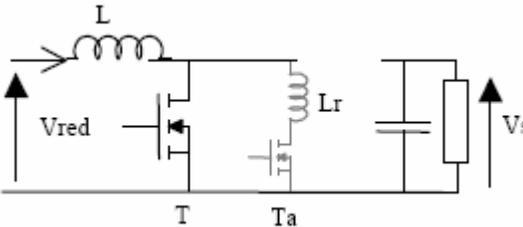


3- D bloquée, résonance Lr, Cr, décroissance Vcr

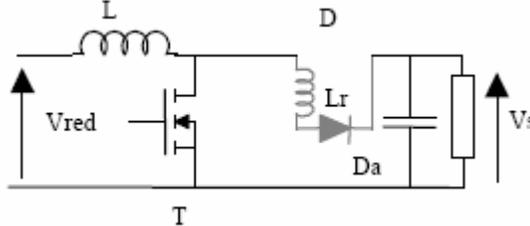


4- Annulation Vcr, conduction D_{body} (T)

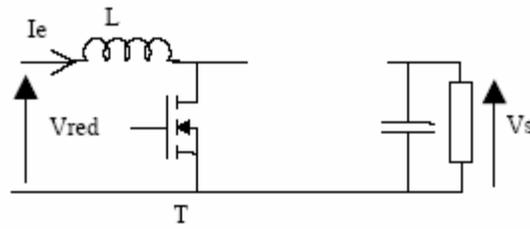
→ Amorçage soft de T



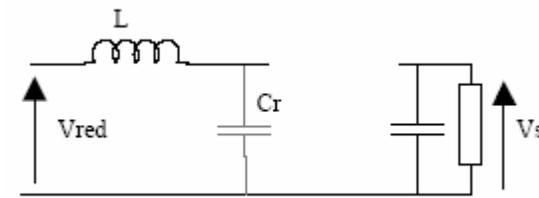
5- Blocage Ta (pertes), T passant, réinitialisation de Lr par Da



6- Blocage Da, phase de stockage d'énergie dans L, blocage soft de Da à faible di/dt

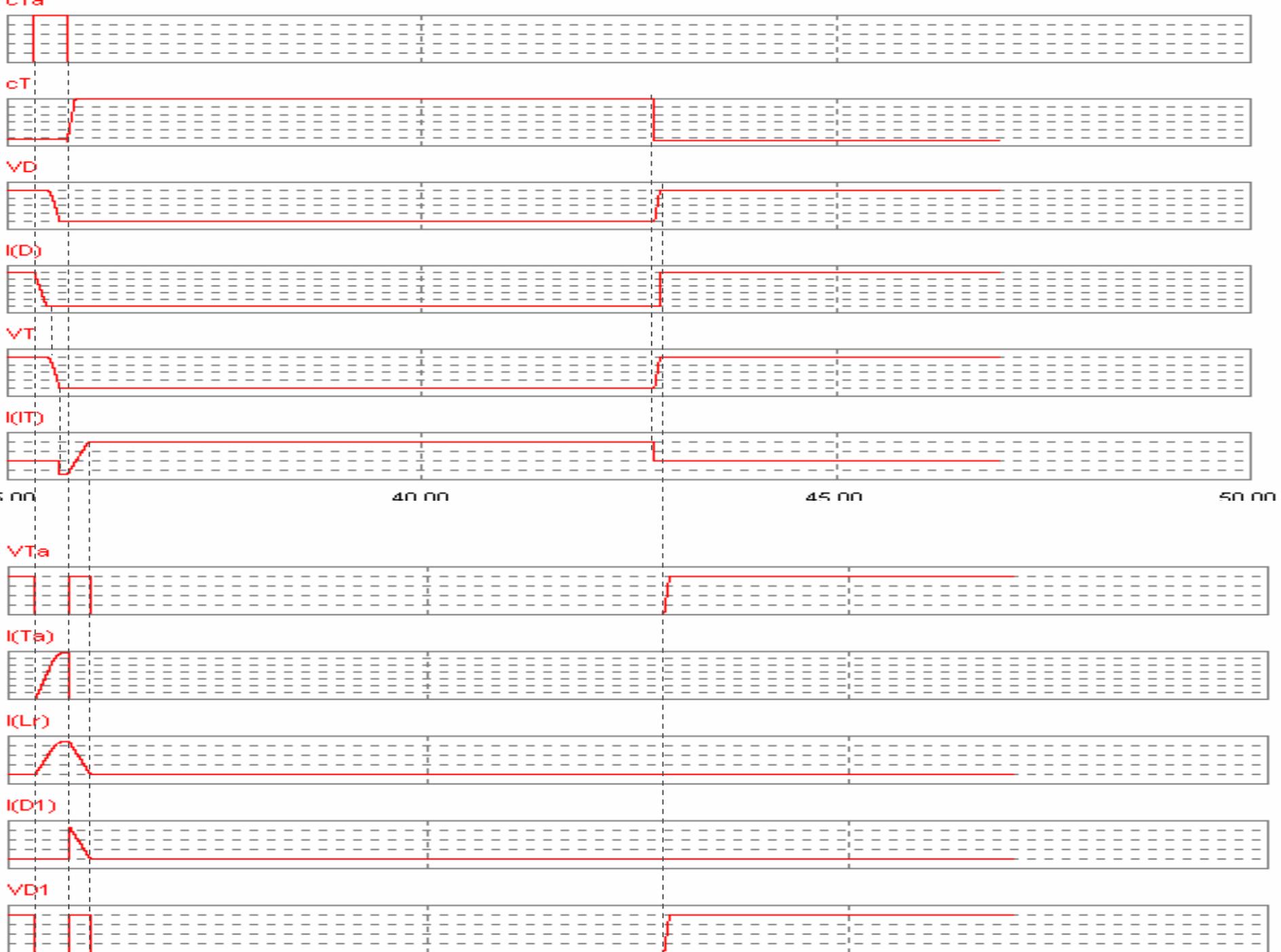


7- Blocage T (pertes), recharge de Cr jusqu'à Vs, puis remise en conduction de D



bilan

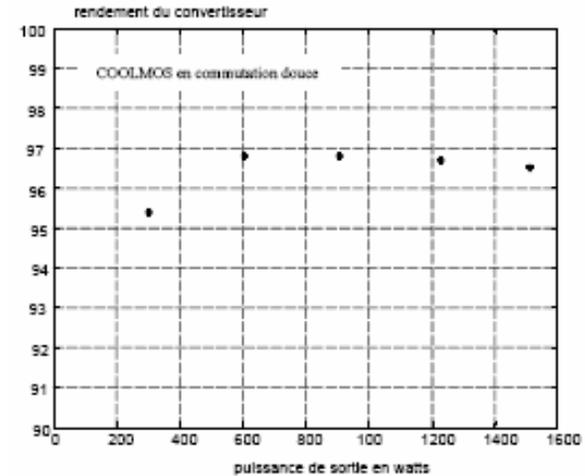
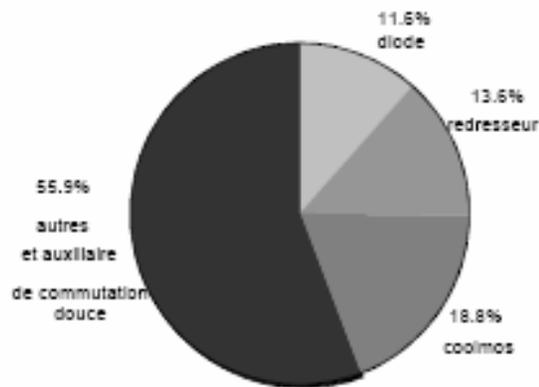
- Commutation de T en mode ZVS, pertes au blocage
- Commutation contrôlée de D et Da



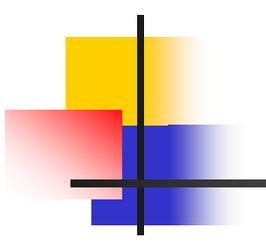
Structures Boost en mode ZVT

$P=1500W$, $F=100kHz$, $\eta=97\%$!!

Les pertes sont significatives hors silicium !



→ Nécessité d'optimiser le choix des matériaux des composants passifs (magnétiques et diélectriques)

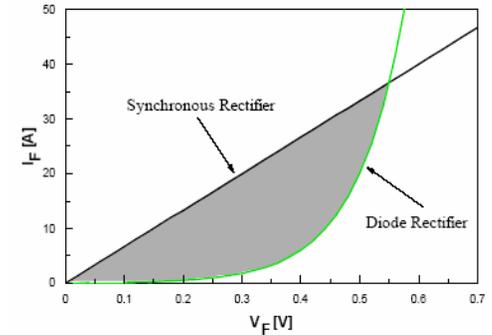
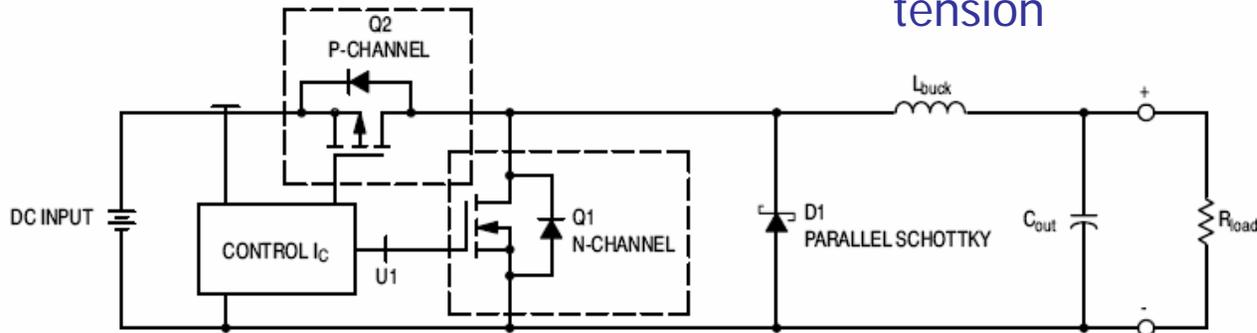


Alimentations DC-DC très basse tension (TBT)

Structure de base : Buck synchrone

Principe

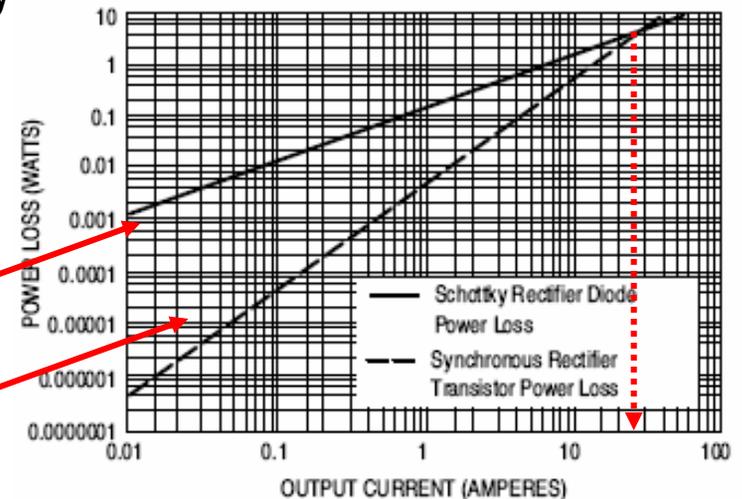
Le redresseur d'une structure de conversion est remplacé par des MOSFET à faible chute de tension



■ Intérêt :

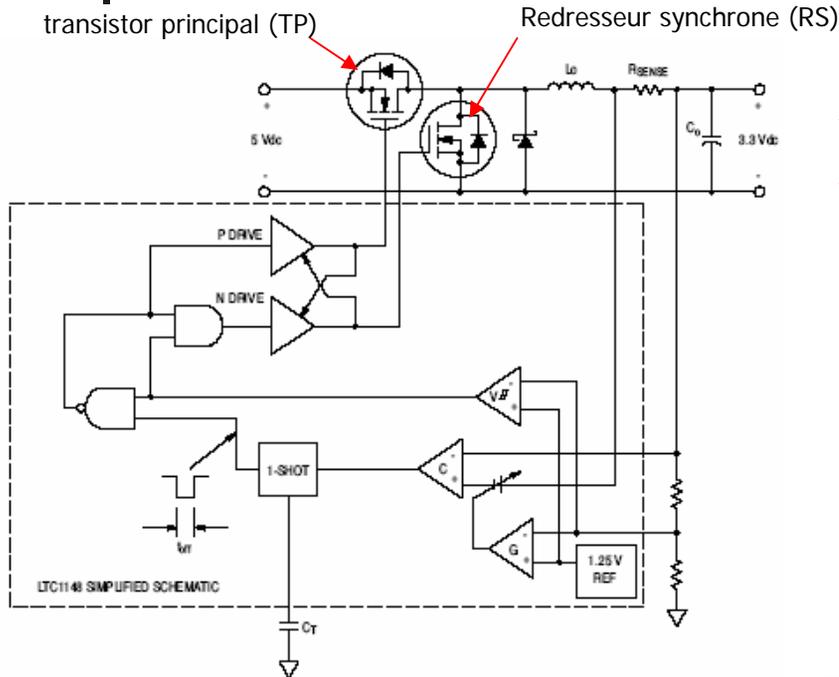
- chute de tension moindre qu'une diode Schottky
 - Pas de recouvrement inverse
 - Adapté aux tensions de sortie faibles (<5V)
- Amélioration du rendement pour une certaine gamme de courant et de tension de sortie

$$P_{\text{Schottky}} = V_f \times I_o \times \frac{(1-D)}{T}$$
$$P_{\text{N-Channel}} = (I_o \sqrt{(1-D)})^2 \times R_{\text{DS(on)}}$$



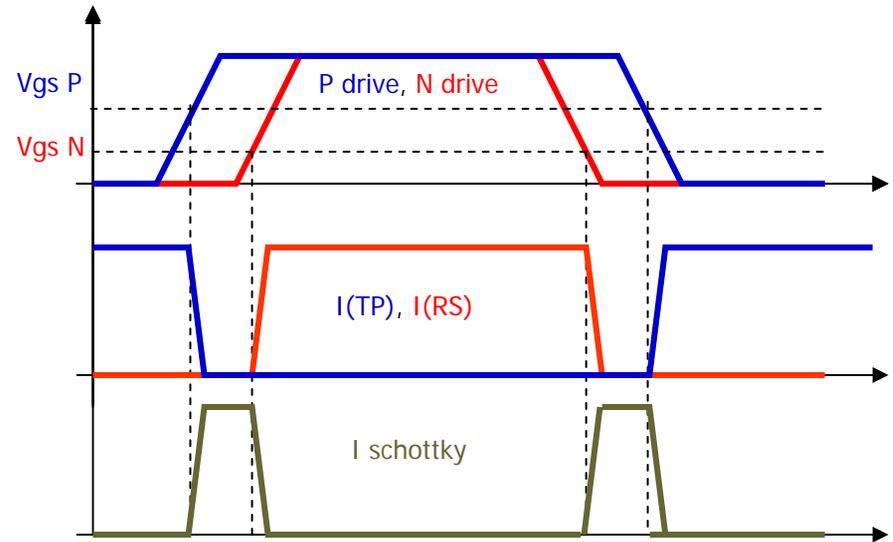
($R_{\text{dson}}=10\text{m}\Omega$, $V_f=0,3\text{V}$) ; AN1520, On semicond.

Redressement synchrone fonctionnement

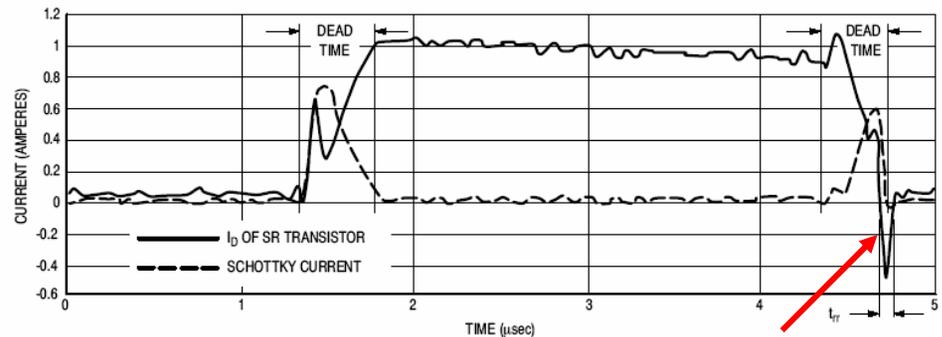


Circuit spécialisé pour le contrôle d'un redresseur synchrone : LTC 1148

- Nécessité d'un temps mort entre les commandes pour éviter un court-circuit de source d'entrée



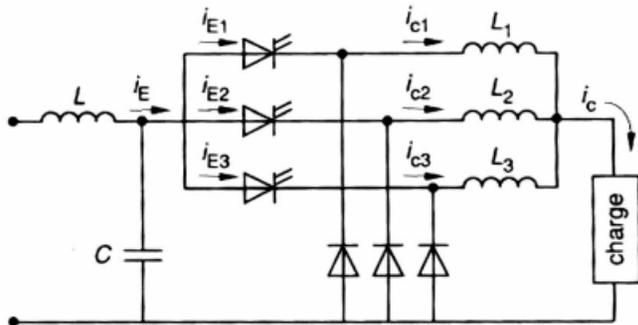
Formes d'onde caractéristiques



Partage du courant I_o dans la diode de body de RS et dans la diode Schottky : recouvrement inverse

Entrelacement de structures

Principe

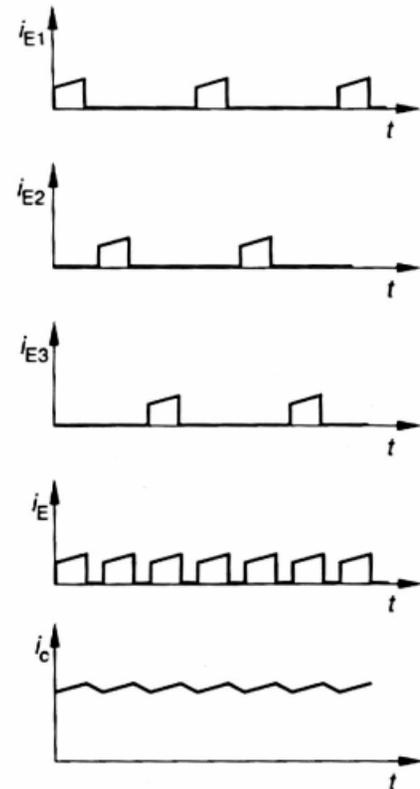


Intérêt de l'entrelacement en entrée

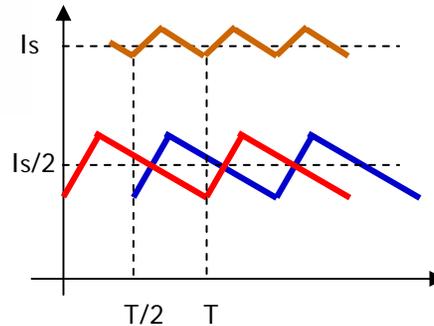
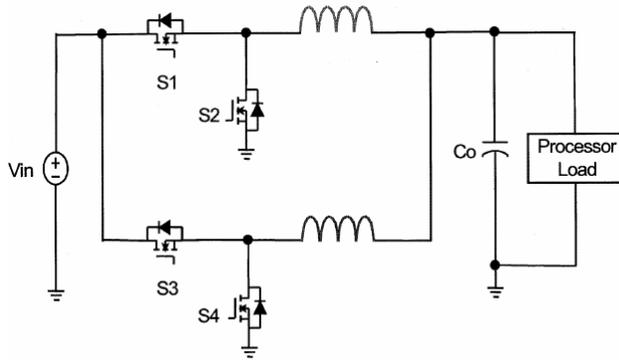
- Équi-répartition du courant moyen dans chaque voie
- Chaque voie fournit P_s/N
- Fréquence apparente de l'ondulation de courant en entrée multipliée par $N \rightarrow$ filtrage d'entrée plus facile
- $V_s = \alpha E$: la tension de sortie ne dépend que du rapport cyclique de chaque voie

Commande

- Rapport cyclique identique pour chaque voie
- Décalage de T/N

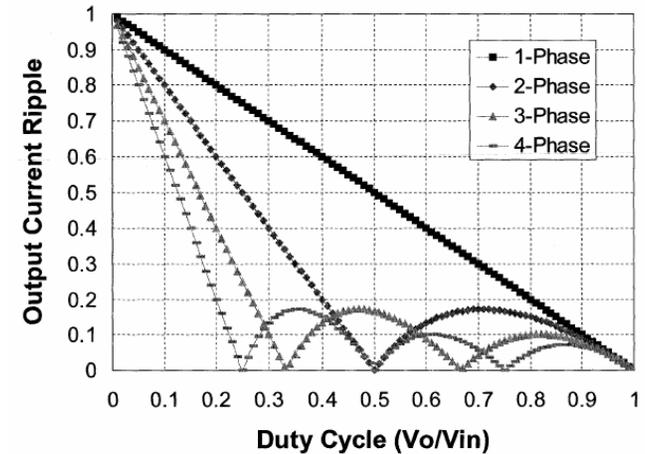


Entrelacement de structures



Intérêt de l'entrelacement en sortie

- Compensation des ondulations de courant de chaque voie en sortie → réduction de l'ondulation globale
- Multiplication par N de l'ondulation du courant de sortie
- À ondulation de sortie donnée permet de diminuer la valeur de l'inductance
- Une faible ondulation de courant de sortie permet de diminuer la valeur de la capacité de sortie et améliore la réponse dynamique



Expression de l'ondulation de sortie normée par $V_o.D/L_o.F_s$

$$\Delta I_L = \frac{V_o(1-D)}{L_o F_s} \frac{N(D - \frac{m}{N})(\frac{m+1}{N} - D)}{D(1-D)}$$

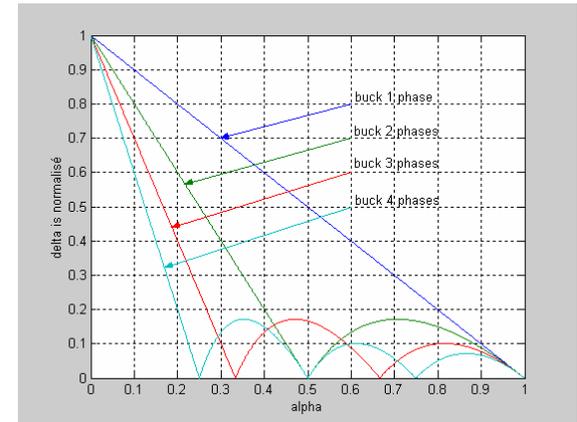
Expression de l'ondulation de sortie:

inductance L_o , fréquence F_s , nombre de voies N , rapport cyclique D , $m = \text{int}(N.D)$

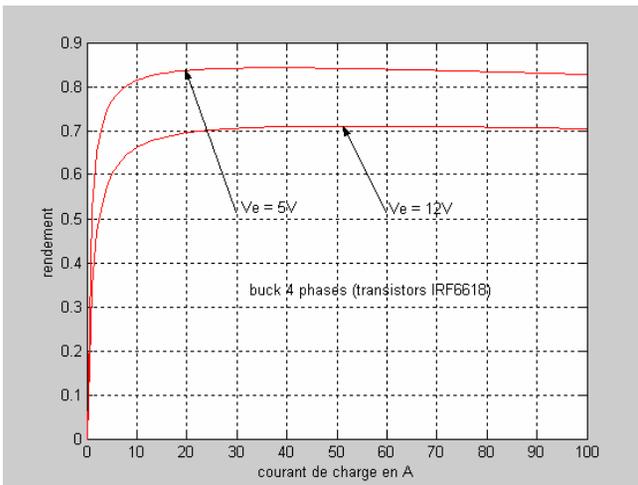
Inconvénients

Inconvénients de l'entrelacement en sortie

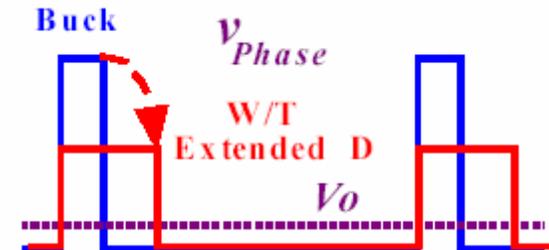
- L'ondulation relative normée ΔI^* diminue peu avec le nombre de phase lorsque α est faible
- Les courants deviennent très impulsionnels dans les semi-conducteurs \rightarrow pertes en commutation et en conduction liées à la tension d'alimentation
- nécessité d'accroître la capacité de découplage d'entrée
- Le rendement se dégrade avec le nombre de phases



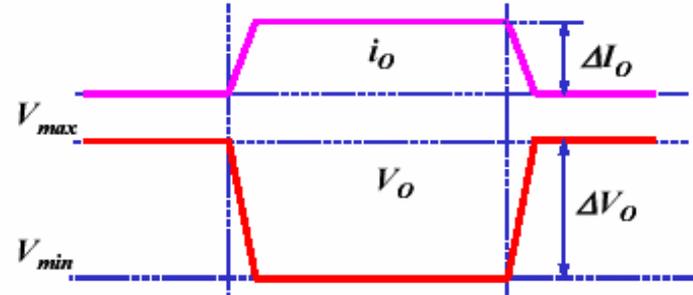
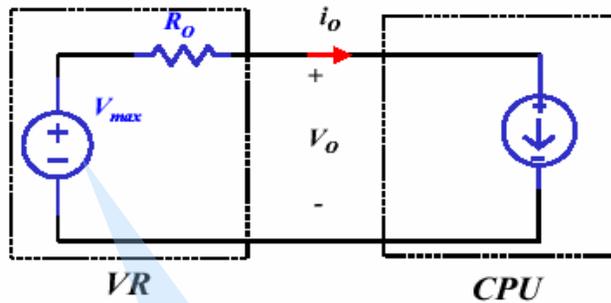
Solution : diminuer la tension d'entrée



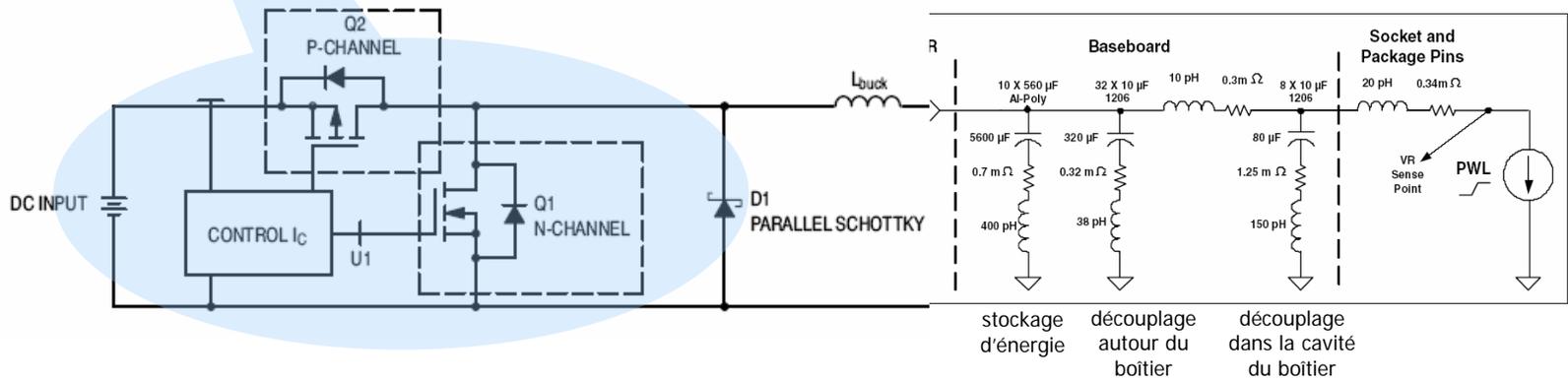
buck 4 phases :
 $f = 500 \text{ kHz}$;
 $V_{in} = 5V \text{ à } 12V$;
 $V_{out} = 1V$; $I_{out} = 0 \text{ à } 100A$
transistors IRF6618



Contraintes d'impédance de sortie



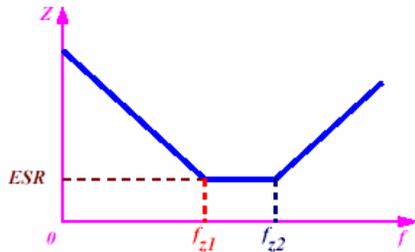
- La chute de tension résultant d'un transitoire de courant est limitée par les spécifications des fabricants de processeurs



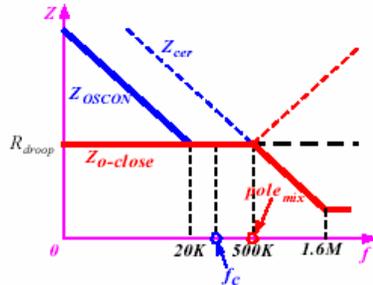
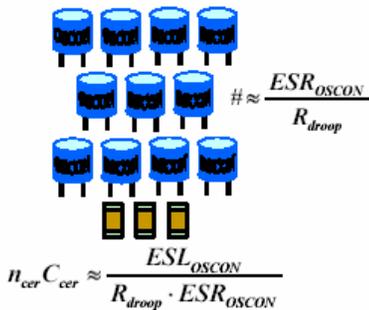
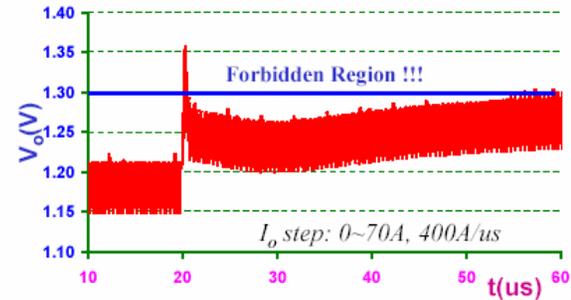
Modèle de l'impédance de sortie du hacheur

Filtrage et impédance de sortie du hacheur série

Impédance d'un condensateur chimique : ESR=10mΩ, ESL=4nH



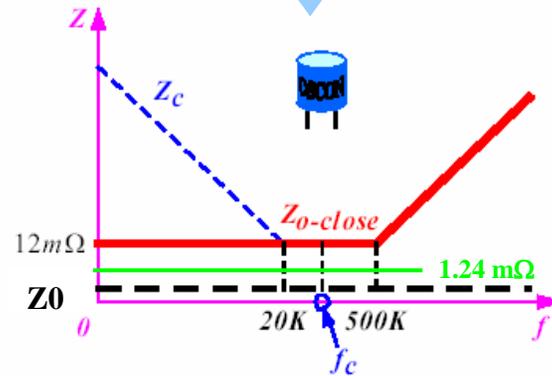
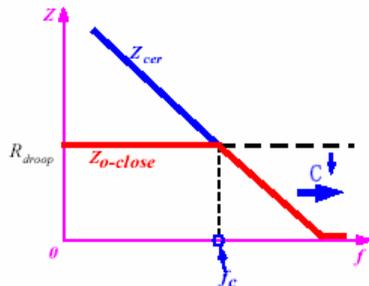
Impédance condensateur chimique + inductance L=1μH



Utilisation partielle ou totale de condensateurs céramiques ayant un très faible ESL (400pH)

$$n_{cer} C_{cer} \approx \frac{ESL_{OSCON}}{R_{droop} \cdot ESR_{OSCON}}$$

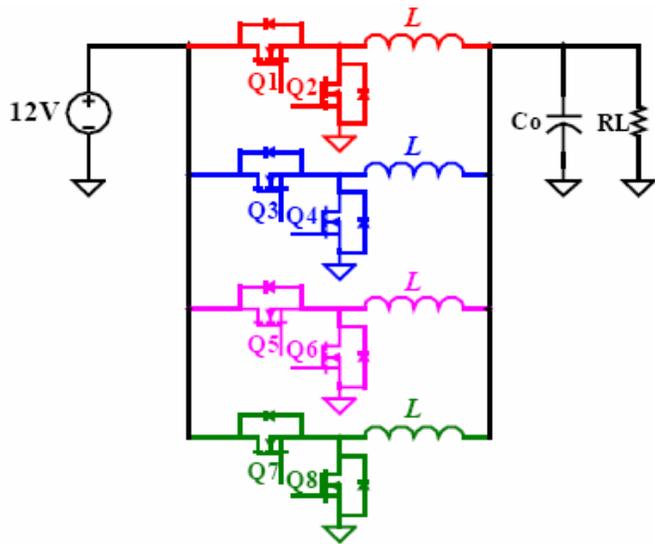
$$n_{cer} C_{cer} = \frac{1}{2\pi \cdot R_{droop} \cdot f_c}$$



Solution pour respecter la spécification en impédance : mise en // des condensateurs, le comportement inductif n'est pas maîtrisé toutefois

Le coût et le volume de condensateurs devient prohibitifs → action sur la structure

Compromis sur les composants de la structure



➔ contradiction

L de forte valeur pour :

- réduire les pertes fer $P_{fer} \propto f^\alpha * B_M^\beta * \Delta B^\gamma$
- réduire les pertes en commutation et en conduction des MOSFET
 $P_{Q1,\dots,7} \propto V_{IN} * \hat{I}_L * t_{off} * f_d$ $R_{on} * I_{eff}^2$
- réduire les pertes cuivre

L de faible valeur pour :

- augmenter la réponse dynamique à un échelon de charge (régulation)
- augmenter la réponse dynamique à un échelon de consigne (asservissement)

Utilisation de coupleurs magnétiques

Principe

coupler les phases entre elles pour résoudre la contradiction sur la valeur de L , séparer les termes dont dépendent l'ondulation et ceux dont dépendent la dynamique de sortie

Décomposition en série de Fourier des tensions des q phases

$$v_k = V_0 + \sum_{n=0}^{+\infty} V_n \cdot \sin \left[n \left(\omega t - (k-1) \cdot \frac{2\pi}{q} \right) - \varphi_n \right]$$

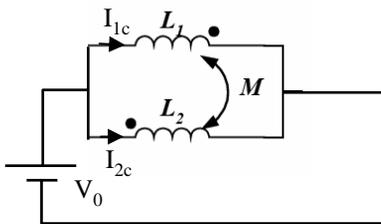
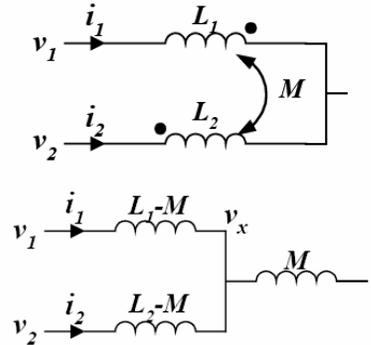
$$V_n = \frac{V_{in}}{n \cdot \pi} \cdot \sqrt{2} \cdot \sqrt{1 - \cos(2\pi n \alpha)}$$

- V_0 est commune à toutes les phases

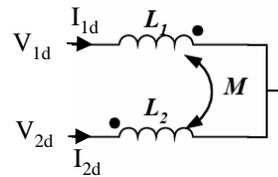
-Les termes de rang k multiples de la fréquence de découpage hormis celles multiples de q forment un système équilibré

-Les termes multiples de q forment un système homopolaire

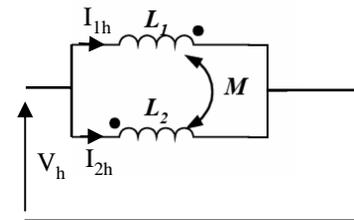
Représentation d'inductances couplées et schéma équivalent



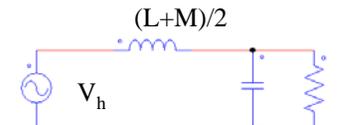
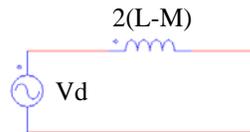
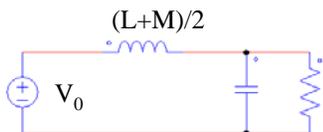
Régime statique

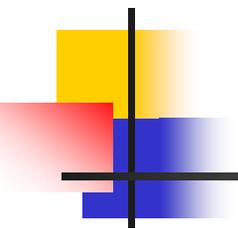


Régime différentiel : détermine l'ondulation du courant, intérêt si $M < 0$ et proche de L



Régime homopolaire : détermine la dynamique du courant de sortie, intérêt si $M < 0$ et proche de L

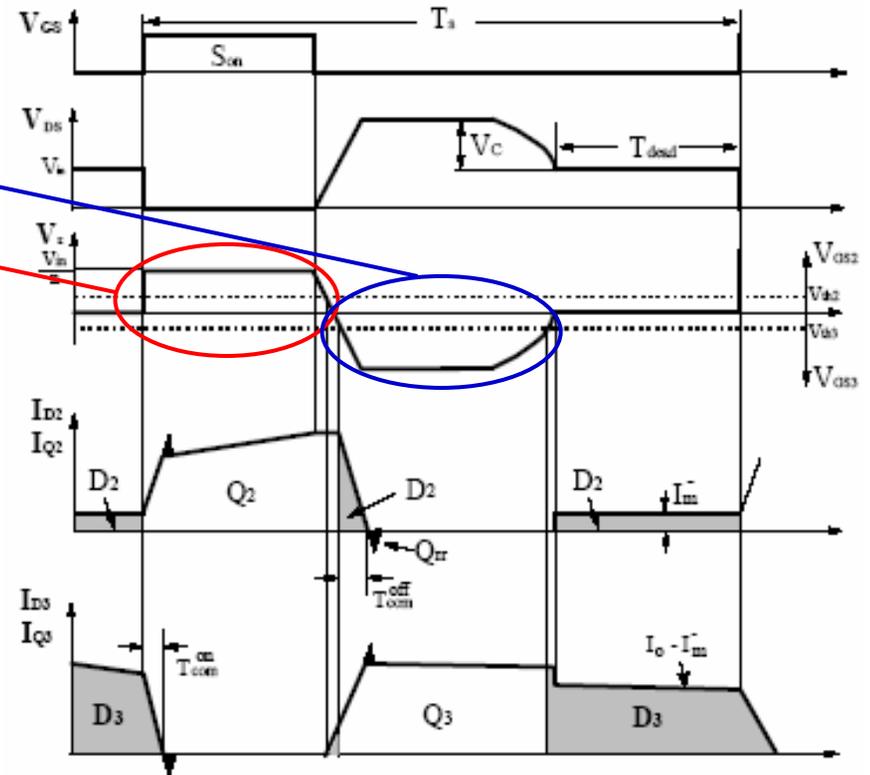
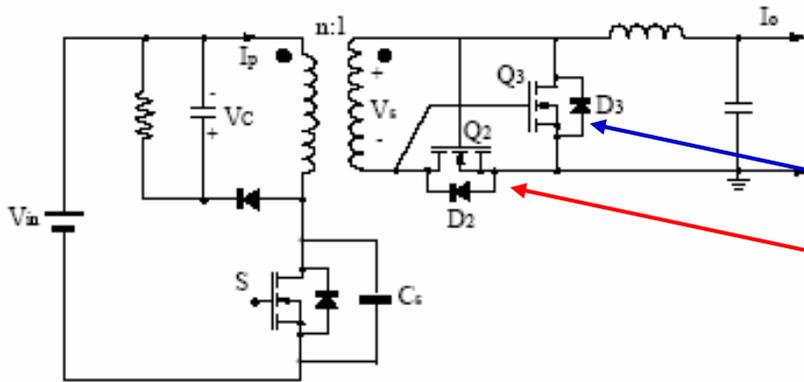




Structures isolées TBT

Redressement synchrone convertisseur Forward

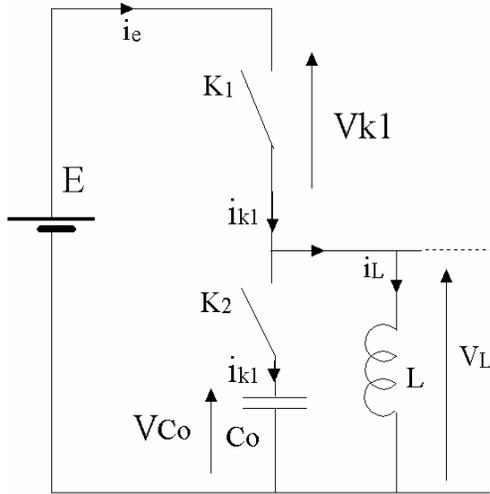
Convertisseur Forward à démagnétisation par écrêteur



- Redressement synchrone self-piloté :
→ simple
- Limité par le dispositif de démagnétisation du transformateur :
lorsque $V_s = 0$, D3 conduit → pertes croissent
- Le courant magnétisant circule dans D2
→ pertes supplémentaires

Clamp actif

Principe



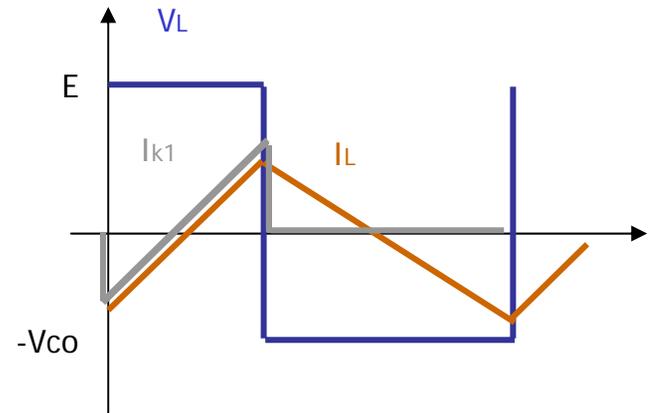
- Les interrupteurs K_1 et K_2 sont commandés en complémentarité à fréquence fixe et rapport cyclique α variable
- La capacité C_0 est supposée grande de telle sorte que la tension à ses bornes puisse rester constante à l'échelle de la période de découpage
- Par principe : $V_L = \alpha E - (1-\alpha)V_{C0}$, $\langle i_{k1} \rangle = 0$, $\langle V_L \rangle = 0$

D'où :

$$V_{C0} = E \cdot \alpha / (1-\alpha), \quad V_{k1\max} = V_{k2\max} = E - V_{C0} =$$

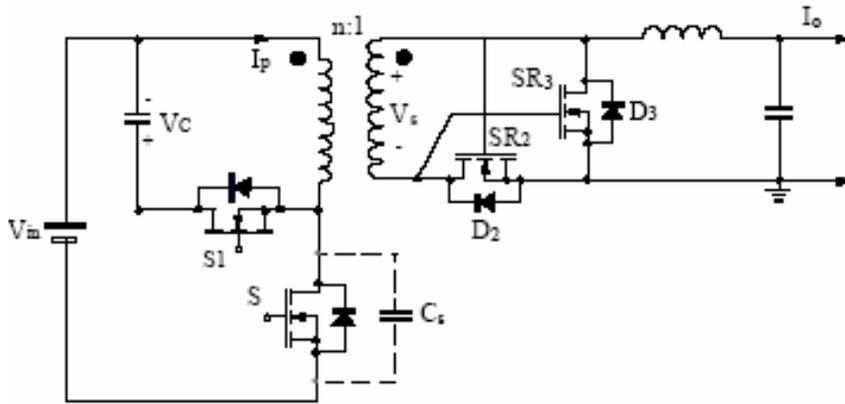
Intérêt du clamp actif

- La tension V_{C0} s'adapte lorsque α varie
- Recyclage dans C de l'énergie stockée dans L
- Fonctionnement des interrupteurs en mode ZVS
- Interrupteurs bidirectionnels en courant

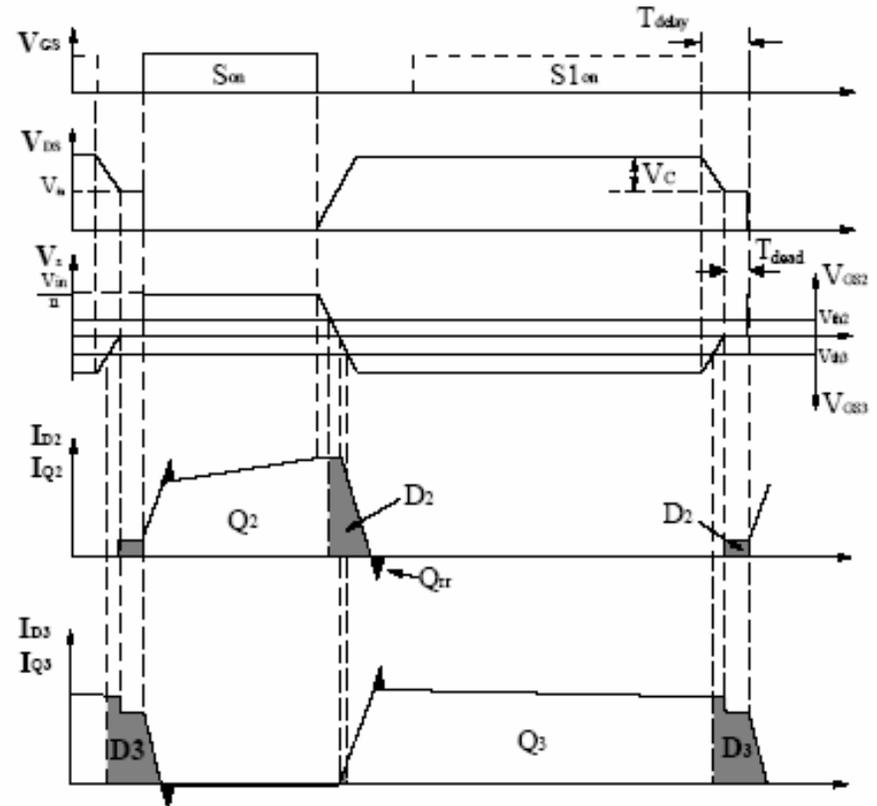


Redressement synchrone convertisseur Forward

Convertisseur Forward à démagnétisation par clamp actif



- Redressement synchrone self-piloté :
→ simple
- la démagnétisation par clamp actif dure plus longtemps :
→ pertes dans D3 faibles
- Le courant magnétisant circule dans D2 moins longtemps
→ pertes dans D2 diminuées



Utilisation d'un circuit de commande spécialisé au secondaire pour minimiser les pertes indépendamment du type de démagnétisation

Bibliographie

Constructeurs

Analog Devices Inc²

1-800-262-5643
www.analog.com

Artesyn Technologies¹

Tel: 1-888-283-3122
www.artesyn.com

Astec Power¹

1-888-412-7832
www.astec.com

Cherokee International¹

1-714-544-6665
www.cherokeellc.com

Datel Inc¹

1-800-233-2765
www.datel.com

Ericsson Inc Power Modules^{1,3}

1-877-374-2642
www.ericsson.com/products/powermodules

Galaxy Power Inc¹

1-508-870-9775
www.galaxypwr.com

International Rectifier^{2,3}

1-310-252-7105,
www.irf.com

Intersil Corp and Elantec Product Group²

1-888-352-6832
www.intersil.com

Lambda Electronics¹

1-800-526-2324
www.lambdapower.com

Linear Technology²

1-408-432-1900
www.linear.com

National Semiconductor²

1-800-272-9959
www.power.national.com

Philips^{2,3}

1-800-447-1500
www.semiconductors.philips.com

Power-One^{1,3}

1-805-987-8741
www.power-one.com

RO Associates Inc¹

1-800-443-1450
www.roassoc.com

STMicroelectronics²

1-781-861-2650
www.us.st.com

SynQor¹

1-888-567-9596
www.synqor.com

Texas Instruments^{1,2,3}

1-800-477-8924
<http://power.ti.com>

Tyco Electronics Power Systems Inc¹

1-800-843-7497
www.tycopower.com

Vicor^{1,4}

800-735-6200
www.vicorpower.com

Vishay Siliconix²

1-408-988-8000
www.vishay.com

XPiQ Inc¹

1-508-429-9883
www.xp-iq.com

Notes:

¹Modules assembled from discrete devices.

²ICs.

³Multichip modules.

⁴The company does not reveal the packaging technology used in its latest products, but they are small enough to be multichip modules.