

1^{ère} Année CPI 2010/2011

Module : Assembleur

Corrigé du Contrôle Intermédiaire n =°1

Exercice 1. (8 pts = 3.50 + 3.00 + 1.50)

R1. Donner, dans l'ordre, les transferts élémentaires effectués au cours de l'exécution des instructions données.

Toute instruction s'exécute en 3 phases : recherche de l'instruction et décodage, exécution de l'instruction et préparation de l'instruction suivante.

La première et la dernière phase ne changent pas tandis que la deuxième phase dépend de l'instruction et du mode d'adressage des opérandes. Nous donnons ci après la première et la dernière phase et par la suite nous donnons à chaque fois la deuxième phase correspondant à chaque instruction.

Phase 1.

- . $CO \rightarrow bus d' @ \rightarrow RAM$
- . Lecture
- . RIM \rightarrow bus de données \rightarrow RI
- . Analyse et Décodage.

Phase 3.

. $CO +1 \rightarrow CO$

1. INC AX (0.50pt)

Lancer incrémentation de AX

2. MOV AX, [A320](1.00pt)

RI. ADRop (A320) → bus d'@ →RAM

Lancer lecture

RIM→bus de données→ AX

3. ADD AX, [BX](1.00pt)

BX→bus d'@→RAM

Lancer lecture

RIM → bus de données →UAL

Lancer addition, le résultat se trouve dans l'accumulateur.

4. PUSH AX (1.00pt)

AX→ bus de données→ RIM

SP-2→SP

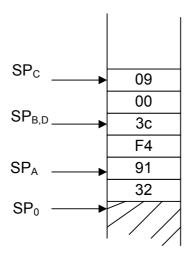
 $SP \rightarrow bus d'(a) \rightarrow RAM$

Lancer écriture

R2. Supposant que SP=FF2EH, AX=3291H, BX=F43CH, et CX=0009H. Trouver le contenu de la pile, le pointeur de pile et des registres après l'exécution de chacune des instructions donnés.

- Le tableau suivant montre le contenu des registres AX, BX, CX et SP. (2.00pts)

Instruction	SP	AX	BX	CX
-	FF2E	3291	F43C	0009
A. PUSH AX	FF2C	3291	F43C	0009
B. PUSH BX	FF2A	3291	F43C	0009
C. PUSH CX	FF28	3291	F43C	0009
D. POP AX	FF2A	0009	F43C	0009



R3. Donner le registre segment associé avec chaque registre offset...... (1.50pt : 0,25p chacun)

BP, SP
$$\rightarrow$$
 SS DI, SI, BX \rightarrow DS IP \rightarrow CS

Exercice 2. (4 pts)

1. Calculer les déplacements des adresses réelles suivantes sachant que le numéro de segment est égal à 5B31.

Règle : Déplacement = @ physique - @ de segment * 10

2. Calculer le nombre d'octets.

Règle: Taille = @fin - @début +1

a. 3A25:0123 à 3A78:0009 :

- @ début = 3A25*10 + 0123 = 3A373H(0.25pt)
 @ fin = 3A78*10 + 0009 = 3A789H(0.25pt)
- → TAILLE = 3A789H 3A373H + 1 = 417H octets= 1047 octets

Exercice 3. (4 pts) Donner les modes d'adressage pour chacune des instructions. (0.50pt chacun)

Instruction	Mode d'adressage	Instruction	Mode d'adressage	
1.	Registre Direct mémoire Indexé Registre Basé indexé	6.	Direct mémoire	
2.		7.	Implicite	
3.		8.	Indirect registre / Basé	
4.		9.	Immédiat	
5.		10.	Indirect registre / Basé	

Exercice 4.

R1. Pour donner le mélange qui va s'exécuter plus rapidement, nous devons tout d'abord calculer le temps du cycle horloge.

F= 500Mhz:
$$500 * 10^{6}$$
 op \rightarrow 1 seconde
1 op \rightarrow T cycle
 \rightarrow T cycle= 1/500 * 10^{6} = 2 * 10^{-9} secondes(0.25pt)
• T_{x} = (5*1*2*10⁻⁹) + (1*2*2*10⁻⁹) + (1*3*2*10⁻⁹) = 20. 10^{-9} secondes(0.50 pt)
• T_{y} = ($10*1*2*10^{-9}$) + ($1*2*2*10^{-9}$) + ($1*3*2*10^{-9}$) = 30. 10^{-9} secondes(0.50 pt)

→ C'est le mélange généré par le compilateur X qui va être exécuté plus rapidement. ...(0.25pt)

R2. La performance en MIPS (Millions d'Instructions Par Seconde) dans les deux cas.

■ Cas du compilateur X: 7 instructions
$$\rightarrow$$
 20* 10⁻⁹ secondes
Per_x \rightarrow 1 seconde

→ Perf_x=
$$7*1/20*10^{-9}$$
= 350 MIPS. (0.75 pt)

■ Cas du compilateur Y : 12 instructions \rightarrow 30* 10⁻⁹ secondes Per_y \rightarrow 1 seconde

→ Perf_Y=
$$12*1/30*10^{-9}$$
= 400 MIPS.....(0.75 pt)